

Subject

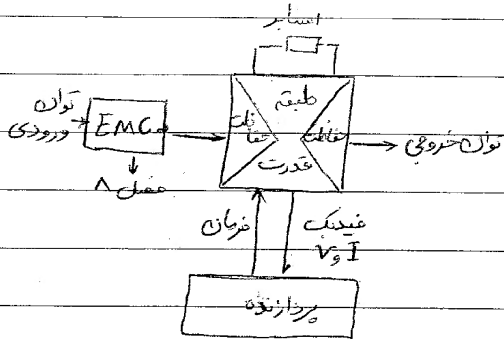
طراحی مبدل‌های الکترونیک قدرت - حلیم اول - ۸۹/۱۱/۱۷

Date

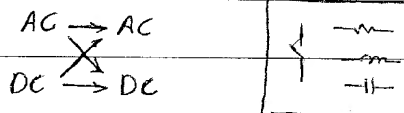
توجه کنید در این درس به بررسی نیازمندی‌های عمومی تمام مبدل‌های الکترونیک قدرت و مقایسه آن‌ها در زمینه پهنای باند سیگنال و نویز پرداخته می‌شود.

توجه کنید این بررسی کاملاً عملی بوده و از هر نوع نتیجه تئوریک اجتناب می‌شود.

موردار بلوکی یک مبدل الکترونیک قدرت به صورت زیر است:



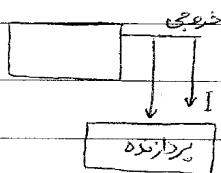
طیقه قدرت:



در فصل اول، رفتار عناصر پسیو R, L, C در شکل موج‌های پالسی را بررسی می‌کنیم. توجه کنید در این بحث R و C اشتباه می‌شوند و فقط

مدل می‌شوند.

در فصل دوم، طراحی قطعات مغناطیسی (سلف و ترانسفورماتورها) را بررسی می‌کنیم.



بسیار EMI از طریق الکترونیک می‌باشد.

کوئیزها، جزئی است اما پایان کرم کل مباحث است.

کل استعدادات جزو ما است.

* حلیم دوم - ۸۹/۱۱/۱۷ *

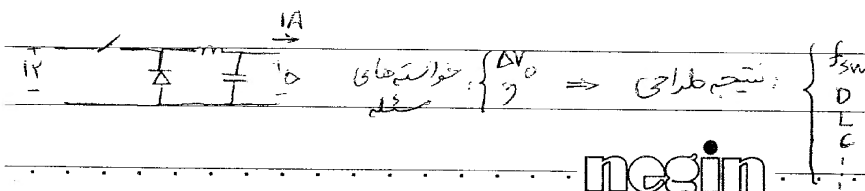
رفتار عناصر پسیو (R, L, C) در شکل موج‌های پالسی:

توجه کنید به علت اشغال شکل موج‌های پالسی در الکترونیک قدرت، محتوای شکل موج و رفتار ویا جریان اعمالی به عناصر مدار دارای فرکانس‌های

بالا است. از آنجا که هر یک از عناصر فوق یک محدود فرکانسی برای کارکرد عادی دارند بنابراین توجه به این نکته در طرح مدار

اهمیت می‌یابد.

مثال: مبدل گاهنده



negin

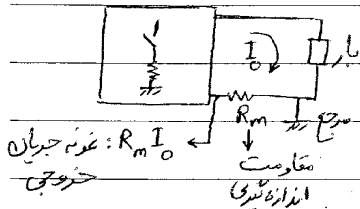
Subject

Date

از کاربردهای ساده مقاومت در الکترونیک قدرت، تبدیل جریان به ولتاژ می باشد.

مثال استفاده از مقاومتی سیمی برای اندازه گیری جریان در صورت تغییر شدید در جریان منجر به خطای قابل توجه می شود.

یکی از کاربردهای Sample جریان خروجی، حفاظت مبدل می باشد یعنی اگر بار انتقال کوتاه شد مبدل در برابر اضافه جریان حفاظت شود.



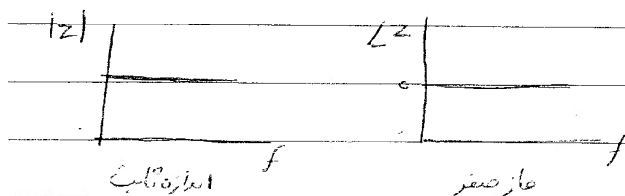
$$R_i + L \frac{di}{dt}$$

برای اینکه ایجاد مقاومت سیم پیچی شده کوچک شود آنرا بصورت سیم لوله پیچیده و داخل هیت سینک قرار می دهند. اگر جریان خروجی DC باشد مقاومت سیم پیچی شده مشکلی ندارد، هر چند باید بررسی کرد که در صورت

خطا، مقاومت rise time مناسب دارد یا نه. اما

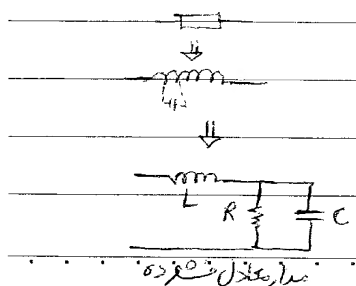
مثلاً اگر بخواهیم جریان سوئیچ مبدلی که خروجی DC دارد را بخوانیم که شکل موج پالس دارد و تغییرات شدیدی دارد مقاومت سیم پیچی شده از خود دینامیک آن روگتاسی نشان می دهد. دو اتفاق می افتد یا اینکه این انروگتاسی بقدری بزرگ است که در مدار ایجاد تغییر دینامیک میکند یعنی با انروگتاسیهای موجود سری میشود و وضع خیلی خراب میشود و مبدل درست کار نمی کند. و یا اینکه این انروگتاسیها کوچکتر از آنجایی که داریم میخوانیم می شود که تغییرات شدید دارد و ولتاژ دوسر مقاومت $R_i + L \frac{di}{dt}$ میشود یعنی با وجود انروگتاسیهای کوچک وجود تغییرات سریع جریان باعث میشود که روی ولتاژی که قرار است میخوانیم سوزن ولتاژ ظاهر میشود و باعث میشود به مدار ضربه بدهد. حفاظت فزوان استفاده بدهد.

تکته ای که باید به دقت کرد این است که مقاومتی وجود ندارد که انروگتاسی آن صفر باشد چون به هر حال طولی داریم و عبور جریان داریم و میان مقاومتی داریم و بنابراین انروگتاسی داریم. بنابراین نمی توان از این بزرگتر کرد و بی معیاره مقاومتی قرار داد که انروگتاسی آن خیلی کم (1nH) و یا زیاد (مثلاً 1μH) باشد. با تکنیکهایی که بررسی خواهیم کرد به حدود Sample ولتاژ در انروگتاسی 1nH بسیار ساده تر از انروگتاسی 1μH است پس انتخاب درست مقاومت مهم است. هر دو در این درس این است که خانواده درستی از مقاومتها را برای کاربردهای مختلف انتخاب کنیم.



در حالت ایده آل پاسخ فرکانسی یک مقاومت بصورت زیر است:

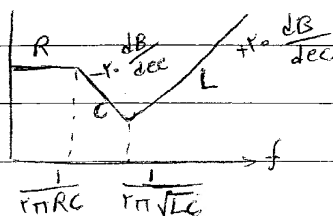
اما در واقعیت مدل مقاومت بصورت زیر است. توجه کنید این مدل یکی از مدل های مقاومت واقعی است که با دقت خوبی در حوزه فرکانسهای



کار الکترونیک قدرت خواهد بود. در DC جریان ولتاژ، مقاومت، یک مقاومت است. با تغییر جریان و اثر انروگتاسی سیم پیچ ظاهر میشود. علاوه بر آن فازهای قسمتهای مختلف سیم پیچ ظاهر میشود و اینها distributed هستند. در حال حاضر فرکانسهای کلیدی ما کمتر از 2-3 MHz است.

Subject

Date



در مدار عنصری مثل، خازن و سلف کوچک است بنابراین در فرکانس پایین $\frac{1}{C\omega}$

بزرگ است و ایندوکتانس هم در فرکانسهای پایین کوچک است و Z

در فرکانسهای پایین هم مقاومت تبدیل میشود

در فرکانسهای بالا، خازن و مقاومت را بایستی معکوس بنویسیم، به عبارت دیگر:

باید دقت کرد در هنگام انتخاب مقاومت و خازن، در محدوده‌های فرکانسی بیش از

$\frac{1}{2\pi RC}$ قرار نگیریم چون در این ناحیه مقاومتی نداریم و عملاً به ایندوکتانس داریم.

در عمل، محدوده فرکانسی در data sheet موجود خازن، در بعضی مقاومتها، محدوده فرکانسی مشخص نشده است. در واقع

عمری برای این است که مشخص است که مقاومت مربوط به چرخانده ای است. مثلاً یک مقاومت سیم پیچی شده، انتظار داریم که ایندوکتانس

قابل توجهی دارد بنابراین اصولاً این مقاومت، مقاومت فرکانسی بالا نیست و پس فرکانس آن ذکر نمی‌شود. ولاین مقاومت، مقاومت


DC است و مثلاً برای بار مجازی، برای قدرت جریان کم مثلاً DC میتوان مورد استفاده قرار نگیرد و برای مقاومتی بالانس کننده خازنها


DC استفاده میشود. اما برای استایر و اندازد تیری جریان با شکل موج پالسی مقاومت مناسب نیست. اما اگر مقاومت در خانواده خاص


که بصورت فرکانسی بالا تعریف شده داریم، اثر مثلاً خواهیم بینیم مثلاً میتوانیم فرکانس را مثلاً هر چه جواب بدهیم دیتا شیت مراجعه می‌کنیم

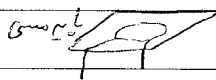
و حتماً دیتای محدوده فرکانسی در دیتا شیت موجود است

باید دقت کرد مقاومتی موجود با تکنولوژی خاص معمولاً بصورت های زیر می باشد:

۱- سیم پیچی شده 

۲- کربنی 

۳- قشر فلز 



پایه سی

۴- لایه نازک: لایه نازک یعنی عناصر خاص روی یک پایه

مقاومتی کربنی و قشر فلز تا حدودی تکنولوژی نسبی هم دارند

مقاومتی کربنی نسبت به سیم پیچی شده، پارامترهای پراکندگی کمتری دارد چون هم طول آن کمتر شده و هم اینکه ساختار سیم پیچی

شده در آن وجود ندارد.

توجه کنید مقاومتی سیم از نظر پارامترهای پراکندگی بدترین وضعیت را دارند یعنی



تولرانش زیاد نیستی به کار بردی که ما از آن استفاده میکنیم بستگی دارد

و ممکن است در یک کاربرد خاص هم بایستد و در کاربرد دیگر نباشد.

با توجه به اینکه ایندوکتانس و خازن این نوع مقاومت بزرگ است بنابراین این مقاومت کمترین محدوده فرکانسی را دارد و خیلی نزدیک

به وضعیت مقاومتی خارج میشود.

توجه کم

مزایای سیم پیچی شده  قابلیت پذیرش جابجایی بالا تر  دیتا در جایی که نخواهیم انرژی زیاد تعلیم کنیم مثل استایرها و یک

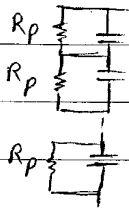
Subject

Date _____

محدود کننده های جریان این مقاومت ، مقاومت خوبی است.

و وقتی بخواهم مدل الکتریکی قدرت را روشن کنم مستقیماً به برق نمی زنم. اینجا چند مقاومت را سری میکنم و اینجا، خازن را هم وصل
میکنم و سپس با استفاده از کنتاکتور یا لامپ مقاومتر یا از مدار خارج میکنم. وقتی مدل الکتریکی قدرت را به برق میزنم تمام
هیچ چیز جریان نمی آید و مقاومت هم نیست چون قابلیت پذیرش ندارد از هم بهتر است و اهمی
ندارد که مثلاً مقاومت ۵۰۰ اهم باشد می تواند ۱ یا ۱۰ اهم باشد باید جریان را از یک حدی پایینتر ندم دارد تا سوئیچ ها نسوزند و اتعاقی نیافتد.

از کارهای دیگر مقاومت سم بیجی شده؛



عموماً تکنولوژی خانها ۴۵۰V است و اکثر مصرف کننده های مسکونی ۵۴۰V به صورت نامی داریم و در حالت های Over Voltage تا ۶۵۰V ولتاژ افزایش میابد پس خانها نمی توانند به تنهایی استفاده

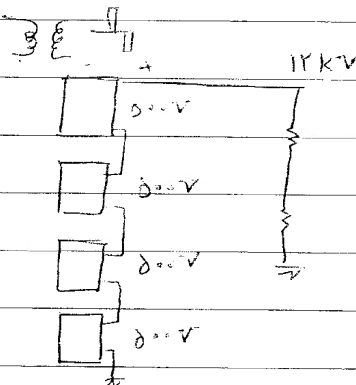
منو و یایر با هم سری کنیم و در خیلی جاها ترکیب دو خازن سری استفاده میشود و ولتاژ خازنها
باید بالانس باشد چیزی که باعث بالانس شدن ولتاژ خازنها میشود مقاومت های سری پارازیتی
که بصورت موازی همراه خازن قرار دارند و چون ما نمیتوانیم روی این مقاومت های پارازیتی

حاصل کنیم همواره با آن یکسری مقاومت قرار می دهیم و $R_p \ll R_c$ (مقاومتی که با همالفا داریم R_c مقاومت موازیست هواخان) در این صورت حاصل موازی شدن همان R_p می شود که ما قرار دادیم. در این صورت وقتی هواخان ۴۵۰۷ سری را در مدار قرار می دهیم و ولتاژ ۴۵۰۷ (مثلاً) روی آن تقسیم می شود اما اثر مثلاً ۲۰ هزار یا بیشتر و مقاومت مثلاً ۲۰ درصد تغییر کرد، تغییری نشان روی هواخان در حدود ۲۰ درصد است و اتفاقی رخ نمی دهد و واقعاً نیاز نداریم که با کوارسی خیلی کم باشد و با انگشت تغییرات دهایی کم باشد.

کاربرد دینتر مقاومت اسمی در بارهای مجازی (dummy load) است

- ماهی اوقات در مبدای DC-DC، در کاتوگ minimum load دیده میشود. دلیل این امر این است که اگر این مقاومت را نداشته باشیم
 مبدل به حالت discontinuous میرود و کنترل آن به هم میریزد و رگولاسیون را از دست میدهد (هرچند اگر هم نداشته باشیم مبدل
 کار میکند) هدف در اینجا جابجایی این است که ~~مبدل~~ مبدل بی بار نشود و وقتی بار را قطع میکنیم مبدل در خروجی باید ولت را بالا
 در اینجا ولتاژ هم مثبت و میتوان از مقاومت برای سیم پیچی سربه استفاده کرد.

مکرم است عیار ساز برای انگلیس: no lead خالصترین کنگ در خروچی با وجاری قرار عید هم

[illegible]

در حالت نرگزه، فیدبک پانک ترانس انجم میسر وقتی در حد میل $\frac{1}{\beta}$ باشد

بدوی duty cycle کاهش پیدا می کند که تعیل المانهای پارازیتی اثر علیتر میست

ترانس در طرف سیر ترانس چیزی ساده ترانس و ترانس در طرف بار $\frac{1}{\beta}$ و یک

Subject

Date

برای حل مشکل، مقاومت‌های سیم‌آجری بعنوان بار مجازی استفاده میکنیم در این صورت وقتی اثر میل بی بار شود حدود ۲۰ درصد بار واقعی، هنوز روی میل قرار میگیرد.

- از طرف دیگر برای کارهای دقیق مثل اندازه‌گیری، استفاده از مقاومت‌های سیم‌بلیه همان‌های پارازیت و تکرار و تکرار است، توصیه می‌شود در این موارد ترجیحاً از مقاومت‌های لایه نازک استفاده می‌شود. مزیت این مقاومت‌ها، نزدیک بودن مساحت آنها به مساحت لایه‌ال است و عیب آنها عدم پذیرش انرژی حالت‌های گذرا و معیت بالای آن است.

گاهی اوقات همه میتوان از مقاومت سیم‌بلیه شده بعنوان اندازه‌گیری استفاده کرد. مثلاً وقتی قرار است که میل فقط در برابر اتصال کوتاه حفاظت شود در اینجا هم نسبت جریان را خیلی دقیق بخوانیم. اما گاهی میخواهیم مثلاً می‌خواهیم میل در دست بگیریم که اصولاً قرار است در وضعیت منبع جریان قرار بگیرد. در این حالت حتماً باید مقاومت دقیق استفاده کنیم (مقاومت لایه نازک).

مثال: مقاومت خانواده PFR از شرکت Vishay.

تولرانس: $\pm 1\%$ و ضریب حرارتی $25 \frac{PPM}{^{\circ}C}$ و مقدار مقاومت از ۱ تا ۱۰۰k است.

Rise time جریان در مقاومت ۱ns است.

در مقاومت بالا، مقدارهای پارازیتی بسیار کوچک است.

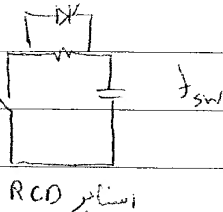
Rise time مقاومت سیمی بسیار بهتر از مقاومت بالا است.

اشکال مقاومت بالا این است که مقدار بزرگ ندارد، بنابراین در کارهای که مقاومت سیم‌بلیه میتوان استفاده شود مقاومت بالا قابل استفاده نیست.

$$\Delta R = 25 \times 10^{-6} \rightarrow \Delta T = 100^{\circ}C \rightarrow \Delta R = 25 \times 10^{-6} \times R \rightarrow 25 \times 10^{-6} \times R$$

در درجه مقاومت‌های کرنی (یا غیر از سیمی) مقاومت‌هایی داریم که بلالاسی بین ضریب حرارتی آنها رعایت شده است در واقع تقسیم مقاومتی از این دارد. یعنی مقاومت باید مثلاً ۲۰ درصد تغییر می‌کند اما مقاومت دیگر نیز طوری تغییر می‌کند که در نهایت ولتاژ sample یک عدد ثابتی باشد.

معمولاً پذیرش انرژی حالت گذرا را نمی‌شود.



در اسنابر متغیر، وقتی سوئیچ قطع می‌شود، دیود خازن را شارژ میکند و ولتاژ

مشخصی میرسد و وقتی سوئیچ می‌شود انرژی تخلیه میشود. اثر در باروری

فرکانس کلیدزنی خیلی پایین باشد در هر بار تخلیه میتوانیم انرژی زیادی $(W = \frac{1}{2} CV^2)$ را

تخلیه کنیم. بنابراین در هر بار تخلیه، انرژی قابل توجه است. اما توان، توان گرمی است.

چون توان کلیدزنی پایین است این پدیده در مدارهای بسیار پیچیده خیلی رخ می‌دهد (چیز عدد کلیه ولت، ابعاد کلیدزنی IGBT)

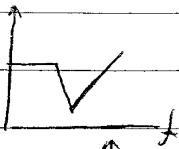
مثلاً ۲ تا ۴ کیلوهرتز) و انرژی در هر بار تخلیه میشود مقدار قابل توجهی است. در data sheet مقاومت‌ها دو بار کمتر دارند.

یکی P_{max} و دیگری W_{max} یعنی در هر بار تخلیه، مقاومت چقدر میتواند انرژی تخلیه کند. از این نظر مقاومت‌های سیمی بهتر هستند.

Subject

Date

اما منظور از P_{max} توانی است که بطور متوسط در طول زمان P_{avg} می توانیم روی مقاومت تلف کنیم که مقاومت های لازم بازنگ
اعداد P_{max} قابل توجهی دارند.

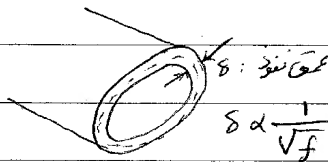


توجه کنید سیم های ارتباطی نیز مکانی از مقاومت می باشد که مدل ذکر شده برای آنها نیز معتبر است.
معموماً در رابط های سیم های انرژی در فرکانس های بالا وجود دارد که بنام اثر پوستی نامیده می شود.

با صرف نظر از پدیده پوستی

اثرات هادی را در نظر بگیریم. اثر جریانی که از هادی عبور می کند DC باشد و تغییراتی نداشته باشد توزیع حامل های جریان داخل هادی بصورت یکنواخت است و وقتی جریانی عبوری

فرکانس پیاپی کند چگالی جریانی در لب هادی افزایش پیدا می کند باید دقت کرد هیچگاه
حامل ها در وسط هادی صفی نمی شود تنها چگالی جریانی کاهش می یابد اما بصورت



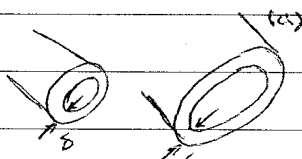
تقریب طول مسطحی از لب هادی را در نظر بگیریم که آن عمق نفوذ تویم

عامله است که مقدار آن طوری باشد که در فرکانس مورد نظر داشته باشیم

$$\delta < 1.8$$

$$100kHz \rightarrow \delta \approx 0.22mm$$

در اینصورت، جایی از هادی نیست که از تحلیل جریان خالی شده باشد.



با سطح مقطع هادی بستنی ندارد.

مقاومت در هادی (a) بدلیل اثر پوستی
بسیار تغییر میکند.

اگر دو سیم رفته ای داشته باشیم و این دو سیم به هم رسیده در این حالت و هفت

به دو سیم رفته ای که به هم رسیده ها را از هم عایق میکنیم تا ارتباط الکتریکی

نداشته باشند. در اینصورت دو هادی تنها داریم که برای هر کدام یک δ

تقریب میشود اگر مثلاً سطح مقطعی به اندازه دایره مقابل بخواهیم

و ۲۵ هم مسطحی باشد. در اینصورت سیم های رفته ای از هم عایق

شده ای به اندازه ۲۵ انتخاب میکنیم و کنار هم قرار میدهیم. در اینصورت

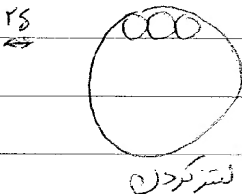
هم سطح مقطع را بزرگتر کردیم و هم در هیچ کدام از هادی ها، قطر ها بیشتر از

۲۵ نشده است که تعریف حامل جریان رخ دهد (با صرف نظر از حفاظ های

خالی) به این تکنیک، تکنیک لیتز کردن تویم. اثر این هادی ها

از هم عایق نبودن کل هادی ها، یک هادی میشود که یک نواری به اندازه

δ ، جریان را عبور می داد و داخل آن خالی بود.



لیتز کردن

از مواردی که پدیده پوستی را باید در نظر داشت، ترانسفورمراست چون جریان آن حتماً AC است و در کاربرد های ما، حتماً فرکانس های

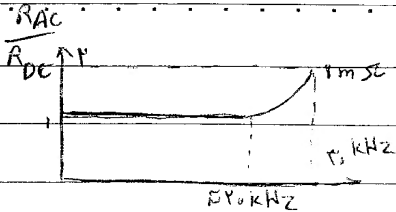
بالایی دارد مثلاً اگر از یک ترانس ۱۰۰kHz استفاده کنیم و قطر سیم های استفاده شده بیش از ۲mm باشد حتماً داخل سیم

از حامل های جریان خالی میشود و آن عاقل می آید. گاهی میزان جریانی کم است و چگالی آن هم به همان روش مشکلی پیش

نمی آید (هر چند طراحی اشکال دارد) اما اثر میزان جریانی زیاد باشد مشکل ساز میشود.

Subject

Date



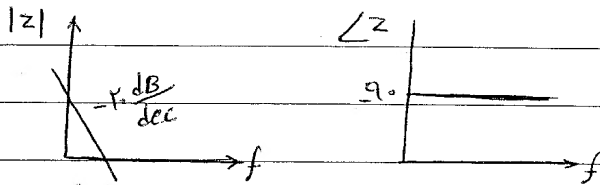
برای مقاومت لایه نازک مذکور:

طبق شکل مقابل، فرکانسهای بسنج از 20 kHz ، اثر پوستی مشهود می شود.

و در این حالت جانی از جابل خانی مسود و R_{AC} بالایی رود.

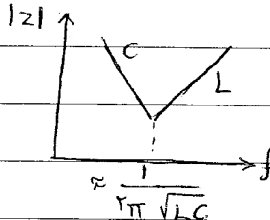
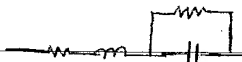
در data sheet این مقادیر ذکر شده که این نوع مقاومت از تکناسی ایخانی نداریم

و عوارض مقابل تنها بدلیل اثر پوستی رخ می دهد.



خازن در حالت ایده ال:

مقاومت دشارژ، شش دهه
تخلیه خودجودی



در حالت واقعی:

در مدلهای خازن حتما استفاده می شود و کاربرد آن از مقاومت بسیار است، در خازن هم مانند مقاومت، باید فرکانس طوری باشد که

فرکانس کمتر از $\frac{1}{2\pi\sqrt{LC}}$ باشد.

در فیلتر EMI استفاده از خازن الکترولیت انتخاب است چون خازن الکترولیت در فرکانسهای پایین سلف می شود و نیما

میخواهم با فیلتر EMI، بالای 20 kHz را فیلتر کنیم که در این فرکانس خازن الکترولیت عمل سلف است.

انواع خازنها

ساختار آلایب پزیر
مقادیر بار از دست قابل توهم

تولاس زیاد
فقد کم
ثبات حرارتی کم

مزایا
ظرفیت بالا
فقد کم

جایی که ظرفیت بالا میخواهم ولی دقت نمیخواهم از خازن الکترولیت استفاده میکنیم.

اندوکناس سری این خازنها بالایی است.

نسبتی و دشارژ خودی خود این خازنها خیلی بالایی است.

در طبق خروجی مدلهای DC، مثلا وقتی مدیل پاک داریم و سلف جریان را نمی کرده و سایرین تغییرات سید نداریم و نه

تولاس خیلی اهمیت ندارد از خازن الکترولیت استفاده می شود.

در کاربردهایی که حرکت سید داریم از خازن الکترولیت بدلیل آلایب پزیر بودن استفاده نمی شود و در کاربردهای حساسی زیاد استفاده می شود.

Subject

Date

برده خازنهای الکترولیتی ظرفیت‌های بزرگی دارند. بنابراین وقتی ظرفیت بزرگ بخواهیم معمولاً یکی از دو گزینه AL و TA انتخاب می‌کنیم.

عیب اصلی مهم است چون ما در الکترولیت قدرت دائماً در حال شارژ و دشارژ داریم و سیستم در طبیعت خنثی میل و باید عنوان فیلتر در طبقه ورودی. مثلاً وقتی خنثی می‌شود، باید مثلاً در هنگام وصل جریان همی خازن، باعث شارژ و دشارژ می‌شود. در پروسه راه اندازی بررسی خواهیم کرد که از تکنیک‌هایی باید استفاده کرد که مدار یا جریان‌های همی کمتری را به سیگنال اعمال می‌کند. اما در عمل اثر از مدار راه انداز هم استفاده نکنیم. خازنهای الکترولیت آلومینیومی در برابر جریان‌های ناگهانی اتفاقی نمی‌افتد چون این اتفاق یکبار در موقع روشن کردن دستگاه رخ می‌دهد. عدم استفاده از مدار راه اندازی مطلوب نیست ولی در مواقع ناچاری می‌توان استیار را کرد. اما خازن‌ها تا اندازه‌ای به هیچ وجه تحمل جریان ناگهانی را ندارد.

۲۴- این خازنها نسبت به ولتاژ حساس می‌باشند یعنی به مدت کمی می‌توانند ولتاژ بالاتر از ولتاژ نامی را تحمل کنند و در جهت معکوس اصلاً قدرت پذیرش نمی‌برای مدت کم ندارند.

عیب ۲: ظاهر مشابهی با تحمل دی الکتریک بالای T به نظر می‌رسد. دلیل آن این است که چون تحمل T بالاست و فاصله جوهرها را در این خازن خیلی کم کردند بنابراین کوکتریون اشکال تو لولاسی در حین ساخت منجر به این می‌شود که مدار همی از مقدار قابل تحمل شود و خازن آسیب ببیند.

از خازنهای تا اندازه‌ای در مدارها استفاده می‌شود و در کل این عمل‌هایی که ولتاژ نسبت شده است مثلاً درست نیست. کوکتریون ولتاژها نسبت است و هر اتفاقی هم رخ دهد ولتاژ کوکتریون همان‌طور حساس می‌شود و این ممکن است مکانیسمی برای خازن تا اندازه‌ای است و مثلاً معروف نشده یک بایاس کامپیوتر است که معروف آن معمولاً ثابت است و خازن کمک میکند که ریل ولتاژ خازن را در این نوع خازن در CPM مناسب نیست چون به سبب این خازن‌ها می‌تواند و ممکن است به خازن آسیب برسد. اگر هم در این موارد استفاده شود معمولاً موازی با این خازنهای با قدرت تحمل سریع بالا استفاده می‌شود که در عین حال کم ظرفیت بالا داریم سریع را این خازن‌ها با قدرت تحمل سریع بالا تحمل کنند.

در کاربرد نظامی استفاده از خازن الکترولیت مجاز نیست.

در خودرو ولتاژ + و - (AC) هیچ‌کدام از دو خازن ذکر شده استفاده نمی‌شود چون این خازنها $no pole$ هستند. خازنهای $no pole$ با ظرفیت بالا هم موجودند و سبب به خازن‌ها هم می‌دارد خیلی بزرگتر از نظر ابعاد است.

خازنهای تا اندازه‌ای از نظر مقدار یا از نظر خصوصیات جریان همی از خازن الکترولیت بسیار بهتر می‌باشد (سلف سروی و مقاومت سروی). دلیل آن این است که چون خازن کوچک شده طولیها کم شده و سلف سروی کاهش می‌یابد. خصوصاً از نظر جریان همی (یعنی مقاومت موازی خازن R_p) و ظرفیت خازن تا اندازه‌ای AL بسیار بهتر است. یعنی در شارژ خازن تا اندازه‌ای شارژ شده بسیار کمتر از خازن آلومینیومی است.

عیب دیگر خازن تا اندازه‌ای این است که حرکت ظرفیت آن محدود است (فاصله ۳۳۰۸۴) و با توجه به اینکه ظرفیت محدودیت دارد ولتاژ این خازن از یک حدی بیشتر نیست چون بالا بردن ولتاژ باعث می‌شود حجم این خازن بزرگ شود ولی مزیت این خازن ابعاد کوچک آن است. بنابراین ولتاژ واقعی ولتاژ بزرگی داریم و باید این خازن از یک حدی بزرگتر می‌شود و علاقه‌مند است که از خازن

Subject

Date

آنومینومی استفاده کنیم. سلف و فائده و یا ۱۲ اوست خازن و تا سلفیوم ضا است. بنابراین این خازن نه برای ولتاژهای بالا و نه برای ظرفیت های بالا معجود نیست.

درست نبوی دیگری که برای خازنها وجود دارد شامل موارد زیر است:

۳- خازن های سرامیکی

۴- خازن های فیلمی و انواع خازن های فیلمی { پلی استر
پلی پروپیلن }

ظرفیت این دو دسته نسبت به خازن های آنومینومی و تا سلفیومی خیلی کمتر است. ظرفیت دی الکتریک فیلمی = ۲.۸

۱۰۰۰ ظرفیت دی الکتریک سرامیکی میتواند بسیار بالاتر باشد مثلاً

سازنظرات استقامت عایقی:

inch = mil $\frac{V}{mil}$ فیلمی: ۵۰۰۰ $\frac{V}{mil}$ سرامیکی: ۱۰۰۰ $\frac{V}{mil}$

دلیل ظرفیت کم خازن سرامیکی این است که استقامت آن عایقی آن کم است. مجموعی حاصل جوشن شار را باید کنیم تا عایق آن نسکند و به همین دلیل تعداد آن بزرگ میشود. عایق غم اشک دی الکتریک آن میتواند خیلی زیاد باشد.

از نظر مقادیر بار از دست این دو خازن نسبت به خازن های دودسته اول وضعیت بهتری دارند. بنابراین در کاربردهای مانند: استارها
EMI { عایق های EMI } استفاده از این خازن ها توصیه می شود. چون سلفا خازن ها ظرفیت خیلی بالایی دارند و تا سلفیومی خازن های سلفیوم

لحظه ای داریم.

خازن های فیلمی و سرامیکی بدون پلاریته بوده و در کاربردهای با شکل موج های AC میتواند کار روند. سلفا در EMI شکل موجها AC هستند و فرکانسها خیلی بالاست. برای تولید امپدانس کم، ظرفیت خازن کمی نیاز داریم (مثلاً ۱µF). در استارها هم چون فرکانس سرعت ۵۰ و ۱۰۰ kHz است (مثلاً ۵۰۰۰۰۰) ظرفیتی کم در همین مرتب باید انرژی را جمع کند. خیلی کم است. بنابراین از این خازن ها کم وضعیت امکانهای پارازیتی که از خازن های الکترولیتی بهتر است استفاده میشود.

اختلاف قابل توجهی بین خازن های فیلم و سرامیکی وجود ندارد. با توجه به اینکه ظرفیت هر دو تقریباً در یک رده است. اما این دو خازن الکترولیتی تفاوت های زیادی وجود دارد.

خازن های سرامیکی با کدهای زیر نشان داده میشوند:

| | | | | |
|---------|-------------------------|----------------|-------------------------------|-----------------------------|
| 1) NPQ: | درج ظرفیت: ۱pF → ۱۰۰nF | ۵٪ تکرارپذیری | $\frac{\Delta C}{\Delta T}$ ✓ | تغییرات نسبت به تغییرات دما |
| 2) X7R: | درج ظرفیت: ۱۰۰pF → ۳۳µF | ۱۰٪ تکرارپذیری | $\frac{\Delta C}{\Delta T}$ x | تغییرات خوب می باشد. |
| 3) PZT: | ۱µF to ۱۰µF | ۱٪ تکرارپذیری | + | تغییرات خوب |

در برخی خازن X7R این است که علاوه بر اینکه پلاریته ندارد و مقادیر پارازیتی آن مناسب است، ظرفیت بالایی میدهد. بنابراین این خازن ها نسبتاً خیلی از خازن های سرامیکی رد کردن خازن های الکترولیتی و تا سلفیومی است.

بر کابین خازن سرامیکی خیلی بالاست.

Subject

Date

ESR بزرگ باعث ایجاد تلفات قابل توجه می شود. ESR متعجب معهود شده جریان شارژ و دشارژ معهود می شود و هر دوی اینها

باعث تغییر شکل موج می شود

در یک مورد علی که ریل طبق خروجی منبع تغذیه با $47 \mu F$ مطابق داشت که دلیل آن انماهای پارازیتی بود که خازنها از خود

نشانه می دادند

مصرفین و مشکل سازترین مشکل مرور تلفات است. یعنی جریانهایی که وارد می شوند که در ESR ایجاد تلفات میکنند و خازنی که بیشتر

در درجه حرارت محاس است در درجه اول ظرفیت آن بیشتر تغییر می کند و در وهله بعدی تغییرات شیمی رخ می دهد و در نهایت

باعث خرابی طرح خازن می شود

در یک مدل $12kW$ از $400V$ AC $\rightarrow 380V$ در عمل در طبق خروجی پل یکسو ساز سه فاز، خازن الکترولیت

استفاده شده بود. بعد از حدود نیم ساعت است، محفظه ای که خازنها در آن قرار داشت، کلاً دفرم شده بود که بدلیل

دفع شدن خازنها بود. برای رفع مشکل خط از کم کردن ریل صرف نظر کردیم و خازنها را بزرگتر می کنیم با این کار حرارت به پل

دیودی منتقل می شود چون این مدل سوئیچینگ جریان را از شکم می کشد و وقتی خازن داشتیم این جریانه را خازنها

میدادند. وقتی خازنها را بزرگتر می کنیم جریان را پل دیودی شکم می دهد و چون فیلتر ندارد مجبور است جریانی را سرچ میبدل

را خود می دهد و ترع می شود برای حل این مشکل فرکانس کلیدزنی را پایین آوردیم و کمی هم خازن پلی استر در دره میلم هم

قرار دادیم تا تلف دیودی مشکل حل شود

پس بحث تلفات در خازنها، به خصوص در خازنهای الکترولیت الومینیومی که از نظر ESR بهترین وضعیت را دارند خیلی مهم است

بنابراین وقتی خازن را انتخاب کردیم باید بدینم این خازن تحت تاثیر چه جریان شارژ و دشارژی قرار می گیرد و تحت

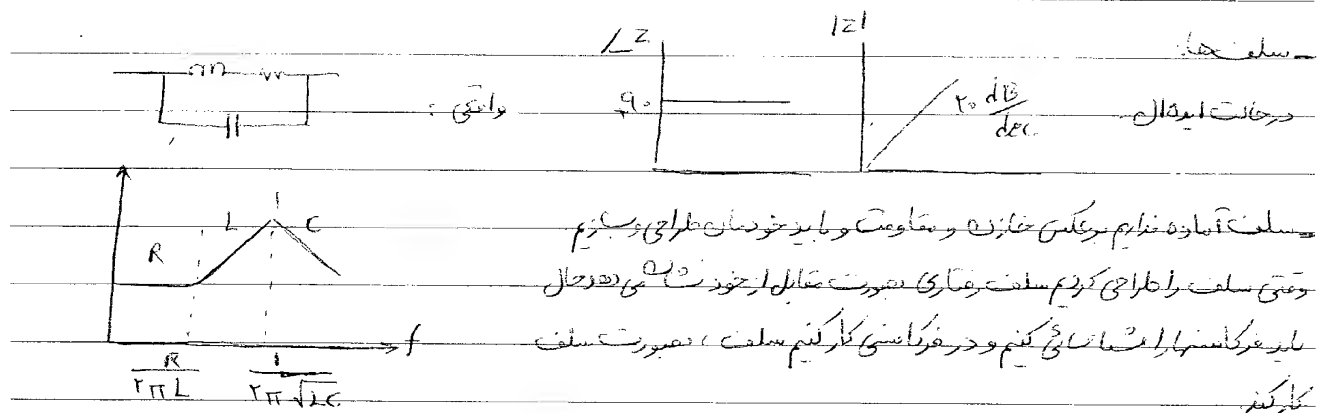
تاثیر این جریانه ها، چند تلفات ایجاد می شود و آیا مشکل ایجاد می شود یا نه و به همین دلیل ممکن است در جایی که ظرفیت

بالایی می خواهیم مجبور شویم خازن الکترولیت را رد کنیم و مثلاً تعداد زیادی خازن پلی استر را که ولتاژ بالایی را می تواند تحمل

کند با هم موازی کنیم و وزنه و حجم و قیمت و PCB بیشتر را بپذیریم چون تئوریکاً دشارژ نداریم. البته این طرح به هیچچنین جایی برسد طرح

یک ایرادی دارد چون در طرح های استاندارد هیچچنین اتفاقی رخ نمی دهد چون آنرا این اتفاق می افتد و عملاً بیشتر خازنی درست

سنگین که خوبتری این مشکل باشد

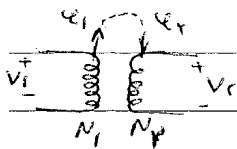


19, 11, 24 - 8/10/2020

بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ

در حاجت قلبی مستجاب است و در دعا و تقویات و امور دینی کردم سلام علیکم کیفیت بخوانم

بابد خوجمان طبرای کتم و سبارم



$$v_i = N_i \frac{d\epsilon_i}{dt}$$

$$\frac{v}{r} = N \frac{d\psi_r}{dt}$$

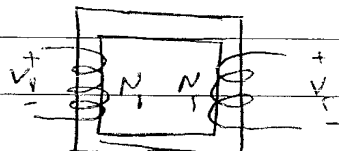
$$\text{if } \epsilon_1 = \epsilon_2 \Rightarrow \frac{v_1}{v_2} = \frac{N_1}{N_2}$$

انزو ناسون منترنگا، مسرود.

ادارے و عجم ترانیں کم میسود و ہر جہ نسبت بیدار اکثر کنیم ظریف تر است سفر مر بالانظر میرود

اما بعد تقریر ما در هر موردی که ما استفاده میکنیم از ویلاسیون مورد نظر است باینجا این چهار ای جز طراحی ترانسفورمر ندارد.

(1) حدايت سيار، طبق سيار، عائله قنطلسي، R نوکائيس قنطلسي آشور سر روط
Fr



خلق سگال اتر لوکنا سن مقابلہ سی آفر در مقابلہ

لو تباين قناتين هما قنل صرف نظر اسد

میل اس است که R_g وجود ندارد و R_g, R_g

ایس کرده و عمده R_{EP} تولیدی از مصرف

میلورد که هم میترانم در آن قرار دارد سایرین

شماره ۴ = ۴ صادق است اما اگر سه

R_1 و R_2 را از $R_1 \cup R_2$ حذف می‌کنیم.

سورة سده اشد فاعلم ان هذه مسودة

لطفاً شکل سیرهای محبت برای خود را بکشید

اما R_F در مقابل R_F قابل صرف نظر نیست.

(۲) کاهن جریانه بخاطر گشایی، توخ کنیز قانون شایده نمیبردیم میزان جرایه لازم برای تولید سار ۴ از ولنگار ۷۰۰ پیچرا

و قانون آئین استازده مسود

قانون اول: $Ni = R\psi \Rightarrow R \uparrow, \psi = Cte \Rightarrow i \uparrow$

۱. تر نوکاسن بالا سر بالا رود و بخوابیم ۲. سحیفی دست پیدا کنیم (که در اینجا سحرهایم چون و کتاب علم است) جبران سحرهای

Subject

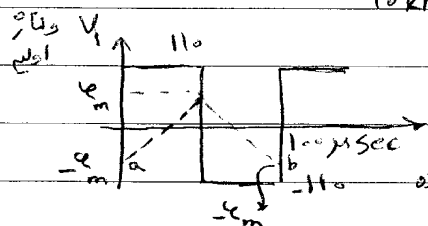
Date

کندنی بالا می رود که به هیچ وجه علاقمند به زیاد کردن آن نیستیم چون هیچ فایده ای غیر از تلفات چم در حتم و چم در بیم پیچی شان ندارد.

مراحل طراحی ترانسفورمر:

۱- تعیین چم در ادامه بررسی میکنیم و طبق به این چم سیستم ای استاندارد میکنیم ندارد. بعداً اینر هست در optimization ترانس مورد استفاده قرار میگیرد.

مثال: $115V/127V$ در حالت موج مربعی و بار ریکار 50% و فرکانس $10kHz$ (۵A)



① محاسبه تعداد دورهای اولیه و انتخاب هسته

$$\Phi_1 = BA, \quad V_1 = N_1 \frac{d\Phi_1}{dt}$$

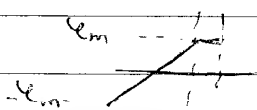
از در حالت دائمی باسیم:

(شرط حالت دائمی خیلی شرط مهمی است و تقریباً همیشه اتفاق می افتد ولی باید توجه کنیم که حتماً برخی در حالت دائمی پس معنی است که این ولتاژ طبق شکل بالا باشد، شار طبق شکل بالا، از Φ_m تا $-\Phi_m$ می رود (شار انتقال ولتاژ است) و طبق شکل در حالت تعادل دو نقطه a و b برابر هستند (در بار صاف)

$$V_1 = N_1 \frac{\Phi_m - (-\Phi_m)}{\frac{T_s}{2}} \Rightarrow V_1 = 4 N_1 A B_m f_s$$

f_s : فرکانس سوئیچینگ

این دوره ۵۰ درصد بود و کمتر بود شکل شار بصورت مقابل میشود و نباید این بازه انتخاب کرد



بصورت $D \frac{T_s}{2}$ میشود

$$\begin{cases} V_1 = 110V \\ f_s = 10 \times 10^3 Hz \end{cases} \Rightarrow N_1 A_c = \frac{V_1}{4 B_m f_s}$$

اطلاعات طبق

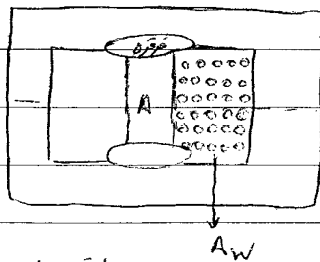
توجه کنید برای انواع هسته ها، زانوی اشباع

تقریباً ثابت مشخص است و ربطی به ابعاد ندارد \Rightarrow (زانوی) باید حداکثر مقدار ممکن باشد

دلیل اینکه B_m باید حداکثر مقدار ممکن باشد این است که با بالا بردن B_m به شرط ثابت بودن فرکانس و ولتاژ حاصلخیز NA پایین می آید و این به معنی کوچک شدن هسته و کوچک شدن سیم پیچ است پس (رلس) را اقتصادی و کوچک و بهینه میکند پس B_m باید حداکثر مقدار ممکن باشد و این حداکثر مقدار ممکن متغیر از اینکه چه نوعی است (غریبی) ورقه آهن و پودر آهن و ... باید زانوی اشباع باشد البته کمی به شرط (در صورتی که ممکن است مقداری از زانوی اشباع پایین تر باشیم. بدین صورت که فرم کننده شلأ هر ولتاژ تغییر ایجاد شود و اگر بعداً ولتاژ رفت بلند به اشباع بروم

Subject

Date



بخش

بخش
پایین

سایه وسط : A

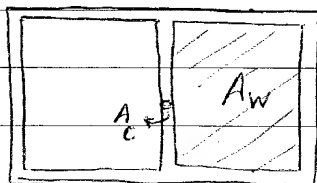
سیم پیچ های اولیه : رنگ آبی

سیم پیچ های ثانویه : رنگ قرمز

$$A_w = A_{cu1} N_1 + A_{cu2} N_2$$

شکل مقابل غرض از جهت های مورد استفاده را نشان میدهد که یک سایه وسط بالا دارد و بخش پایینی و بالا قابل جدا شدن است سیم پیچ های اولیه و ثانویه را روی فرقه میچسبیم سیم پیچ ها به بالا و پایین را جدا میزنیم. (رنگ قرمز و وسط داخل فرقه می رود) جنس فرقه پلاستیکی است، نکته ای که باید دقت کرد این است که این سیم پیچ را باید در ویندوز جاسازی کرد. در سطح پنجره هست که آنرا با A_w نشان می دهیم باید با اندازه $A_{cu1} N_1 + A_{cu2} N_2$ جا داشته باشد.

اثر هت را خیلی کوچک استفا کنیم و بایستی به محاسباتی انجام دادیم سیم که در ثانویه بدست آمد هیچ ربطی به تعداد دور آن ندارد بنابراین سطح مقطع A_{cu2} مقدار ثابتی دارد (از روی جریان تعیین می شود) وقتی سطح مقطع هست (A) را کم میکنیم یعنی N_1 را بالا میبریم، در واقع N_1 را هم بالا میبریم (چون $\frac{N_1}{N_2}$ مقدار مشخصی دارد) بنابراین تعداد دورها را بالا میبریم نتیجه می شود که N_1 را بالا میبریم و N_2 را کم می کنیم A را افزایش می دهیم و این نتیجه باید تعداد زیادی سیم با قطر مشخص قرار دهیم (اثر تعداد دور بالا رود، قطر پایش نمی گوید و به تعداد دور ربطی ندارد و از روی جریان تعیین می شود) بنابراین وقتی سطح مقطع هست را پایش می دهیم و تعداد دور بالا می رود این تعداد دورها در این پنجره جاسازی شود.

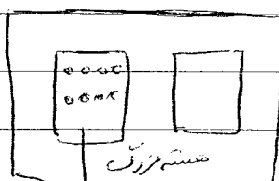


شکل مقابل هست که نشان میدهد سطح مقطع بازوهای کناری نصف سطح مقطع بازوی وسط است. بنابراین سطح مقطعی بصورت مقابل داریم و همیشه بین A_c و A_w (سطح مقطع هست) یک تناسبی وجود دارد یعنی هسته ای داریم که پنجره آن خیلی بزرگتر است اما A_c آن خیلی کوچک است.

سطح مقطع هسته منظور سطح مقطع سایه وسط است که سیم ها روی آن پیچیده شده است.

پس نتیجه میگیریم که با توجه به شرط مشخص بودن N_1 و A_c

موقعی سیم پیچ را باید در پنجره جاسازی کنیم و این بین A_c و A_w هسته یک تناسبی هست یعنی هسته های کوچک (A) که A_c های کمی دارند، پس به سمت هسته ای میرویم که A_c آن عددی باشد که N_1 ی نتیجه بدست و این N_1 ی نتیجه بدست که $A_w = A_{cu1} N_1 + A_{cu2} N_2$ ی نتیجه بدست که در پنجره هسته جاسازی



مساحت

فضای خالی

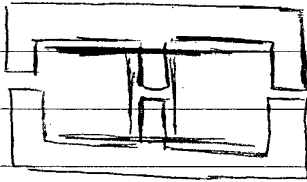
از طرف دیگر، اثر هت A_c بزرگی داشته باشد به چینی که میسوزد و حداقل آن یک میسوزد و A_w هم عینیم مقدار ممکن میسوزد پس A_w عدد خیلی کوچکی میسوزد و فضای زیادی خالی میماند که نشانه بد طراحی شدن هسته است یعنی با استفاده از سیم سطح مقطع را کوچک و تعداد دور را بالا میبریم که کل پنجره را میگیرد که اثر این کار را میگیریم بعد از کمتر میسوزد و هسته کوچکتر **mesim** و همچنین با این میسوزد.

Subject

Date

تیم هسته از قسمت میانی خلیج بالاتر است یعنی مثلاً اثر ۱۰ دور من استفاده کنیم یا اینکه یک کلاس دیگر هسته استفاده کنیم قابل مقایسه نیست بنابراین به سبب یک هسته مناسب و بهتر می‌توانیم به عبارت دیگر اثر هسته را با بزرگ ترفته با هم ترانس به هم نیست و اثر هسته را خیلی کوچک بگیریم به سبب هیچ خاصیت پخش و چگالی شوند پس این دو یک کلاسی از هسته ها قابل استفاده است.

در دینامیک عددی وجود دارد که تابع می‌شود و تمام جدول را یک کنیم با چندین طراحی در می‌یابیم که برای هر میزان توان چه هسته ای می‌توان استفاده کرد وقتی توان بالا می‌رود خاصیت ضرب و تداوم در جریان بالا می‌رود و تداوم بالا رفتن یعنی تعداد دور زیاد شود و جریان بالا رفتن یعنی قطر بالا رود بنابراین هر چقدر این منجر می‌شود که A_w بزرگ شود بنابراین هسته ها هر چه بزرگ شوند ترانس می‌تواند بالا تر می‌شوند بنابراین هسته ها بر اساس توان دسته بندی می‌شوند مثلاً هسته E16 هسته ۱۰W باشد بنابراین میزان توان ۱۰W باشد احتمالاً E16، E12، و E19 مناسب است (یعنی یکی بالاتر و یکی پایین تر)



رابطه معادله و فرکانس را می‌دهد
نمای هسته و فرکانس

ساختار هسته را می‌توانیم با هم مقایسه کنیم مثلاً اثر سطح مقطع ۱۵ بخوانیم باید سطح مقطع ۳۸ و یا ۵۵ که وجود دارد را انتخاب کنیم. اثر ۵۵ انتخاب کنیم به سبب از هسته خالی است می‌توانیم قطر سیم که چگالی آن ۵ برده را می‌توانیم که دای سیم پیچ می‌تواند بالا بیاید و نتیجه هم می‌شود این هم خرج می‌کنیم ولی از نظر دینامیک ترانس بهتر است و می‌توانیم تعداد دور را بالا برد که نظم کار و عاقل طبیعی پایی می‌تواند و هسته خنک شود به سبب خاطر انول و لغت

برنامه‌های به هم سازی برای ترانس وجود دارد.

اگر سطح مقطع مربعی باشد با توجه به اینکه خمش در داریم سیم شکم می‌دهد و از هسته فاصله می‌گیرد و این باعث می‌شود که $A_{cu1} N_1 + A_{cu2} N_2$ برابر A_w باشد و به این دلیل باعث می‌شود ضریبی به اندازه ۱.۲ تا ۱.۵ داشته باشد پس توجه کنید به دلیل اثرات:

① قطر بوی (فرکانس) ② فضای تلف شده بین سیم‌ها ③ فضای تلف شده

④ چسب نگه‌دار سیم‌ها ⑤ عایق بین لایه‌ها (شامل عایق روی سیم‌های لایه) A_w یا $A_{cu1} N_1 + A_{cu2} N_2$ تفاوتی به اندازه ۱.۲ تا ۱.۵ را دارد بنابراین ۱.۲ تا ۱.۵ برابر سطح مقطعی که لازم داریم باید نتیجه داشته باشیم نویسی‌ها شکسته هستند و در اثر ریزش می‌کنند.

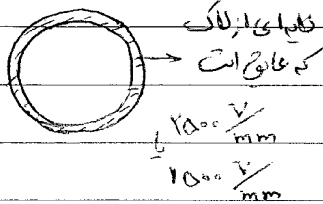
عیب وقتی استفاده می‌شود که وقتی یک لایه را به هم چسب می‌زنیم و لایه دیگری را می‌زنیم چون اثر چسب می‌زنیم و می‌خواهیم لایه دیگری را بزنیم آن چسب سطح آن معکوس است ممکن است عایق شود و بی نظم می‌شود و کلی فضای از بین می‌رود و اگر کار دیگر این چسب این است که لایه‌ها را از هم عایق می‌کند.

○○○○
○○○○
○○○○
○○○○

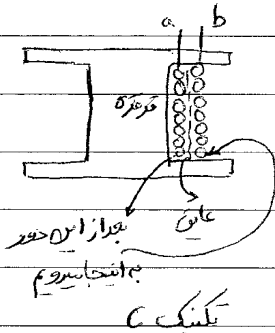
سیم پیچ‌ها را می‌توان به طریق‌های نو و نو پیچید که هر کدام ویژگی‌های خود دارد

Subject

Date

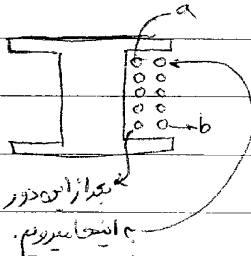


بجای عایق ببری سیم ها:
 سیم لایه عایق از کلاس $\frac{V}{mm}$ ۲۵۰۰ یا $\frac{V}{mm}$ ۱۵۰۰ است
 سیم لایه از نظر ولتاژی یک تحمل مشخص دارد.



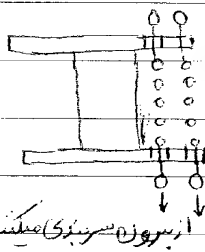
فرض کنید در شکل مقابل هر لایه ۱۰۰ دور می باشد و ما میخواهیم ۲۰۰ دور پیچیم
 سیم چهار لایه دو لایه بیچیم. در این صورت دوسر طرف دوسریم پیچ
 ما هستند و ۷۰۰ دور می شوند. در این حالت به دوسیم که درست در مجاورت
 هم اند ولتاژ ولتاژ ممکن قرار میگیرد و ولتاژ اعمال شده از ولتاژ قابل تحمل
 بیشتر باشد منجر به اتصال کوتاه میشود و با توجه به شکل لایه خنثی ظرفیت است
 و سیم نمی کشیم و شست و بعد از هر لایه که سیم پیچ کردیم سیم آنها یک عایق
 قرار میدهم که از خطر اتصال کوتاه در امان باشد. اما اگر دوسیم پیچ معیار
 به هم وصل شوند مثل تعداد دور ۲۰۰ دور به ۱۹۸ و ۱۹۹ دور میرسد و این امر

مشکل ساز نیست ولی اگر دوسیم پیچ در دو لایه مختلف اتصال کوتاه شوند وضعیت بحرانی میشود البته عایق از یک
 ولتاژی بالاتر مهم و اجتناب ناپذیر میشود. یعنی این توجه که اگر عایق را ضعیف کنیم میتوان عایق را نداشت درست نیست
 مثلاً وقتی ولتاژ ۲۰۰۰۰V است با این ولتاژ لایه تحمل ندارد و حتماً باید عایق گذاشت



البته با عایق گذاشتن در واقع فاصله سیم پیچها را از هم دور میکنیم و خطر نسبی
 زیاده میشود.

ما سیم پیچیدون بصورت متقابل ولتاژ بین دو لایه مجاور نصف مقدار قبلی می شود
 اما در این روش یک سیمی از آخرین لایه سیم پیچ لایه اول به اولین سیم پیچ لایه دوم میرود
 برای حل این مشکل بوبین هایی نصب میکنند به این بوبین ها بایام هایی نصب
 است و بایام ها را از بوبین سرزدوی میکنند در این صورت از بی خطی اجتناب میشود.



Subject

۴ حلیم پنجم - ۱۹/۱۱/۲۷

Date

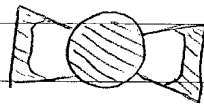
cc.sharif.edu/ukabali/courses - تمرینات برای فصل ۱

اولین مباحث طراحی عناصر فراطبیعی:

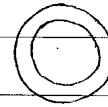
عناصر انواع هسته ها



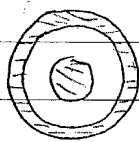
۳ هسته E



۲ هسته PQ



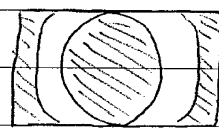
۱ هسته تروئیدی (T)



۶ هسته Pot



۵ هسته RM



۴ هسته EC

| | Pot | RM | E | EC/ETD | PQ | T |
|----------------|-----|----|---|--------|----|---|
| قیمت | H | H | L | M | H | L |
| سادگی سیم پیچی | M | M | H | H | M | L |
| سایه | H | M | L | L | M | M |
| انتقال حرارت | L | M | H | H | M | M |

منظور از سایه، سایه فراطبیعی می باشد.

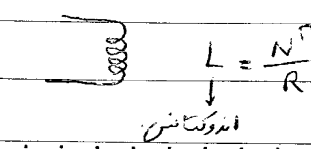
منظور از H در سادگی سیم پیچی، یعنی از نظر سیم پیچی ساده است.

منظور از H در انتقال حرارت، یعنی انتقال حرارت خوبی انجام می دهد.

منظور از H یعنی قیمت بالاتر.

دلیل اینکه هسته Pot از نظر سایه و قیمت خلی خوبی دارد این است که آن به شکل آن، استوانه داخلی، داخل حلقه می رود و سایه الکتریکی فراطبیعی خوبی ایجاد می شود اما در مقابل هسته E، کاملاً از این است. از نظر حرارتی، سیم پیچی کم مثل Pot هزینه ها کم تر می شود و انتقال حرارت خوب انجام می شود و در مقابل در هسته E، چون از نظر سایه است می توان گفت ساری، اما برای انجام داد سایه با توجه آن قیمت برای ما مهم است. هسته E را انتخاب می کنیم و موارد دیگر را در نظر می گیریم. اما آن برای ما کیفیت مهم است به سمت هسته Pot می رویم که از این نظر مناسب است.

طراحی سلف: توجه کنید در طرح یک سلف نیز مانند ترانسفورماتور، استفاده از هسته فراطبیعی استفاده می شود. مثال: صورت طرح یک سلف اعتبار مشخص می باشد.



Subject

Date

در این حالت به علت بزرگ بودن R (رلوکتانس مسیر شار در هوا)، برای حصول یک A مشخص باید تعداد دورهای

زیادی را بکار برد که منجر به افزایش حجم مس و در نتیجه تلفات می شود.

توجه کنید با وجود این اشکال، این سلف دارای ویژگی بسیار مهم خطی بودن است. علاوه هیچ ماده اشباع نمی شود.

در وقتی بخواهیم مقدار سلف خطی دقیق باشد و هیچ وجه تحت تاثیر چیزی قرار نگیرد که در اندازه گیری نویز می باشد در این

مورد باید از یک سلف استفاده میکنیم که در این فیلتر یک سلف بکار رفته که باید هسته آن هوایی باشد.

توجه کنید در این حالت نسبت شار مقدار قابل توجهی است که باید در عبور از اجزای مختلف شود.

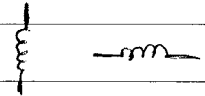
در وقتی سلف را روی آهن می پیچیم میزان شاری که خارج می شود است خطی کاهش میابد چون هسته یک سلف مغناطیسی

را به دلیل نسبت شار است اما در سلفی که روی هوا پیچیده شده هیچ عاملی برای بار شار وجود ندارد و شار نسبت میکند

بنابر این در فاصله زیادی از آن، میدان مغناطیسی را احساس میکنیم و ممکن است اثر دایره ای آن آزار دهنده باشد. در کاربرد

اندازه گیری نویز، از دو سلف استفاده میشود و برای کاهش اثر ناشی از دو سلف را عود بدهیم قرار میدهند تا کمترین

تداخل را داشته باشد.



توجه کنید به چند دلیل در طراحی سلف از فاصله هوایی استفاده میشود که این مسئله باید در مراحل طراحی لحاظ شود.

در طراحی ترانس از تعداد سلف هر ترمینال سلف هوایی غرض می کردیم. دلیل آن این است که اولاً ترانس با منبع ولتاژ تحریک می شود

نسب به اشباع رفتن و یا نرفتن آن، هیچ ربطی به جریانی که از آن می کشیم ندارد بلکه به عبارت دیگر اندر یک ترانس بی بار

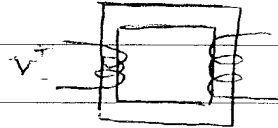
داشتیم باسیم که در شار نایی (پ) کار کند در بار کامل هم تقریباً شار همان شار ظاهری است. دلیل آن این است که ولتاژ

از بی از هر ولت (معمولاً اولی) است بنابراین طبق قانون فاراد، چون ولتاژ و فرکانس مشخص است بنابراین

B (چگالی شار) معلوم است. اگر جریان یکسیم یا یکسیم در B اختلافی ظاهر نمیشود و بسیار ناچیز است که این مقدار

ناچیز به خاطر است ولتاژ اندک ترانس در عبور می باشد. بنابراین شار

یک ترانس ضعیف ربطی به جریانی که از آن عبور می دهد ندارد.



$$V = 4.44 N f B A$$

۴۰۰۰ ولت بر کول ۴۰۰۰ ولت بر کول ۴۰۰۰ ولت بر کول

در واقع وقتی جریان می کشیم، مغناطیس آن با هم دور میگردانند و شار را ثابت می دارد و قانون فاراد به نظر می رسد

اما سلف معمولاً با منبع جریان تحریک می شود و در طراحی گفته میشود که تحت

جریان مشخصی کار کند چون سلف کاربرد فیلتری دارد (معمولاً) بنابراین در مدار

عبور ت سری قرار میگیرد و این باعث میشود که از دورش برای مدار عملی

منبع جریان دیر شود بنابراین سلف را برای جریان طراحی میکنیم

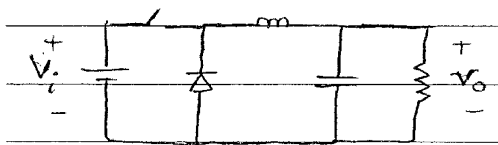
Subject

Date

Ni - R4

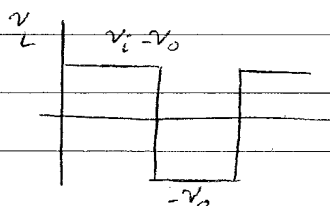
نوعی که می‌خواهیم در مورد یک سلف، رابطه نقطه کار، مقاطع می‌تواند آمپر بدست می‌آید. باید دقت کرد در ترانس باید قانون آمپر عبور باشد و در سلف نیز باید قانون فاراد برقرار باشد اما در سلف، چون تراشی می‌دانیم و جریان را می‌دانیم و در ترانس ولتاژ را می‌دانیم و جریان را می‌دانیم. بنابراین با تغییر جریان سلف نقطه کار ϕ دسته سلف نیز عوض می‌شود.

سلف: سلف کاهنده



توجه کنید اگر در حالت CCM، جریان در جریانهای مختلف، D (دوره کار)

و V_o (تایید است).



یعنی تا وقتی در CCM هستیم، شکل V_L چه 1 آمپر بگیریم و چه 10 آمپر فرقی نمی‌کند.

بنابراین اگر طراحی را بر اساس ولتاژ انجام بدهیم در حالت CCM، جریانهای

مختلف تفاوتی وجود ندارد. اما نکته‌ای که باید دقت کرد این است که وقتی از یک

آمپر به دو آمپر می‌رویم شکل یک گذرای طی می‌کند، در واقع با افزایش جریان،

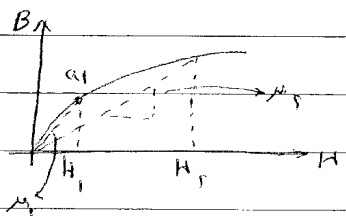
ولتاژ خروجی افت می‌کند و V_o افزایش می‌یابد بنابراین میزان شارژ سلف

از میزان دیگر بیشتر می‌شود بنابراین جریان به جریان مطلوب می‌رسد.

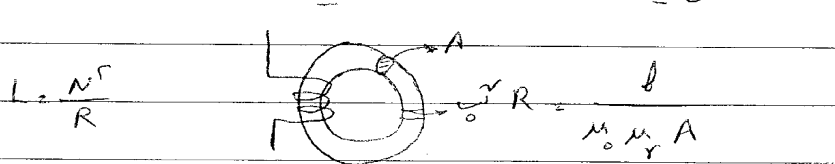
اگر گذرا را کنار بگذاریم شکل V_L در دو حالت مثلاً 1 آمپر و 2 آمپر فرقی نمی‌کند ولی جریان فرقی کرده پس اگر طراحی را بر اساس جریان

انجام بدهیم هیچ وقت خطایی بوجود نمی‌آید.

B-H مشخص هست.



قانون طراحی یک سلف روی هسته فرو مغناطیس:



شکل مناسب برای هسته (منظور تورویست)

وقتی در 1 آمپر هستیم که H را انتخاب می‌دهیم و نقطه کار ϕ می‌شود و اگر به راستی می‌رویم وقتی جریان سلف افزایش می‌یابد

با آن H افزایش می‌یابد و در H قرار می‌گیریم و به راستی می‌رویم و به نقطه کار ϕ می‌رسیم و به نقطه کار ϕ می‌رسیم و به نقطه کار ϕ می‌رسیم

مقدار سلف به طوری بود که بتوانیم در کارهای مختلف که مقدار سلف خیلی مهم است مثل فیلترهای دقیق، ادوات اندازه‌گیری

استفاده از هسته فرو مغناطیس تنها به هیچ وجه جوابگوی نیاز ما نیست و با احتیاط این مسئله را حل کنیم که راه حل آن استفاده

از یک لب می‌شود. استفاده از یک لب باعث خطای شدت می‌شود.

اگر در حقیقت هسته ترانس یک غایب هوایی قرار دهیم این کار هیچ فایده‌ای جز آنکه جریان مغناطیس کشنده را زیاد کند ندارد اما

Subject

Date

اثر در هسته سلف کتب بخدایم هیچ افزایش جریان و یا ولتاژی نداریم چون بالاخره باید به استعفی برسم. ~~میدهم~~
و جریان مدار معلوم و ولتاژ سلف معلوم است. چیزی که تغییر میکند تعداد دور می باشد و ممکن است سلف بزرگتر شود ولی
در ترانس گذاشتن کتب در محفظه مدار اثر خوبی دارد.

دلیل دیگر برای استفاده از فاصله هوایی دور شدن از اسباج سلف است.

توجه کنید بر طبق قانون آمپر $Ni = Ri$ و مقدار سلف برابر $L = \frac{N^2}{R}$ می باشد.

وقتی سلف کم اسباج می رود، R بیشتر می شود بنابراین L بیشتر می شود و در غیرتیک، اثر غیرتیک را از دست
میل این است که مثلاً ترانس $220/12$ ولت را برای ولتاژ $220/12$ نمی توان استفاده کرد چون به اسباج می روم. در سلف هم
یک سلف مثلاً $4H$ و یک آمپر را نمی توان در دو آمپر استفاده کرد چون به اسباج می روم. البته در مورد سلف، جریان داده
شده قطر سیم را نیز باید می کند. در ترانس قطر سیم با kVA ترانس دوست می آید.

توجه کنید در قانون آمپر، اثر i برابر i_m قرار داده شود، زیرا برابر i_{max} می شود این جریان، حداکثر جریانی است که N_{max}
هستیم. به اسباج نمی برد، اما در رابط $L = \frac{N^2}{R}$ به N مستحق برای یک L مستحق باید رسیده شود.

مثلاً اگر سلف $4H$ می خواهیم، N را حساب می کنیم. 100 می شود به این N باید برسیم یعنی باید 100 دور استفاده کنیم
که L مطلوب را بدهد ولی طبق آمپر، قرار می گیریم را قرار می دهیم. $N = 200$ می شود به این N باید برسیم فقط باید دقت کرد
این سلف تعداد دور می باشد که برای این جریان هست. به اسباج می روم. این ها حدود ما هستند که در طراحی بهینه باید
مبذطر قرار داد.

$$L = \frac{N^2}{R_{Fe}} \quad N i = R_{Fe} i \quad \text{روکش آهن}$$

توجه کنید اثر مدول فاصله هوایی و یا مقدار کلاف مفروض L و i_{max} به اسباج می روم. طرح کامل است. اثر را نیاز نیست کتب
داشته باشیم. اثر مدول هسته آهن داریم که سطح و طول و روکش آهن آن معلوم است طبق $L = \frac{N^2}{R}$ ، N دست می آید.
مراحل طراحی سلف:

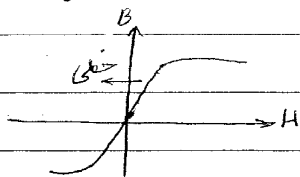
۱- از روی مقدار L و یا فرض معلوم بودن N هسته مقدار N دست می آید. (یک هسته را از قبل انتخاب کردیم) و بر این اساس
ترانس می توان تعیین کرد که طراحی N آیا هسته خیلی به اسباج می رود و یا نه خیلی زیادی هسته بزرگ است. یعنی اگر نیاز
اثر طراحی بدست می آید این نتیجه می رسیم که یا هسته خیلی خالی مانده و نقطه کار خیلی با اسباج فاصله دارد و هسته را بزرگتر می کنیم و
باید هسته کوچکتر انتخاب کرد و یا اگر N خیلی به اسباج می روم رسم ها در پیچیده هسته جایی می شود صحن باید هسته را
بزرگ کرد.

۲- بر طبق رابط قانون آمپر و یا معلوم فرض کردن i_{max} نقطه کار مغناطیسی سلف طراحی شده (با R و N معلوم) را بدست
می آوریم. اگر $B < B_{sat}$ باشد طرح کامل است ولی اگر B بزرگتر است بهینه نیست.
مثلاً اگر $4H$ می خواهیم و هسته استعفی باشد، روکش آهن معلوم است N را بدست می آوریم و مثلاً 100 می شود. مثلاً

Subject

Date

اگر سلف مورد نظر را آمپری باشد طبق قانون فلو آمپیر B بدست می آید، اگر B کمتر از B اسباع باشد طرح W است یعنی سلف H را باید در W اسباع هم می رود فقط ممکن است بهینه نباشد. با این وضعیت از نظر اسباع سلف هیچ اثری به پیک نیست زیرا ابعاد این سلف غیر خطی بودن آن است. اگر هست فریتی باشد چون ناحیه زیر اسباع آن خطی خطی است سایر این در هسته فریتی نیز اثران غیر خطی بودن هم نیستیم



هسته فریتی

جایی که ما اثران میگذرانی ورق آهن و خیرگی هسته پور آهن است که مستقیم هسته زخم آنها غیر خطی است.

اما عملاً اسباعی که می افتد محضراً در مورد هسته های فریتی که B_{max} خیلی کوچک است (۰.۲-۰.۳) به این نتیجه می رسم که B بدست آمده از B_{sat} بزرگتر است پس:

اگر هسته به اسباع برود:

① هسته را بزرگتر کنیم: در این صورت $R = \frac{l}{\mu A}$ است می کند N افت می کند (در حالت) $Ni = Re$ سایر این طبق $\frac{l}{\mu A} \times KB$

گاهی پیدا کرده و می توانیم از اسباع دور شویم

از نظر قانون آمپر، اسباع رفتن یا رفتن از سطح مستقل است. اثر انفراسی اعاده هسته را طوری

محافظه کنیم که برد آن بیشتر با سطح مقطع باشد، نقطه کار اسباع پایین تر آمده ولی سلف همان مقدار

قبل باقی مانده است

راه حل ① وقتی که از هسته آهنی استفاده می کنیم و یک نداریم جواب نمی دهد (در این روش با بزرگتر کردن هسته

زیاد می شود)

② به هسته شکاف هوایی اضافه می کنیم:

در N ثابت L است می کند $R_{Fe} \rightarrow R_{Fe} + R_g \Rightarrow R \uparrow \Rightarrow$

پس اثر یک سلفی روی یک هسته مستحق طراحی کردیم که به اسباع می روم. برای حل تئوری از اسباع یک اضافه می کنیم

$Ni = Re \Rightarrow R \uparrow \Rightarrow e \downarrow$

بقدری یک اضافه می کنیم تا زیر اسباع بیایم حال باید به L قبلی برسیم و اینکار را نمی خواهیم بار لوکاسی اسباع به هم چون

اثر از R استفاده نمی کنیم اول به بزرگتریم حالا از N استفاده می کنیم چون رابطه L و N توان ۲ است $(L = \frac{N^2}{R})$

سایر این به آن اندازه ای که بار لوکاسی را بزرگتر کردیم N باید آن اندازه زیاد شود ولی بین N و e رابطه خطی وجود دارد

پس مثلاً بار لوکاسی را ده درصد زیاد می کنیم N را ده درصد زیاد می کنیم در حالت L مقدار قبلی می ماند ولی اینکار مثلاً ده درصد است

گاهی e می شود این روند را بقدری ادامه می دهیم تا به جایی برسیم تا به L قبلی برسیم و تعداد دور هم L قبلی را داریم

و هم به رانوی اسباع هستیم. در این روش عملاً N وجود دارد که ما در اسباع داریم و همان L قبلی را به دست می آوریم


است هسته خیلی بزرگ شود چون تعداد دور که بالا رفته باید در پنجره جا شود علاوه به علت پدیده $fringing$

Date _____

9

داده: $\sqrt{A} \leftarrow A$

①



②

ولولتاش دوسیر دو برابر با هم غرق دارند یا بر این وقتی جلو
میرودم همه از سار سبوت کاهش میاید.

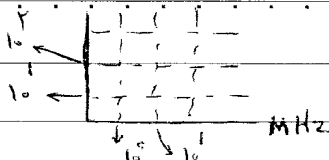
مستشاران و اعیان کتب عالی و حرم علی ای

اگر PQ استفاده کنیم اثر تب در سوراخ وسط باشد و با نیروی بقل یعنی سوراخ ایستای این طرح جایز است
در سوراخ وسط ایجاد می کنیم. اما سوراخ EC استخوان این کار وجود ندارد که بتوان در سوراخ وسط تب ایجاد کرد

* حلیم ششم - ۱، ۱۲، ۸۹

Subject

Date



خبر سوال ۳ سری یک شکل بصورت عقلی است:

زمان تحویل تباریس سری اول: یک ششم هفته آینده

زمان کوئیز: یکشنبه دو هفته آینده

ادامه بحث ادوات مغناطیسی:

طرح ترانسفر و طرح سلف و ملاحظاتی آنرا بررسی کردیم. اثر پوستی و مجاورتی را بررسی میکنیم که اعتبار اثری ما را در ساخت سلف و ترانس تغییر می دهد.

اثر پوستی و مجاورتی در جریانهای AC

توجه کنید در اثر عبور جریان AC و وجود میدان الکتریکی و مغناطیسی متغیر با زمان نسبی از آن توزیع حاملها داخل هادیها تغییر می کند این تغییر به خود دلیل اثر مجاورتی است.

الف) جریان خودی حامل (پوستی) ب) جریان حامل های مجاور (مجاورتی)

الف) اثر پوستی: برای یک هادی با جنس مشخص وقتی که تحت تاثیر جریان AC سینوسی با فرکانس f قرار بگیرد عمق نفوذ جریان از پوسته هادی بصورت زیر تقسیم می شود.

$$\delta = \frac{1}{\sqrt{\pi f \mu_0 \sigma}}$$

برای مس: $\delta = \frac{4.4 \times 10^{-2}}{\sqrt{f}}$ m

| برای مس | |
|---------------|----------|
| δ (mm) | f (Hz) |
| ۸۱۵ | ۴ Hz |
| ۲۱۰۹ | ۱k |
| ۷۷۴ | ۱۰k |
| ۲۲۱ | ۱۰۰k |

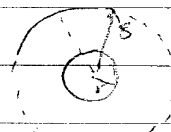
توجه کنید در واقع مرکز هادی از حامل جریان خالی می شود بلکه جایی جریان در مرکز هادی

کاهش یافته در نتیجه در پوسته هادی افزایش می یابد که حاصل آن کاهش سطح مقطع

موتور و در نتیجه افزایش مقاومت اهمی هادی است

برای اساسی، رابطه مقاومت اهمی هادی در فرکانسهای غیر از DC بصورت زیر بیان می شود

if $\delta \gg r \Rightarrow R_{AC} \approx R_{DC}$



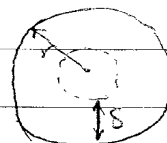
تقریب در رابطه بالا بخاطر این است که عمق نفوذ در یک تقریب است و به تدریج که از مرکز به سمت پوسته حرکت می کنیم جایی جریانه

افزایش پیدا می کند

else

$$R_{AC} = \frac{1}{\sigma [\pi r^2 - \pi (r - \delta)^2]}$$

وقتی که شرط فوق صادق باشد



Subject

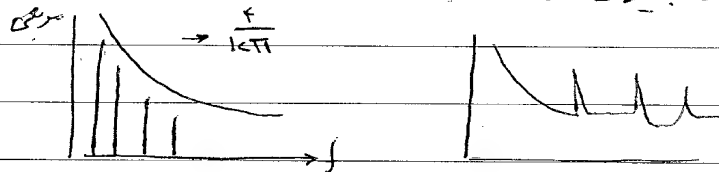
Date

$N=2$ باشد کس اختلافی مصرف نکردم. در این حالت سیگنال از سیم $\frac{1}{2}$ نازک‌تر استفاده نمود تا N افزایش یابد.
مثلاً فرکانس سیم قطر مطلوب $N=8.73$ بدست آید اثر ۵ و یا ۱۵ بگیریم تفاوت قابل توجهی ایجاد نمی‌شود اما اثر $N=1.5$ بدست آید و ما $N=1$ بگیریم ۵ درصد از این خط داریم یعنی به همین تلفات زیاد می‌شود. اثر $N=2$ قرار دهیم در میزان سیم مصرفی غرق می‌کند در این حالت سیم نازک‌تر استفاده می‌کنیم (A_0 کوچک می‌کنیم) و $N=2$ را انتخاب می‌کنیم.

توجه کنید برای شکل موج های غیر سینوسی فرکانس می‌شود که کل انرژی در سیم ها و سونیک اول مصرف کننده است.

| f | $\frac{R_{AC}}{R_{DC}}$ سینوسی | $\frac{R_{AC}}{R_{DC}}$ مربعی |
|-------|--------------------------------|-------------------------------|
| ۲۵kHz | ۱,۱۰۵ | ۱,۱۳ |
| ۵۰k | ۱,۱۱۵ | ۱,۳۵ |
| ۱۰۰k | ۱,۴۰ | ۱,۷۵ |
| ۲۰۰k | ۱,۸۵ | ۲,۳۶ |

طبق جدول در هر حالت وضعیت مربعی بدتر از سینوسی است و وقتی فرکانس زیاد می‌شود اختلاف سینوسی و مربعی بدلیل شدیدتر شدن اثر پوستی بیشتر می‌شود.



این سیگنال های خاص

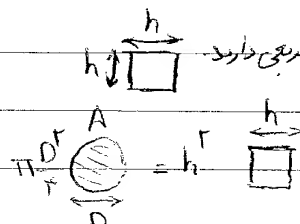
طبق مربعی

طبق شکل موج خاص

بحث ما شامل شکل موج های خاص نمی‌شود. در یک ما، شکل موج های را بررسی می‌کنیم که ها و سونیک با فرکانس کاهش پیدا می‌کند.

مجاورت مجاری:

هواستور که در گذشته این اثر بدلیل میزان ناشی از جریان های مجاور بر روی هادی مورد نظر وجود می‌آید.
تحلیل غیر مقاومت AC نسبت به DC در این پدیده با استفاده از نمودار تحلیل Dowell انجام می‌شود.



تحلیل Dowell: در این تحلیل فرض می‌شود هادی ها مستطیل مربعی دارند. توجه: اگر مستطیل دایره ای باشد باید h معادل را داشت.

در این تحلیل از نموداری بنام نمودار MMF استفاده می‌شود.

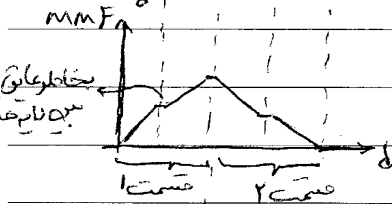
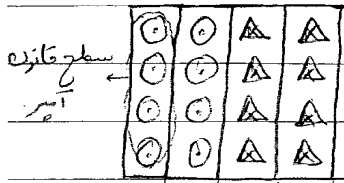
مثال: فرکانس شکل از سیم بیچی مصرف متال است.

اثر بر شکل سطح مانور آیسر (موضوع) زیاد کردن کیم و MMF ی که می‌بینیم (یعنی آیسر دوری که در این سطح می‌افتد) را هم می‌بینیم. شکل MMF بدست می‌آید.

Subject

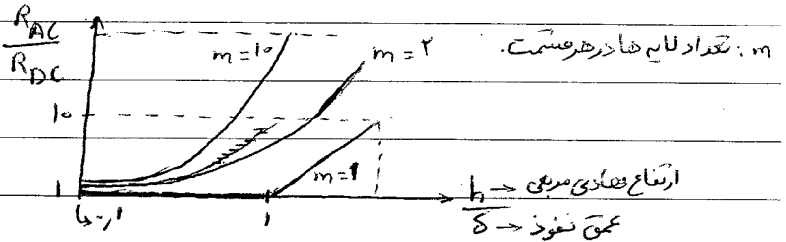
Date

تاریخ اول

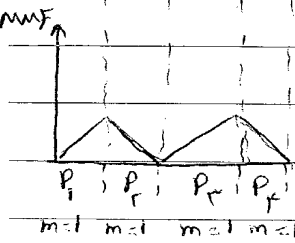
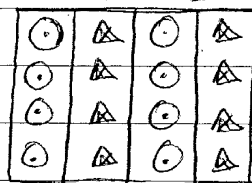


۲ لایه سیم پیچ m=2
۲ لایه سیم پیچ m=2

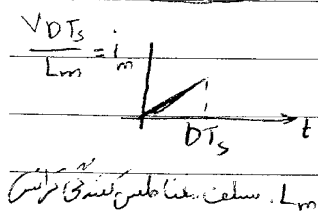
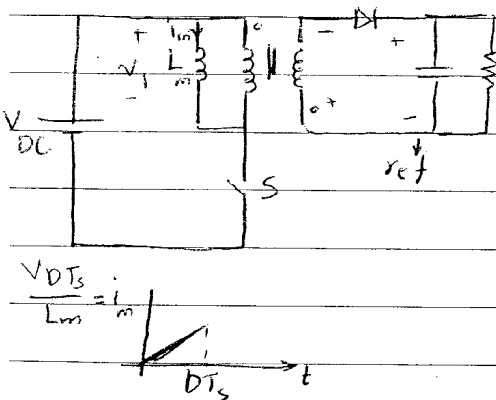
مخودار آمپر دور حتماً در دو طرف دو صفر دارد و یک ماکزیمم دارد به هر جهت که شکل یک صفر و یک ماکزیمم است یک قسمت کویم (portion) در هر قسمت دو لایه سیم پیچی داریم حال از مخودار dowell استفاده می کنیم



طبق مخودار و m=2 میزان $\frac{R_{AC}}{R_{DC}}$ ناشی از اثر مجاری و اعترت می کنیم طبق مخودار dowell سببیت باید از افزایش لایه ها در سیم پیچی مخوداری کنیم به این ترتیب اثر ترانس طوری است که یک لایه های آن به سیم از یک مس شود به هر شکلی باید تعداد لایه ها را کاهش بدهیم. ثانوی برای اینکه از تکنیک یک در میان یا میان دذری استفاده می کنیم در این حالت طبق شکل ۴ قسمت (portion) داریم. (در قسمت دجشی از مخودار است که یک صفر و یک ماکزیمم محدود است) بنا بر این طبق مخودار dowell تلفات مجاری و سیم پیچ می شود. بنا بر این مخودار dowell یک تکنیک سیم پیچی را معرفی می کنند و اینکه نامی بزنیم سیم پیچ ها را به هم قرار دهیم.



باید دقت کرد که m هم داریم که در عاریه داده می شود دلیل اینکه در عمل هم لایه ها روی هم پیچیده می شود این است که این کار خیلی سخت است و علاوه بر ترانس و دناک بالا باشد به مشکلات زیادی بر می خورد به این ترتیب سیم پیچ کنیم که تا جایی که ممکن است از یک لایه استفاده کنیم.



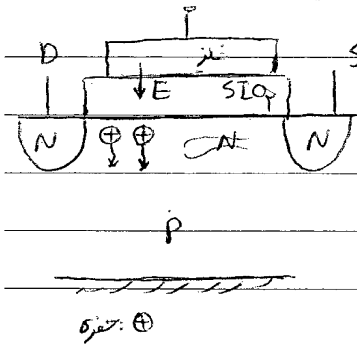
طراحی ترانسفورمر سیدل flyback (یک سیدل خالی) تقریباً در همه مدارها وقتی که دذری انجام می شود انتقال توان هم انجام می شود اما در فلای بک وقتی که دذری است انتقال توان از منبع به سمت بار انجام می شود به گونه ای که در یک عنصر خطایی (سلب) ذخیره می شود و وقتی که بار را باز می کنیم انتقال توان انجام می شود ترانس دو حالت می تواند داشته باشد اثر هتایی که کلید را وصل می کنیم و ولتاژ به اولین اعمال می شود همین لحظه توان به بار وصل می شود به این صورت حالت سیدل forward کویم اثر بر عکس وقتی که کلید وصل است توان انتقال

* جلسه هفتم - ۱۲، ۱۳، ۱۹ *

Subject

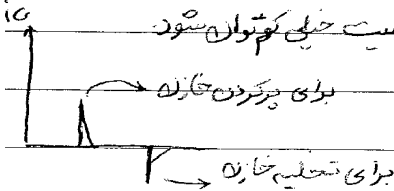
Date

مدارهای درایورتیست کلیدهای نیم هادی قدرت:
 ترانزیستور {
 (الف) نمی کنترل شونده ← ترانزیستورها
 (ب) تمام کنترل شونده ← MOSFET, IGBT, GTO
 ترانزیستور



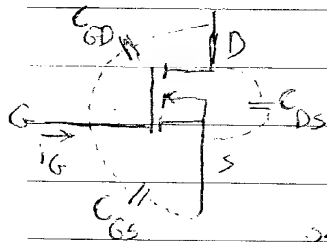
بحث رابدهای نیم هادی MOSFET ها شروع میکنیم
 دو نیم هادی N و P را در ناحیه P، dope میکنیم در حالت نادی بین P و N
 دو سیلان ذاتی بوجود می آید و اجازه عبور جریان در هیچ کدام از دو طرف را
 نمی دهد. با اعمال ولتاژ فلز یک میدان الکتریکی E تولید می شود که به
 حاملهای مثبت (حفزه ها) نیرو وارد می کند تا بارهای منفی را به پایین رانده
 می شوند و ناحیه زیر منطقه را از حفزه خالی میکنند و ناحیه ای که P بوده است
 در ناحیه ای از حفزه خالی می شود و بصورت موضعی به N تبدیل می شود
 و جریانی از آن عبور می کند. مقاومت مسیر، مقاومت Bulk نیم هادی
 است که این مقاومت مستقیماً به میزان ولتاژ اعمالی دارد. (IGBT از دیدگاه کلیت با MOSFET است)
 ویژگیهای مدارتیست MOSFET

۱. اثر خازنی دارد. (یک فلز و یک اکسید و یک لای نیم هادی که در زیر اکسید هادی به حساب می آید) → فقط در ابتدا و انتهای گذر بار جریان ترانزیستور
 یعنی فقط در ابتدا و انتهای بار به بار انداز جریان شارژ (displacement) که در بار خازنی اعمال کرد و پ ولتاژ مورد نظر می رسد. در این صورت
 خازن پر شده و میدان را در خود نگه می دارد. از این به بعد تا جایی که باید ترانزیستور جریانی را منتقل کند که شست بار خازن را خالی کند و جریانی که
 تا میدان باقی ماند و حفزه ها به پایین رانده شوند. این اثر خازنی باعث می شود مدار درایورتیست خیلی کم توان شود.



در تقسیم زمانها توان مدار درایورتیست

عیب اثر خازنی وجود تابع زمانی در مدار تیست و تاثیر در on و off می باشد
 که این عیب ممکن است سرعت تغییراتی را محدود کند



۲. از مشخصه سیرابی الی شده مشخص است که بعد از مدتی کانال ترانزیستور
 باز می شود و MOSFET هدایت می کند.

بر اساس فرمولی موجود: $V_{GS(th)} = 4V$ از آنست که به مقدار ثابت C_N شده
 نتوان کشید تا ولتاژ ۷ ولت ماسفت کانال C_N شده ولت به بالاتر مقدار تغییرات R_{on} کم می شود

اما توجه کنید که ولتاژ C_N بودن ماسفت بیشتر به سهم دارد تا بارهای منفی می شود تا ممکن است V_{GS} بالاتر باشد چون در هر
 V_{GS} بالاتر باشد R_{on} کمتر می شود. (R_{on} یعنی مقاومت D و S)

در مدار تیست یک ترانزیستور جریان انجام می دهیم. دلیل اینکه نمی توان یک غیرم ولتاژ اعمال کرد این است که خازن داریم و جریانی را دلیل $\frac{dV}{dt}$
 شدید می شود و ممکن است به GS آسیب برساند پس به ماسفت یک جریانی ترانزیستور می کنیم و خازن شروع به شارژ شدن می کند و وقتی V_{GS}

Subject

Date

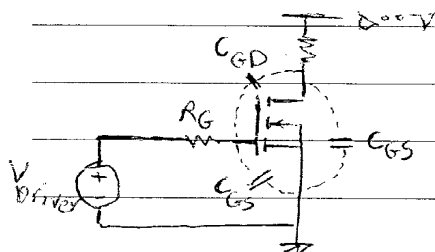
به ولت رسید مقاومت به شدت افت کرده و از ولتاژ ۷ ولت به بالا تر مقاومت کاملاً on شده و ما علاقه مندیم که تا می‌توانیم V_{GS} را بالا ببریم. با سرعت سریع‌تر بین کلید الکترونیک قدرت عادی ما این تپا برای تلفات کلیدزنی این معمولاً خیلی ناچیز است (در مقایسه با C_{GS} تلفات تلفات است) در حالت شارژ هم مقاومت ورود مقاومت کانال می‌باشد که باید اعانت کند که بستگی به V_{GS} اعمالی دارد اما در من آوری موجود:

$$V_{GS(max)} = \begin{cases} \pm 20V & \text{در من آوری موجود} \\ \pm 30V & \text{در موارد خاص} \end{cases}$$

بنابراین در زیاد کردن V_{GS} محدودیت داریم بالاترین از V_{GS}^{max} میزان بقدری قوی می‌شود که از ولتاژ شکست اکیده بیشتر می‌شود و باعث خرابی باسنت می‌شود.

در باسنت یک دیود پارازی وجود می‌آید که در مقایسه با باسنت کند است اما در IGBT هم دیود داریم اما این دیود را سا قرار می‌دهیم و دیود سریع قرار می‌دهیم.

در باسنت تعداد بسیار زیادی خارجه پارازیت در لایه‌های مختلف داریم و مجموع آنها را با نام همان خارجه مشخصه مدل می‌کنیم. خارجه C_{GD} وضعیت خاصی دارد یک سر آن در مدار سیگنال (مدار گیت) است و یک سر آن در مدار قدرت است و وقتی ما ولتاژ V_{GS} اعمال می‌کنیم که باسنت on شود با اعمال این ولتاژ باسنت on می‌شود و مقاومت آن به شدت است می‌کند بنابراین ولتاژ V_{GS} به ولتاژ V_{GS} می‌چسبد.



در مدار مقابل با بالا بردن V_{Driver} ولتاژ گیت بصورت غایبی بالا می‌آید و وقتی V_{GS}

از ولت عبور کرد باسنت on شده و وقتی باسنت on می‌شود ولتاژ V_{GS}

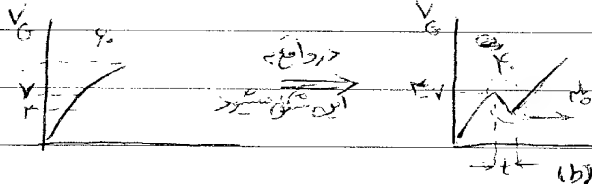
کم می‌آید ۵۰۰ ولت بوده منفر می‌شود. بنابراین روی خارجه C_{GS} ولتاژ 500 ± 15 ولت

می‌آید بنابراین روی این خارجه یک dV/dt شدید وجود می‌آید. حال در اینجا می‌افزاید

یا اینکه خارجه از این تغییرات تکلیف می‌کند و نتیجه این تکلیف این می‌شود که جریان

بسیار شدیدی کشیده می‌شود که این خارجه را خارجه می‌نامند و C_{GS} می‌دهد چون

مقاومت هم در اکثر طرفیت جریان دهی V_{Driver} محدود است و C_{GS} تخلیه می‌شود بنابراین خود را ولتاژ گیت بصورت شکل ط



خارجه C_{GD} باعث تخلیه خارجه C_{GS} می‌شود

این خارجه C_{GS} کامل تخلیه می‌شود باسنت دوباره off می‌شود و بنابراین کاملاً خارجه C_{GS} را تخلیه می‌کند و این کار در یک حری می‌تواند دارد بعد از طی شدن ثابت زمانی خارجه C_{GD} مسیر معودی خود را طی می‌کند. بنابراین همیشه در ولتاژ V_{GS} یک پله ولتاژ داریم که حدود آن همیشه برابر ۱۵ ولت است چیزی که باعث می‌شود می‌شود V_{GS} به طور کامل است نکند مدار در این راستا اثر R_{th} منفر بود هیچ مشکلی پیش نمی‌آید ولی R_{th} در این‌ها یک حری برای تأمین جریان دارند و مثلاً چرا که ۲۰۰۰ ولت به طور لحظه‌ای بیشتر می‌دهند

Subject

Date

اثر جریان پلای که وجود می آید بیشتر از این مقدار باشد خازن را تخلیه میکند. بنابراین هر چه درایور قوی تر باشد و هر چه مقاومت R_D کمتر باشد میزان پلم و اثر مخرب آن در مدار کمتر است. باید توجه کرد به اندازه زمان t_{on} که اعتدالاً زمان آن قابل صرف نظر نیست (مخصوصاً در کلاس B و C) به زمان t_{off} (م به t_{on} بودن) ماسفت انسان می شود و منجر به افزایش تلفات و مسایل دیگری می شود. اثر درایور ضعیف باشد، جریان ارجازن C_D کُیده می شود و خازن را تخلیه می کند و ماسفت قطع می شود. وقتی ماسفت قطع شود ولتاژ D بالایی رود و $500V$ می شود و دوباره $\frac{dV}{dt}$ مثبت بوجود می آید و در مدار خازن C_D شارژ می شود و این روند ادامه پیدا می کند و ولتاژ نسبت به صورت مقابل می شود که این پدیده بسیار مخرب است. در واقع جرقه های مکرر ما که مثلاً قرار است در فرکانس $10kHz$ کار بکنند با فرکانس یک مگاهرتز سوییچ می کنند. بنابراین اثر مخرب C_D را باید در مدار درایور لحاظ کنیم.

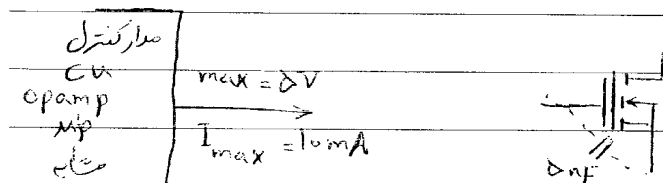


ولتاژ نسبت به وقتی درایور
متوقف باشد

توجه کنید مدار درایور نسبت ناچای ممکنه قابلیت اعمال جریان بالاتری نسبت داشته باشد که یعنی V_{GS} ناچای از C_D جلوگیری کند. البته نکات بالا در درایورهای آماده در بازار لحاظ شده است.

حقیقی عانت f_{eff} است. خازن C_D به اندازه $500V$ شارژ می شود (مقدار خازن حدود $2.2nF$) بنابراین وقتی ماسفت روشن می شود V_{GS} (اثر خازن) در ماسفت تخلیه می شود. هر چه فرکانس بالاتر باشد میزان توان تلفاتی ناچای ارجازن شدیدتر است. بنابراین سعی میکنیم خازن را در ZVS روشن کنیم که این خازن در ولتاژ صفر به ماسفت تخلیه می شود این خازن دیگری مقدار قابل توجهی دارد که به ضایع عنوان است. این استفاده می شود یعنی خیلی اوقات به استایر نیاز نداریم و خازن C_D ولتاژهای لحظه ای را دفع می کند.

در ادامه یک مدار درایور نسبت نمونه (ایروسی میکنیم) (MOSFET)



ولتاژ مغز و جی حد اکثر یک DSP و یا هر کثرت ولت است و حرکات جریان $10mA$ است که برای یک ماسفت خوب قابل قبول است. (در بازار ماسفت های مختلفی داریم که با ولت گایا روشن می شوند اما که توان هستند) اثر خازن C_D را $5nF$ بگیریم و با جریان $10mA$ شارژ کنیم زمان رسیدن به ولتاژ $5V$ ولت برابر است با:

$$\Delta t = \frac{10 \times 5 \times 10^{-9}}{10 \times 10^{-3}} = 5 \mu s$$

در $5V$ اعتدالاً مقدار قابل قبولی است. و فرکانس کلیدزنی مثلاً به حدود حداکثر $10kHz$ محدود شده است و در این مدت Δt کم طولانی است. مقاومت بزرگی از خود نسبت می دهد و تلفات آن قابل ملاحظه می شود. این عدد را باید با t_r و t_f (در f_{eff})

Subject

Date

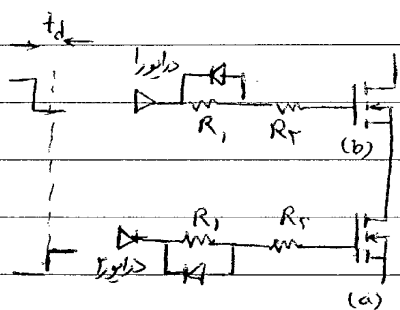
فنی توانمند ما را هوشمند سازد (که Sense کنه و قطع کنه) به همین دلیل با یک مقاومت خارجی (R_g) جریان درایور را محدود میکنیم. R_g برین صورت بهت می آید که با توجه به اینکه مقاومت داخلی درایور (طبق دیتاشیت) داریم آنرا هم ندانیم باسیم میتوان نوشت:

$$I_{max} \text{ در هر } V_{cc} \text{ باشد} \Rightarrow R_0 \text{ درایور} = \frac{V_{cc}}{I_{max}}$$

آنرا حد تحمل مسافت هرگز کمتر از جریان I_{max} باشد

باید از مقاومت خارجی (R_g) استفاده کنیم. مزیت دیگر R_g این است: با توجه به اینکه از لحاظ یک خط ارتباطی است یک مسیر سلفی است و یک خازن C_g هم داریم و سرعت کلدزنی $\times 10^9$ است بنابراین بتدریج این بخش از یک خط فشرده در می آید و به یک خط انتقال تبدیل می شود که وقتی یک پالس به هم پالس حرکت می کند و به انتها می خورد و برعکس در دو تکرار اضافه و تکرار میکند. برای اینکه جلوی اینکار را بگیریم R_g قرار می دهیم که انرژی را میرا کند. اشکال این مقاومت این است که RC مدار را بالا می برد بنابراین سرعت on و off شدن را کم میکند.

غرض کشیدنی که اینورتر داریم.



$$t_{off} = R_f C$$

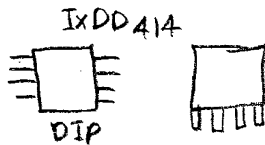
$$t_{on} = C(R_1 + R_f)$$

چون عموماً on شدن مسافت از off شدن سریعتر است بنابراین به همین جهت به روشن کشیدن، مسافت on می شود ولی چون قرار است (b) off شود کمتر از on شدن (a) و (b) off می شود بنابراین ممکن است

در لحظه ای که (a) را on کردیم (b) فراموش شده باشد برای حل این مشکل مدار (b) را قویتر و مدار on کنده (a) را قویتر میکنیم. برای اینکه طبق شکل از R_1 و دیود موازی استفاده میکنیم و میتوان از short through سازه جلوتری کرد.

طبق شکل مدار ۲، مدار سیکروپالسی بی تاخیر شده و سریع درایور در $15V$ است. بنابراین از نظر درایور هم غیرتاثیر دیک است. بنابراین آنرا استیلور مدار را ببندیم یا عملاً درایور سوخته یا هم on است. بنابراین یا باید این دو مرجع را به هم بزنیم و یا از هم جدا کنیم برای اینکه از سشاور کردن درایور استفاده میکنیم که دو تکنیک آنرا بررسی میکنیم.

تفاوت دوزنر back to back در مدار ۳۴ می بینیم. می شود چون در استیورت مدار و ولتاژ V_{ce} به $18V$ می رسد و می شود در عین حال از $15V$ هم بیشتر است پس در حالت کاری نمی کشد ولی بدلیل اثر سلفی و خازن، شکل موج مدار بصورت تری می شود که این موجها یک شکل موج، میتوانست دو برابر مقدار DC ورودی انرژی پیدا کند که استفاده از ترانزیستور از این اتفاق می شود.

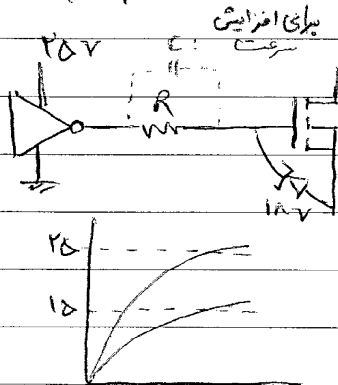


Subject

Date

توسیع می شود که درایور ترانزیستور را به ماسفت پیوسته می باشد. چون از افزایش ولتاژ و مشکلات سلف خازنی داریم. بنابراین درایور ماسفت باید به نحوی که ممکن است به ماسفت نزدیک شده باشد.
عموماً ولتاژ در ترانزیستور یک مقاومت حدود ۱۰k اهم قرار می دهد. این مقاومت دو نقش دارد یکی اینکه در این مدار ولتاژ را باعث افزایش ولتاژ می شود و دیگری اینکه در قیاس ماسفتها، Compensation داخلی نداشته و ولتاژ به نسبت سوس دست میزدیم به دلیل بار دست میزدیم و به این دلیل مقاومت قرار می دادیم که این بار دست را تحمیل کند و ولتاژ بالا نرود اما امروز اکثر ماسفتها Compensation الکتریکی دارند و ولتاژ این نظر خیلی وجود مقاومت ضروری ندارد.

برای ترانزیستور قدرت درایور ماسفت، می توان از یک تکنیک استفاده کرد. اگر درایور ماسفتی داشته باشیم (طبق شکل) که تقویت آرم ۲۵ ولت باشد. در این حالت قرار است V_{GS} به ۷ ولت برسد و ۲۵ ولت برسد و وقتی V_{GS} به ۷ ولت می رسد ماسفت را می سوزاند. بنابراین درایور ترانزیستور می تواند توان انیماژی را تحمل کند و از یک ترانزیستور استفاده می کنیم در این حالت مدار درایور جریان $R = 18 - 25$ می دهد که ترانزیستور آنرا تلف می کند و این جریان هم کم نیست و با این کار توان ماسفت را به این شکل خیلی سریع کاه می کنیم.



مشکلاتی که در عمل مواجه می شویم عبارتند از:
۱. مقاومت مدار ترانزیستور در دست انتخاب نکردیم. ۲. درایور قابلیت جریاندازی ندارد و بنابراین اثر خازن C_{gs} بیوت خود را نشان می دهد.
با رعایت دو نکته بالا و چه با نون درایور به ماسفت بسیاری از مشکلات در عمل برطرف می شود.

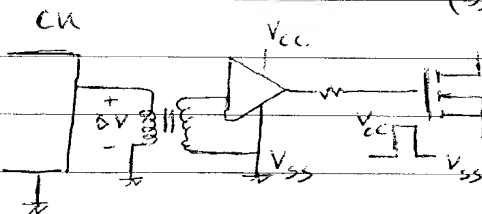
مشکلاتی که در عمل مواجه می شویم عبارتند از:
۱. مقاومت مدار ترانزیستور در دست انتخاب نکردیم. ۲. درایور قابلیت جریاندازی ندارد و بنابراین اثر خازن C_{gs} بیوت خود را نشان می دهد.
با رعایت دو نکته بالا و چه با نون درایور به ماسفت بسیاری از مشکلات در عمل برطرف می شود.

سازاری مدار درایور ترانزیستور

توجه کنید به دلیل ۱- وجود ولتاژ غنی می MOSFET در هنگام کاه بودن

۲- جدا کردن ترسیال خازنیت کاهش نویز پذیری C_{in} می توانیم

محور لاسی می شود مدار درایور C_{in} جدا شود (از نظر الکتریکی جدا شود)



می توانیم می توان در صورت نیاز دامن پالس را اصلاح کرد

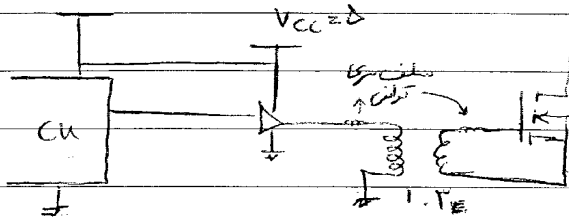
خروجی به V_{cc} و V_{ds} قرار می گیرد

V_{ds} خیلی با ارزش می باشد

مشکلات: طراحی ترانزیستور و مشکلات طراحی، درست کردن به دو بخش V_{cc} و V_{ds}

Subject

Date V_{CC}

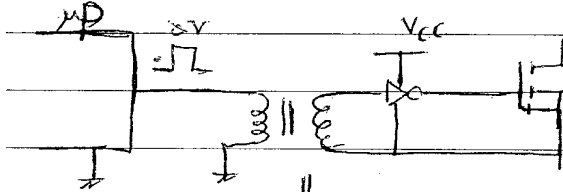


از درایور مقابل هیچگاه استفاده نمی‌کنیم.
مزایای درایور مقابل: فقط یک تقویت‌کننده می‌خواهیم.
معایب: نسبت ۱:۳، جریان شارژ کم.
اولین است: بنابراین هر چه درایور جریان
خارجی بدهد ما نیز کم می‌آید به سلف می‌رسد.
درایور جریان لحظه‌ای زیادی می‌کشد و باعث آسیب به DSP از نظر نویز پذیری می‌شود.
ترانس در واقع سلف یا از اینجاست دارد.
بنابراین از مدار بالا استفاده نمی‌شود.

* حلیم هفتم ۸، ۱۲، ۱۹ *

ادامه بحث درایور نسبت در کلیدهای قدرت:

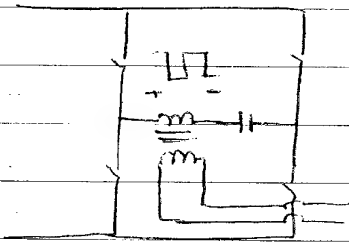
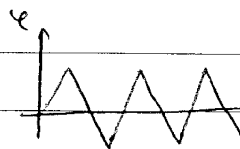
در ادامه به درایور اینورتر نسبت می‌پردازیم.



توجه کنید طراحی هر یک این ترانسفورمرها با سلف به طریق ترانسفرمر
است که قبلاً بحث شده است. توجه کنید معمولاً در این حالت تفاوت
هم اعمال و ولتاژ dc به ترانسفورمر است.

عقد تقویت استقلال اطلاعات را دارد و توان انتقال می‌دهد.
می‌توان با تغییر نسبت را نامی می‌کنیم و عقد ورودی درایور
را می‌دهیم مقدار آن خیلی کم است.

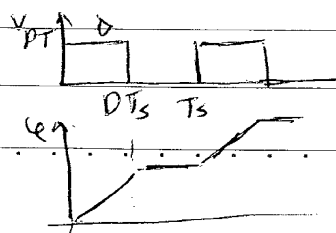
در ساختار اینورتری که نه داده شده و ولتاژ ترانس به صورت
و می‌باشد و بنابراین سلف به اشباع رفته و سلف مغناطیس کشنده
آن حل می‌باشد و سلف تحول مخورده متناوب است.



ساختار اینورتری

و طبق مطلب بالا، به بیاری از درایورهای کنترل کننده‌های اینورتر این
توجه را لحاظ کرده اند یعنی با سلف را متناوب می‌دهند و ولتاژ dc روی آن می‌باشد.
حیث اطلاعات از اینجاست و ولتاژ dc به آن اعمال می‌شود از اینجاست
که dc breaker می‌تواند می‌تواند ترانس را سری می‌کنیم که
اسیداسی خازن در درایور اسپیداسی ترانس بسیار کوچکتر است.

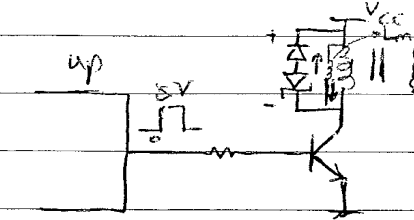
اما در مورد ترانسفورمرها با سلف و با سلف خروجی می‌گیریم و متناوب می‌دهیم نسبت به ترانس خود می‌تواند است بنابراین یک با سلف به سلف می‌دهیم



Subject

Date

به همین دلیل باید در باره T_1 (D-1) سلف مغناطیسی ترانسفورماتور را تعلیم کرد. چون میزان توان و انرژی این سلف خیلی کم است (برای کوچک بودن جریان آن مثلاً 1mA) معمولاً این انرژی را تلف می‌کنند. بار مرغی پیشنهادی:



در باره ای که یانس دولت انجام می‌شود ترانسفورماتور روشن می‌شود.

و V_p روی ترانس می‌افتد و ترانس شارژ می‌شود و وقتی یانس را قطع می‌کنیم در این باره باید انرژی را تلف کنیم برای اینکه از این

دیود و یک زنر استفاده می‌کنیم. وقتی ترانس وصل می‌شود و دیود می‌برد

را بلوک می‌کند و سلف مغناطیسی کندنی ترانس شارژ می‌شود و جریان

و شارژ ترانس می‌باشد. وقتی یانس به صفر می‌رسد جریان در حلقه بسته

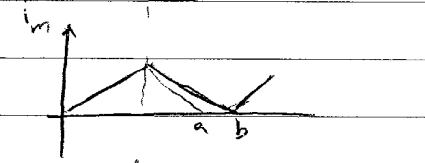
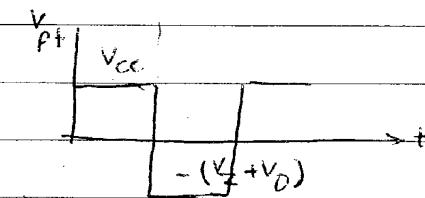
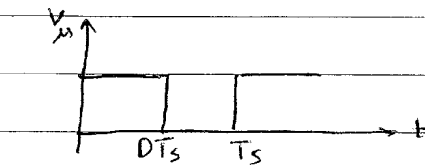
می‌شود و ولتاژ عکس می‌شود و این جریان بالقوه می‌تواند یانس را بسوزاند

انگیم در رابطه با صفر می‌رسد یعنی به ولتاژ انتخابی دارد هر چه

باشد ولتاژ بزرگتر باشد جریان به نسبت سریعی به صفر می‌رسد و جریان

مغناطیسی کندنی ترانس صفر می‌شود و ترانس reset می‌شود و در

سکین این امر محدود آرد می‌دهد.



جریان مغناطیسی کندنی ترانس
(ترانس در انرژی اشباع باشد)

می‌توان معای زیر از مقاومت استفاده کرد. اشکال مقاومت این است

که می‌تواند به خازن و ترانزیستور و وقتی جریان می‌چرخد حتماً این جریان هر چه

باشد ولتاژ عکس V_p است در مقاومت اینطور نیست. مشکل

بزرگ در اینجا این است که I_m خیلی غیر خطی است. دلیل آن این است

که μ نداریم (در ترانس μ نداریم) و چون μ ندارد I_m

می‌تواند خیلی غیر خطی باشد پس مقدار این جریان معلوم نیست. معنی می‌دهیم I_m از یک حدی بزرگتر است و جریان از

یک حدی کمتر است ولی مقدار آن را نمی‌دانیم. اگر مقاومت به جای ترانزیستور و ولتاژی که موجود می‌آید غیری می‌کند شدت

این ولتاژ هم روی ترانسفورماتور می‌گذارد و هم اینکه این ولتاژ به ثانویه متصل می‌شود و باید بررسی کنیم که ولتاژ عکس برای ما

مشکل ایجاد نکند. ولی وجود دیود ترانس مشکل را ندارد. اشکال ترانس این است که هزینه آن از مقاومت بیشتر است و کمتر

است و چیزی که این عوامل این می‌شود که ما می‌توانیم کنیم که از کدام استفاده کنیم. اگر سوئیچینگ خیلی فرکانس بالا باشد می‌توان

جریان I_m کمتر می‌شود (انرژی کمتر می‌شود) و تلف کردن آن در مقاومت راحت تر است.

پس تنها تفاوت ترانسفورماتور با ترانس معمولی این است که در مورد یانس ولتاژ عکس مطرح است و

باید نظری ترانس را درست کنیم.

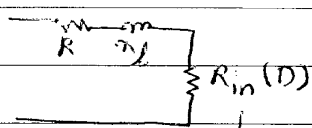
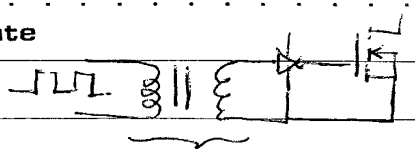
توجه کنید در این حالت (در انورتر ترانسفورماتور نیست) معایب یا از دست ترانسفورماتور بسیار مهم می‌آید زیرا اینطور هستیم

روی سرعت و دینامیک مبدل اثر می‌گذارد.

در محل بازده خیلی مهم است معادله مهم ترین در این مورد، کیفیت و تلفات ضروری و جریان ورودی است و در بسیاری مواقع بازده مهم نیست. ۳۹

Subject

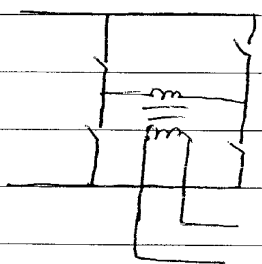
Date



$$\tau = \frac{L}{R}$$

مقاومت ورودی درایر

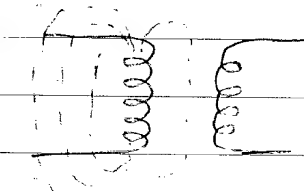
مدل ترانس آنرا از شاخه موازی صرف نظر کنیم یک مقاومت و سلف سری شده کم مقاومت هم بالایی و مدار معادل هر یک سلف سری است گفتیم که ما از سلف سری اجتناب میکنیم چون مدار را کند میکند و ringing بوجود می آورد و پس خیلی مهم است که مقدار پراگندگی ترانس کم باشد و این نکته را باید در طراحی لحاظ کرد از همین جهت برای قرار دادن درایر طبق شکل مقابل را میتوان دریافت وقتی درایر طبق شکل مقابل باشد شارژ و ورودی نسبت کاهش می یابد و بنابراین عملاً درایر هم شکل یک مقاومت دیده میشود که مقدار آن خیلی بالایی چون R_{in} بسیار بزرگ است τ خیلی کوچک میشود بنابراین آنرا ترانسفورماتور یا سلف را سلف درایر نگذاریم حتی لازم نیست روی ترانسفورماتور یا سلف خیلی focus کنیم یعنی حتی آنرا ترانس بزرگ نشود چون R_{in} خیلی بزرگ است آن مقدار قابل قبولی میشود مطلب بالا در طراحی ترانس گفته شد چون در طراحی ترانس این نکته حساس است به اندازه اینجای بالایی و وجود سلف سری در حالت قبل در خیلی مواقع هم مایه کمک میکند.



وجود سلف سری در مدار مقابل مطلوب است یعنی اصولاً دنبال این نیستیم که سلف سری را حذف کنیم دلیل این امر مربوط به تمام حفاظت اشغال کوتاه است. یعنی آنرا هم هر دلیلی اشغال کوتاه رخ دهد زمان زیادی طول می کشد تا جریان بالا بیاید و مدار هم حفاظت آنرا هم کند و مدار را قطع می کنند. بنابراین در اینجا هم تنها امری که بر کم کردن آن نداریم بلکه مقدار بزرگ آن در حفاظت هم مایه کمک می کند.

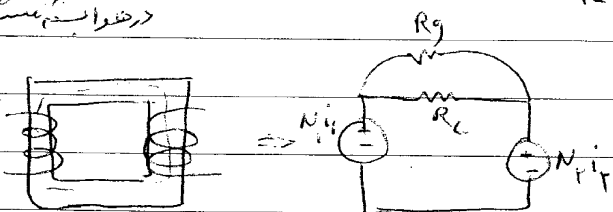
اما در اینجا ترانس باید واقعاً حساسیت افزوده شده را نکند و مطلوب است معادله یا راز نیست را کم کنیم.

کنترل پراگندگی ترانسفورماتور



در هوا سلف میشود

یعنی آنرا بخواهیم پراگندگی را کم کنیم باید چه کار کنیم بطور دقیق نمی توان گفت پراگندگی چند است چون مسیر سلف از جابجایی میشود اولاً از هندسه آن خبر نداریم و ثانیاً از پهنای آن. اما میتوان عوامل موثر بر سلف پراگندگی را مشخص کنیم و میتوانیم چه کار کنیم که پراگندگی کم شود.



آنرا R_p خیلی کوچک باشد کل ضرایب هم کم میشود اما همه دارای پر محدودی است و این باعث میشود بطور نسبی از سلف در هوا پراگندگی شود.

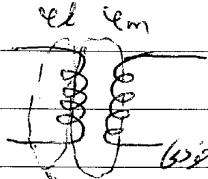
Subject

Date

① علت پر محدود هسته شار پراکنده داریم و چون کید البت این عامل به اهمیت موارد بعدی که ناشی از تویونوری

سیم پیچ ها هستند می آید

بنابراین بدلیل پراکنده تر جریح می دهیم از هسته ای استفاده کنیم که پر بزرگتری دارد بدلیل هندسی نیز به این نتیجه می رسیم که از هسته با پر بزرگتر استفاده کنیم



② توی کید در حالت کلی یک سلف بصورت $L = \frac{N^2}{R}$ مدل می شود

م خلی کم است بنابراین L_m زیاد است بنابراین اندوکتانس مختلطی کشنی که مدل کننده شار پیوندی است مقدار بزرگی دارد

$$L_m = \frac{N^2}{R_c}$$

اندوکتانس خودی

تعداد شدت روی پراکنده و L_m اثر دارد

بنابراین هیچ وقت از \min تعداد دور عاز بالاتر نمی روم

$$V = 4NfBA \quad (\text{در حالت سلف})$$

سپار طبق رابطه بالا مثلاً N بدست آید هیچگاه ۱۲۰ نمی نذاریم کافی برای اشکال توضیح داریم مثلاً اسکیم ولتاژ شکم بودن شود ولی همان در مدار کیت هستیم که V_c را سوئیچ میکنیم و V_c یک ولتاژ تثبیت شده شده که خودمان اعمال می کنیم و مقدار آن ثابت است و در مدار این ولتاژ ۱۵ ولت

توی کید بر طبق رابطه فوق میتوان N و A را با هم موازنه نمود یعنی

$$N \downarrow \text{ و } A \uparrow \Rightarrow B \text{ ثابت میماند}$$

اما توی کید رابطه L یا N توان ۲ و A توان ۱ است بنابراین استفاده از هسته بزرگتر و N کمتر صحیح تر است و L می شود

با هر خلاف تصویر ۴ تویک تریه ای ترانس پالس کار را خرابتر میکند چون وقتی A را کم میکنیم معیوم N را زیاد کنیم که B با اسماع نرود و N کم زیاد می شود و A افزایش میابد و L و A را زیاد می شود بنابراین معقول است که هسته را تا جایی که ممکن است بزرگتر انتخاب کنیم یعنی A را بیشتر خرج کنیم

درست است که با بزرگتر کردن هسته، توان هسته را بالاتر میبریم یعنی هسته توان بالاتر میسرود ولی L ما تغییر نکرده و همان توان کیت است نتیجتاً این می شود که ترانس یک ترانس غیر بهینه می شود یعنی فضای داخل آن خالی می ماند و این برای است که برای کم کردن L میسرودیم

توی کید در این حالت (N و A) هرگاه سلف اینتر کاهشی می یابد و در نتیجه جریان I_m از ترانس می یابیم در این حالت استفاده از هسته با پر بزرگتر میتوان این کاهش L_m را تا حدودی جبران کرد

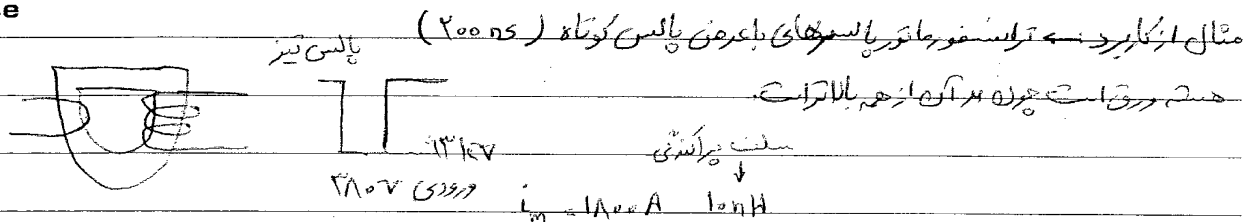
بنابراین خلاصه یک بصورت زیر می شود:

هسته تا ممکن است بزرگتر، پر هر چه بیشتر ممکن است بزرگتر و تعداد دور کمتر تا حد ممکن

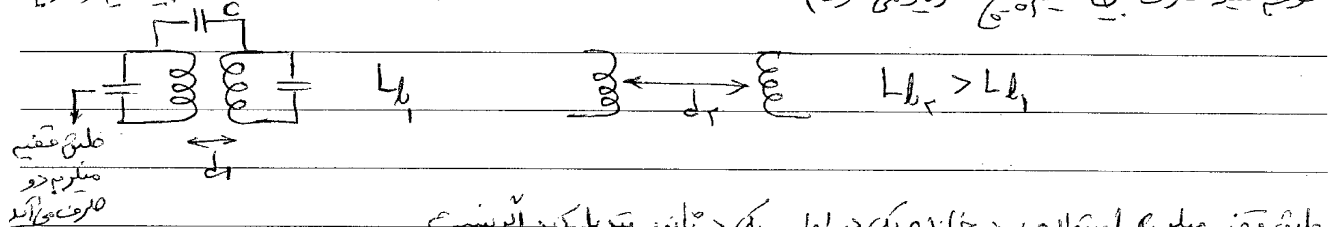
باید دست نکرد مباحث با این محرم ترانس کیت شیک و هر دموارد بالا در ترانس بدیل هم صادق است فقط در ترانس بدیل ممکن است نیاز نباشد

Subject

Date



(۳) فاعله دو سیم پیچ از یکدیگر و تویولوژی نصب سیم پیچ روی و اثر دارد. با کاهش فاعله و کاهش می یابد. اما توجه کنید خارزه بین سیم پیچ ها یادمی شود.



طبق معنی میلر را میتوان به دو خارزه یکی در اول و یکی در ثانویه تبدیل کرد اثر نسبت تبدیل بزرگ باشد با اثر نسبت فاعله دو سیم پیچ خارزه میلر در ثانویه بقوی بزرگ می شود که عامل کند شدن ترانس می شود نتیجه می شود:

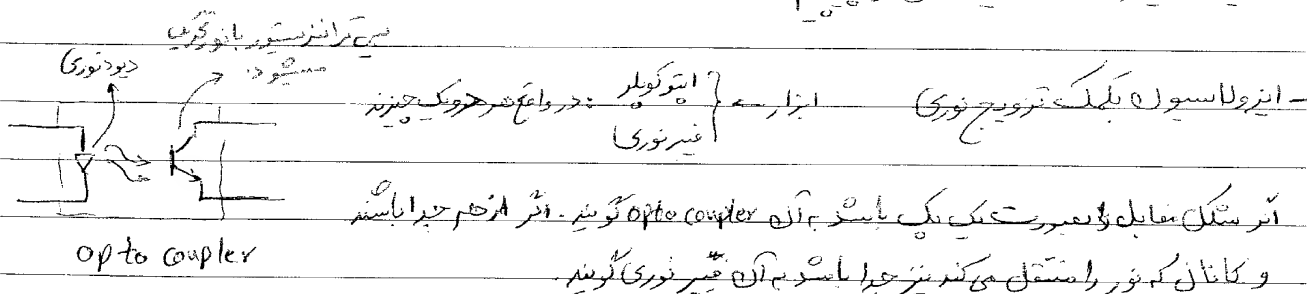
نسبت تبدیل ترانسفورماتر یک در عملی بالاتر می باشد $n = 4-5$

اثر نسبت تبدیل سیم پیچ از ۴-۵ باشد خارزه در ثانویه بقوی کند می شود که باعث کند شدن سیم پیچ ترانس می شود بنابراین علامت مندرج نسبت تبدیل هر چند ممکن است پس می باشد و اثر می توانیم نسبت تبدیل را یک بگیریم. باید دقت کرد نسبت تبدیل کوچکتر از یک (ترانس کاهشده) و نسبت را بهتر هم میکند چون هر چه در ترانس سرعت طاری می کنیم اولی می آید بزرگ می شود ولی در سمت اولی اشکال ندارد چون در سمت اولی یک منبع تغذیه ایده آل داریم که باید جریان را بدهد. اما به هر حال اثر میکرو ولت داریم باید و در سمت ثانویه بخوانیم پالس را اولت کنیم باید ترانس افزایش یا نسبت تبدیل ۳ باشد.

توجه کنید که تر کردن فاعله دو سیم پیچ نباید از حد کم و نتایج اینها ضایع تر رود.

با توجه به اینکه سیم پیچ ها می توانند هم چسبند و یا راغی توان از یک حفری کمتر کرد. دست ایستیم و یا کمتر از ۲۰۰ H سیم پیچ دشوار است.

اولی و ثانویه را حتماً روی یک ساق می پیچیم.



Subject

Date

مزایای این کار:

✓ عدم نویز پذیری کامل - چون طیف نور با دزاهایی که ما داریم خیلی فاصله دارد.

X حساسیت به مستطیقات خاص (پرتوگیرانی)

✓ عدم برداشت پذیری: یعنی هر اتفاقی در سمت ثانویه در اولین اثری ندارد و مسئله ترانس پالس نیست کم اثر و تاثیر داری

در سمت ثانویه دانه داریم برتردد و مدارها را می توان ساز داد

X در مورد استوکولر استقامت عایقی اولیه و ثانویه محدود است.

$$V_{in} = 2500V : I_{min} \quad V_{out} = 1000V$$

یعنی مدار دو طرف نباید بیش از ۱۰۰۰ ولت اختلاف داشته باشند که البته برای بسیاری از کاربردهای کم فاز کافی است.

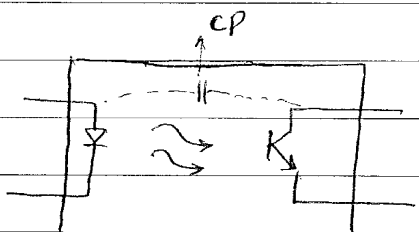
✓ غیر نوری محدودیت استقامت عایقی ندارد. تیر نوری در عمل مشکلات زیادی دارد چون کانکتور خاصی دارد و ضربه پذیر و

حساس پذیر است

✓ سرعت میتواند خیلی بالا باشد ۱۰۰ ns

✓ انواع آماده و ساخته دارد اما ترانس پالس را باید طراحی کنیم

- اشکال هم:



سبب اولیه و ثانویه یک خازن به پارت داریم و وقتی فرما می دهیم و طبع خازن گذرا را به اولیه منتقل می کند و میتواند باعث آسیب رسیدن به مدار شود بنابراین استوکولری استفاده میکنیم که خازن پارتاوت آن کم باشد.

- استوکولری نداریم که هیچ سوار بالی را داشته باشد وقتی فاصله را زیاد می کنیم خازن کم می شود استقامت عایقی هم خوب می شود ولی سرعت پایین می آید.

- توجه کنید البته ترانسفورمر پالس مزیتی دارد که استوکولر ندارد و آن عدم عبور ولتاژ DC از ترانسفورمر پالس است مزیت این امر این است که اگر مدار کنترل دچار مشکل شود که به بهای اعمال پالس مدارم یک اعمال شود در این حالت مدل نمی شود تنها اتفاقی که می افتد ترانس اشباع می شود و سنسور احتمالاً قطع می شود و باید ریست می شود و می شود و می شود و یک مستقل می شود و بنابراین اگر DC داشته باشیم ممکن است باعث آسیب رسیدن شود.

- دلیل استفاده از ترانس در PDK: اگر سنسور ترانسور (مدار کنترل و پالسی از لایه ها) و DC همان لایه DC.

تجهیزات نرسد و در این حالت ترانس اشباع می شود و اینجور جریان می کشد و فیوزهای امنیتری می پرد ولی DC به سمت بار منتقل نمی شود.

معمولاً انتخاب برای دیود که یک دیود ولتاژ بالا و جریان پایین است (که معمولاً ولتاژ به فاز نیمه سده کار می‌کنیم) دیود ۴۰۰۷ است
 \downarrow
 $1000V$
 $1A$

Subject

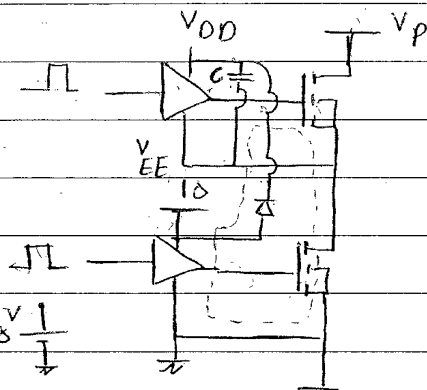
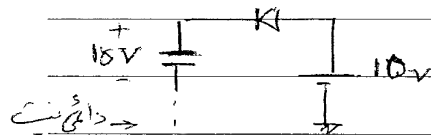
*** حلیم نم - ۱۰، ۱۲، ۱۹ ***

Date

ایلامیجیت درایو لایت

روش درایو اینزوله بدون استفاده از ترانزیستور و اتیو کوپلر:

توجه کنید این روش مخصوص درایو یک سائق می‌باشد و عملی خانواده‌هایی که در آن‌ها یک سائق قابل تشخیص است می‌تواند از این روش برای درایو لایت high side استفاده نکند.

خازن یا راز است V_p را تعریف کند

» موتور رگوتانی نمی‌تواند استفاده شود

برای اثر خواهیم به بالایی هم پالس ۱۵ ولتی به هم چرخه ۱۵٪ است به زمین است عملکرد مدار مختلف می‌شود روشی که استفاده می‌شود استفاده از خازن C و دیود است. وقتی پالس اول بیاید، ولت پائینی اتصال کوتاه می‌شود و در این آن به زمین می‌چسبند پس سریایی خازن به پائینی می‌چسبند. بنابراین مدار مقابل عبور متناهی می‌شود. بنابراین دیود خازن به ولتاژ ۱۵ ولت شارژ می‌کند. حال پالس ~~فرمان~~ پائینی قطع می‌شود و وقتی پالس ~~فرمان~~ بالایی می‌آید درایو تغذیه دارد (خازن در نقش تغذیه عمل می‌کند برای درایو بالا) حالا ولت پائینی بالا اتصال کوتاه می‌شود (V_{DD} می‌چسبند). حال V_{EE} به ولتاژ V_p می‌چسبند که می‌تواند مقدار بالایی داشته باشد بنابراین ولتاژ کاتد دیود تقریباً در ولتاژ power قرار می‌گیرد (با اختلاف ۵ ولت)

از طرف دیگر آن دیود تقریباً در ولتاژ زمین می‌باشد (با اختلاف ۵ ولت) برای کارکرد درست دیوایر باید روشی داشته باشیم یکی اینکه اولاً باید سائق داشته باشیم که ولتاژ V_{EE} براند پائینی بیاید و دیود غور وارد شود. ثانیاً باید توجه به اینکه خازن C منبع تغذیه برای درایو بالا می‌شود بنابراین ظرفیت آن باید طوری باشد که وقتی در ولت پالس از آن جریان می‌کشیم و ولت پائینی تغذیه می‌کنیم افت ولتاژ در حد قابل قبول نباشد. بنابراین مناسب خازن به انتخاب می‌توانیم که به نسبت تقریبی می‌کنیم بدست می‌آید. دیود از نظر جریانی دیود جریانی پائینی است چون باید فقط جریان لحظه شارژ خازن را تأمین کند و ولتی از نظر ولتاژ چون باید ولتاژ V_p را تحمل کند باید توجه به اینکه مدار ولتاژ بالا است و بنابراین دیود باید ولتاژ بالا باشد.

درایوهای IR 2113 / 2110 بر مبنای مدار بالا کار می‌کنند.

اثر خواهیم نسبتاً در مدار بالا اینزوله کنیم باید از اتیو کوپلر استفاده کنیم.

نتر خواهیم سریچ high side را به سمت طولانی روشن که داریم تکنیک بالا به مشکل برسی خورد و جلوه ای جز استفاده از درایو اینزوله نداریم.

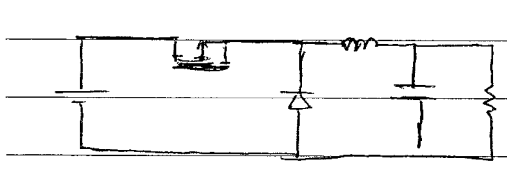
معمولاً انتخاب برای دیود که یک دیود ولتاژ بالا و جریان پائینی است (ما معمولاً ولتاژ به فاز نیمه سده کار می‌کنیم) دیود 4007 است که ۵۰۰ ولت است. اثر فرکانس پائینی باشد مثلاً حدود یک مگاهرتز باشد 1N4007 هم می‌توان استفاده کرد چون جریانی آن کم است و سرعت هم می‌خواهیم.

Subject

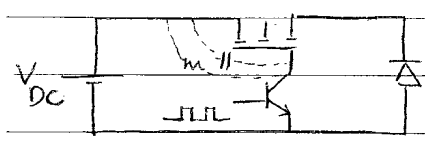
Date

توجه کنید:

- ① دیود D باید V_{max} را تحمل کند
- ② خازن C باید طوری باشد که با متوسط جریان I_{avg} آن کمتر از حد مجاز شود. (حرفه‌ای: $on 4-7$ $on 12-14$ $on 16-18$)
- ③ این مدار مخصوص مسابقه است.



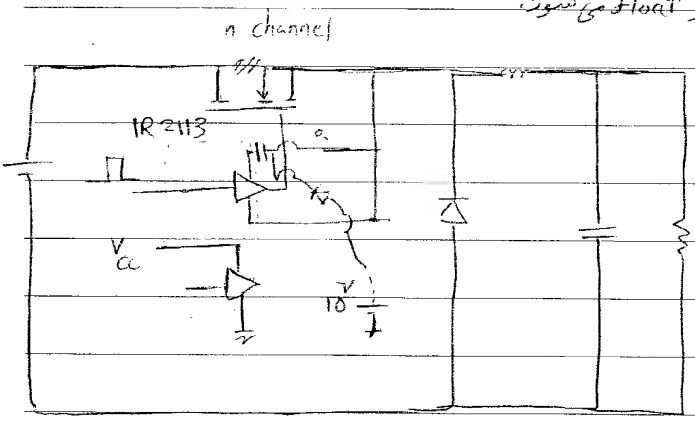
مثال در مقابل مبدل باک را می بینیم در مبدل باک، کلید float است و طبیعتاً درایو آن مسئله دارد. چنین تکنیک وجود دارد تا در مسئله را حل میکند.



یک تکنیک این است که از p-channel استفاده کنیم که سمت بار است در شکل مقابل (C) داده شده است. حال اثر در مدار مقابل پالس بوهیم بطور وی سورس نیست و ولتاژ تغذیه می افتد و از اینجا نتیجه می گیریم این مبدل برای ولتاژهای حدود کمتر از ۲۰V خیلی مناسب است تکنیک هایی برای تعدیل کردن

وجود دارد از جمله اینکه تقسیم مقاومت نذاریم و تعدیل کنیم. اثر این مقاومتها کوچک باشد خیلی تلفات دارند و اثر بزرگ باشد سرعت کم دارند. در مدار مقابل بیرون نیست سورس یک خازن داریم وقتی پالس می آید این خازن شارژ می شود با سطح پالس باید یک مقاومت قرار دهیم که خازن را تخلیه کند. بنابراین این مدار سرعت خیلی خوبی در on شدن دارد و در off شدن وضعیت خیلی بد است چون RC عمل می کند. اثر هم بخار هم مقاومت پالس بگذاریم در هنگام اعمال پالس، نه تنها V_{dc} خازن را شارژ می کند بلکه از مقاومت دائم جریان میگذرد بنابراین ترانزیستور باید ترانزیستور جریان بالا تر باشد بنابراین در استفاده از این روش تردید داریم.

روش دیگر برای درایو، این است که می توان ما سرعت را پالس آورد در این صورت سورس با منبع تغذیه نمی شود و حالا میتوانیم آن را درایو کنیم اشکال دیگر این است که بار float می شود.



روش دیگر در شکل مقابل (D) داده شده است. وقتی خازن شارژ شد، حال وقتی پالس بالا می آید، خازن تغذیه درایو بالا است و سورس را on می کند. این مکانیزم ادامه پیدا می کند تا وقتی ولتاژ خروجی بالا آمده و مدار در حالت Steady State است. این حالت با حالت اولیه یک تفاوت دارد. در این حالت وقتی کلید off می شود دیود متوسط

Subject

Date

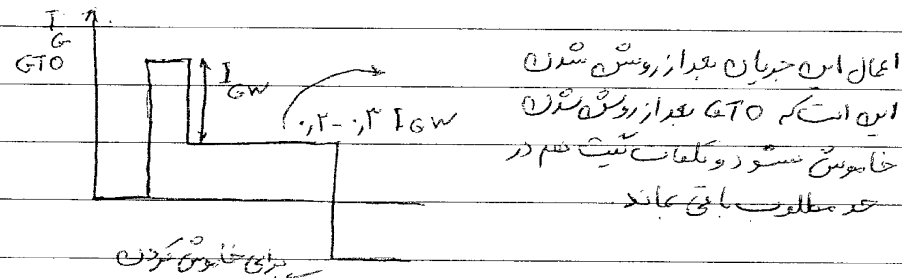
جریان سلف ۵۸ میسود. پالس کشیده پیاپی به توسط دیود افتخام می شود و دیود ولی جریان شارژ خازن می تواند داخل دیود برود و مسیر خود را از طریق فلتر و بار می بندد نکته مهم اینجاست که در مدت پالس بالایی، پیاپی به بار می کشد (یا عکس آن) بار این یک سرخار می کشد است. پیاپی دیود غرور و دسود و خازن را شارژ می کند (تا ۱۵ ولت) و هیچ قطعی به دانه ولتاژ خروجی ندارد.

در اینور پیاپی استفاده نمی شود.

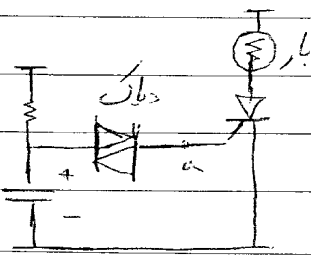
در اینور برای خازناده ترستور:

برای ترستور و ترایاک ویژگی در اینور و تفاوت آن با در اینورهای BJT و MOSFET این است که تنها نیاز به اعمال یک پالس جریان به ادا شده مطلوب می باشد و بعد از روشن شدن می توان در اینور را قطع کرد. این امر مدار در اینور را ساده میکند. به همین دلیل در اینور برای ترایاک پالس ترستور یا فست میسود اما برای MOSFET و BJT تقریباً غیر ممکن است. در مورد GTO، احتیاطاً برای جلوگیری از قطع شدن جزیره های داخل کلید بعد از وصل کامل آن، سطح جریان ثبت را کم کرده ولی هیچ وقت قطع کامل نمی شود.

GTO بخاطر اینکه در توان ها و ولتاژ های خیلی بزرگ استفاده میسود ساختار نیم هادی آن مشکل جزیره ای وجود دارد بنابراین احتمال این وجود دارد که در هدایت، بعضی از جزیره ها هدایت خود را از دست بدهند بنابراین در GTO، پالس را هیچگاه قطع نمی کنیم. در ترستور، دامنه پالس مثلاً در مورد ترستور $30A$ ، $30A$ است ولی در مورد GTO که جریان آن مثلاً $1800A$ است $200A$ است. میزان جریان ثبت مثلاً $2A$ است. بنابراین اگر جریان ثبت ادامه پیدا کند تلفات ثبت قابل توجه می شود برای اینکه نه هدایت را از دست بدهیم و نه تلفات زیاد باشد، جریان ثبت بصورت زیر می باشد.



توجه کنید سرعت روشن شدن ترستور (و یا غیر آن) یک ثبت است (ثبت آن) را سطح مستقیم با میزان جریان ثبت دارد. بنابراین سعی می شود تا حد ممکن جریان بالایی (محدود به مقدار خازن) در ثبت ترستور ترستور نمود.



مثال مدار نمونه: یک مدار نمونه در اینور ترستور در مدار قابل رسم شده است. خازن از طریق مقاومت شروع می شود و ولتاژ آن بالایی آید. در دیاک، مثل یک ترایاک بدون ثبت عمل می کند یعنی ولتاژ

Subject

Date

به یک حدی رسید می‌شکند و اغت ولتاژ آن بسط گاهش می‌یابد و جریان زیادی از ترانزیستور می‌دهد. وقتی ولتاژ خازن به حد ولتاژ دیاک رسید، دیاک هم می‌شکند و هادی می‌شود و خازن به نقطه یک تیت راجع می‌سند. بنابراین بار خازن با یک میکرو امپدانس در تیت تخلیه می‌شود. مثلاً اینکار خیلی سریع انجام می‌شود یعنی امپدانس خیلی سریع اغت می‌کند و سرعت خوبی داریم. مثلاً جریان خوبی تیت ترانزیستور می‌کنیم و ترانزیستور سریع استیج می‌شود. با شارژ خازن و شکستن دیاک، خازن به جریان خازن تخلیه می‌شود و جریان آن صفر می‌شود و دیاک قطع می‌شود و دوباره خازن شروع به شارژ شدن می‌کند و این فرایند ادامه می‌یابد بنابراین در نقطه یک سوزن جریان داریم که می‌تواند دشارژ خازن است که کاملاً برای ما مطلوب است.

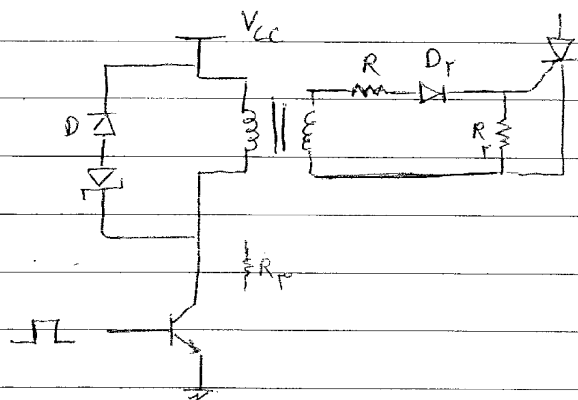
۱۱۱

اثر ولتاژ اعمال سینوسی باشد یا تنظیم RC می‌تواند زاویه آتش ترانزیستور را جابجا کرد.

تریاک، با جریان منفی و ولتاژ منفی و همه حالات دیگر تیت آن می‌تواند راه بیافتد که برای «رایو تریاک» اثر ولتاژ منفی روی تیت استفاده می‌کنیم (نسبت به A_p) دلیل آن تفاوت تیت و حساسیت مدار تیت نسبت به میزان جریان است. اثر ولتاژ مثبت اعمال کنیم حساسیت به $30mA$ تا $10mA$ در مدار رایو تیت می‌کند اما اثر ولتاژ منفی اعمال کنیم محدوده روی $20mA$ تقریباً ثابت است. عدم حساسیت به این معنی است که وقتی ولتاژ روی تریاک منفی باشد اثر تیت، مثبت اعمال کنیم مثلاً با $30mA$ روشن می‌شود حال اثر ولتاژ روی تریاک مثبت باشد و ما هم مثبت اعمال کنیم مثلاً در این صورت مثلاً با $2mA$ روشن می‌شود حال اثر ولتاژ روی تریاک منفی باشد و ما هم منفی اعمال کنیم با $15mA$ روشن می‌شود. و اثر ولتاژ روی تریاک هم مثبت باشد و ما ولتاژ منفی به هم $30mA$ روشن می‌شود بنابراین محدود می‌شود از ولتاژ منفی برای تیت استفاده می‌کنیم.

تیک مدار درون در رایو تیت ترانزیستور در مقابل آمده است.

دلیل وجود D_r این است که اجازه اعمال ولتاژ منفی را به تیت ترانزیستور ندهد.



با اعمال پالس، ترانزیستور ۵۵ می‌شود و تراسی

به قدر می‌شود و ولتاژ V_{ce} به سمت ثانویه منتقل

می‌شود و به ترانزیستور اعمال می‌شود برای کنترل

جریان از مقاومت شارژ R استفاده می‌کنیم. مقاومت

R_P برای این است که امپدانس تیت کاتد را پس

بیاورد برای اینکه ترانزیستور مدار را کم کند یعنی وقتی

مدار را off کردیم تیت $float$ باشد اثر مقاومت

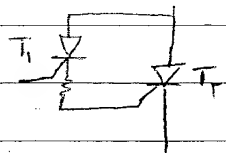
باشد خازن یا از تیت می‌تواند بار بگیرد و ترانزیستور را روشن کند.

مقدار مقاومت R_P طوری طوری می‌شود که وقتی به استیج رفتیم جریان محدود شود نداشته باشیم. بنابراین می‌توانیم R و هم R_P

Subject

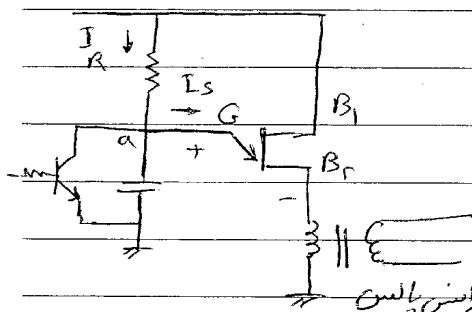
Date

و اقرار داد R در حالت عادی جریان را محدود می کند و R برای محدود کردن جریان اشباع قرار می دهیم.
مدار بررسی شده یک مدار کلاسیک است که در حالت forward کاری کند یعنی وقتی ترانزیستور وصل شد ترانزیستور را روشن می کند.



می توان از تکنیک های دیگر برای کم کردن عنصرها استفاده کرد مثلاً ترانزیستور قدرت را با یک ترانزیستور دیگر تغذیه کنیم در این صورت توان T_1 از مدار قدرت می افتد و در این صورت منبع تغذیه اعصاب نمی خواهد. اگر چه مدار مقابل T_1 جریان می خواهد ولی T_1 ترانزیستور بسیار ضعیفی است بنابراین می توان از با جریان ضعیف هم راه بیافتد.

اگر مثلاً در مدار صفحه قبل، جریان ماکزیم T_1 ترانزیستور A مد A باشد و ولتاژ تغذیه V_{cc} ولت باشد مقدار مقاومت از روی V_{cc} حد جریان و ولتاژ منعکس شده به ثانویه تعیین می شود. ولتاژ دیود D_1 از ولتاژ عکس می که منعکس می شود بدست می آید و جریان آن از جریان تریس T_1 بدست می آید.



استفاده از V_{cc} برای درایور ترانزیستور:

V_{cc} در دید T_1 و B_1 به یک عمل می کند یعنی اثر ولتاژ V_{cc} به B_1 از یک حدی بالاتر رود مسیر فوروارده می شود و بنابراین یکی از مدارهای درایور ترانزیستور بصورت این ولیم بصورت مقابل است.
وقتی ترانزیستور را A هنگام داریم ولتاژ V_{cc} برابر از ولت است و ولتاژ V_{cc} در T_1 کمتر از حد مورد نظر است و f است.
وقتی V_{cc} ترانزیستور را قطع می کنیم از طریق R_{cc} خازن شارژ می شود و ولتاژ V_{cc} به حد مورد نظر میرسد و در اولین ترانس تغذیه می شود و به ثانویه میرود و در نهایت ترانزیستور را تغذیه میکند و وقتی این مدار این است که عطرایانس به سمت ترانزیستور اعمال می شود باید دقت کرد اگر چه در مدار صفحه قبل عطرایانس اعمال کنیم معیوم سطرایانس را بسیار کم اما در این مدار که این است یک به هم تا A شود و سطرایانس را A نماید و عطرایانس را A خود مدار می سازد.

نکته مهم در V_{cc} این است که T_1 جریان نشستی دارد و وقتی خازن تغذیه است I_R جریان مقاومت I_R توان کمتر مقدار است بنابراین خازن A شارژ می شود و ولتاژ V_{cc} بالا می رود و I_R شروع به است کردن میکند. ممکن است قبل از اینکه ولتاژ V_{cc} به A threshold V_{cc} برسد I_R و I_A با هم برابر شوند بنابراین مدار متوقف می شود و نویسان می کشند این اتفاق وقتی رخ می دهد که مقاومت R بزرگ باشد بنابراین مقاومت R را باید از حدی بزرگتر قرار دهیم که این اتفاق بیافتد از نویسان بیافتد.
در ادامه اندازه گیری را بررسی می کنیم.

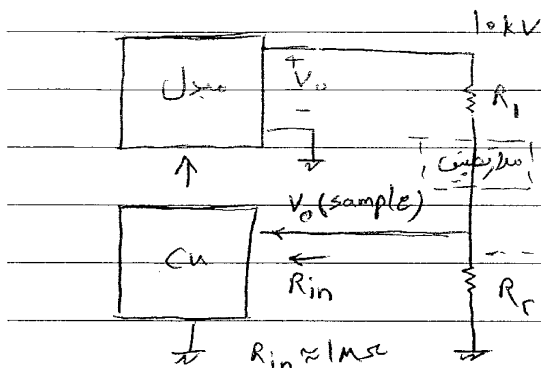
تقسیم خازنی : پیداکردن خازنهای دقیق سخت است. بنابراین ممکن است تغییرات شکل درجوده پاسخ فرکانسی خازنها تلفجر.

Subject

Date

محل ۵ : اندازه گیری در الکترودیک قدرت

اندازه گیری ولتاژ :



مبدل باید از طریق واحد کنترل، کنترل شود بنابراین باید

به آن (sample) V_0 را به ورودی بدهیم.

اگر مبدل این ولتاژ نباشد و ولتاژ در حد تحمل ورودی کنترل نباشد

و یا را مستقیماً به Cu اعمال می کنیم و ولتاژ واسطه ای نمیخواهد

ولی بدلائل زیادی معمولاً این اتفاق رخ نمی دهد. از جمله

عدم این ولتاژ بودن است. بنابراین وقتی ولتاژ را مستقیماً

غیر به Cu وصل میکنیم مرجع ها یکی نیست و Cu

متوجه نمی شود. مشکل دیگر این است که معمولاً Cu یک میکرو و یا DSP است و ولتاژ مجاز ورودی آن حداکثر

۵V است. بنابراین اتصال مستقیم امکان پذیر نیست. بنابراین بین این دو یک مدار تطبیقی نیاز داریم. اگر مبدل این ولتاژ

نباشد و ولتاژ بیش از حد مجاز Cu باشد مدار تطبیقی به تقسیم مقاومتی تبدیل می شود. ویژگی تقسیم مقاومتی این است

که اولاً هیچ مدار الکتریکی در آن نیست و قابل اطمینان است و تاخیری ندارد. این را در تقسیم و مقاومتی تلفات آن است

اگر ولتاژ V_0 خیلی زیاد باشد تلفات ایجاد می شود. راه حل این است که مقدار R_1 را بزرگ کنیم. یا بزرگتر شود

مقاومتها در مدار اشکال ایجاد می شود. مثلاً وقتی $R_1 = 1M\Omega$ و $R_2 = 1k\Omega$ است $R_{in} = 1M\Omega$ است. اگر بارگذاری از دو صد

است. اگر بخواهیم مثلاً از ولتاژ $10kV$ sample بگیریم و میخواهیم به یک مدار میکرو اعمال کنیم که ولتاژ

حداکثر قابل قبول آن حداکثر ۵ ولت است. بنابراین نسبت تبدیل باید ۱۰۰۰ باشد. این مدار 10^3 توان تلف می کند و

پراکنده کردن حرارتی آن مشکل است و مقاومت بقدری داغ میشود که نسبت $1k\Omega$ و $1M\Omega$ را هم میزند و ایجاد

خطای قابل توجهی میکند. راه حل بزرگ کردن مقاومتها است که توان تلفاتی پایین بیاید و این مسئله با ورودی

تبدیل شده برای رفع مشکل باید اولاً از مقاومتها بی استفاده کنیم که ضریب حرارتی آنها مثل هم باشد و یا اینکه مدارات

که داریم. زوفاً مقاومت را بزرگ کنیم. مثال اگر مثلاً توان 10^3 را بخواهیم به ولتاژ 10^3 برسایم مقاومت R_1 باید 10^8

باشد و بنابراین R_2 باید باشد. در این صورت $R_1 = 10^8\Omega$ و $R_2 = 1k\Omega$ ده درصد خطا ایجاد میشود. فرض کنید

مشکل تطبیقی را با مشکل استاده از $op\ amp$ حل کنیم، مشکل دیگر بزرگ کردن مقاومتها این است که هر چه مقدار

مقاومتها بیشتر شود نویز پذیری آن بیشتر می شود. چون اسپانسی بزرگتری در مقابل حمل از خود نشان میدهد. راه حل

مشکل نویز پذیری استفاده از یک خازن است. عبارت دیگر فیلتر گذاریم. نتیجتاً ای که بیست می آید این است که در یک

نقطه در ω کاری کند چون خازن به هم می آمیزد و فرکانس بقدری پایین می آید که این پیروب در

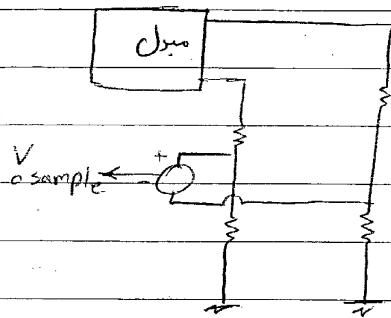
فرکانس های پایین و در $50Hz$ و $50\mu s$ میخورد.

درهمه مثال بالا به شرط این ولتاژ بودن صادق است. حال فرض میکنیم خروجی این ولتاژ باشد. در این حالت یک فیلتر

تقسیم مقاومتی است.

Subject

Date



در این حالت هم استکالانی که یک مدار تقسیم مقاومتی داشت حال
دو مدار تقسیم مقاومتی دارد. نتیجه این است که با تقاوسترهای
discrete تقریباً امکان $V_{o \text{ sample}}$ خوب محال است و برای
رفع مشکل از مدارات آماده استفاده میکنیم.

$$TVM \quad 150 \xrightarrow[\text{مقاومت}]{\text{تقسیم}} 150 \text{ M}\Omega - 150 \text{ k}\Omega$$

* حلسم هم ۱۸، ۱۲، ۸۹ *

نکته در مورد تقریبهای سری ۲:

برای محاسبه تلفات در حالت موج مربعی به طور تقریبی سه هارمونیک اول را در نظر میگیریم. بنابراین شکل موج مربعی را به سه هارمونیک
اول تبدیل میکنیم و توان تلفاتی هر کدام را حساب میکنیم و در نهایت با هم جمع میکنیم و با این روش میتوان یک مقاومت AC بدست آورد.

$$P_{cu} \rightarrow P_{cur} \rightarrow P_{cut}$$

$$R_{AC} I^2 = P_{cu} = P_{cu1} + P_{cu2} + P_{cu3}$$

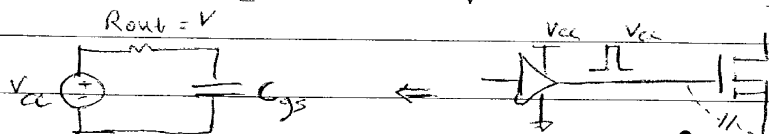
بدست می آید R_{AC}

نکته بعد در مورد سلفهای DC است. جریان مورد سطح minor loop تلفات را تشکیل می دهد که با تقریب با این
minor loop را حول میامیسیم.

برای در طرح سلف بدین ترتیب است که از قانون آمپر و ولتاژ اساسی i_{max} و N_{max} بدست می آوریم و از فرمول $L = \frac{N^2}{R}$
هر یک N ی بدست می آوریم. اثر این N از N_{max} کوچکتر باشد OK است و در غیر این صورت: قطر سیم و A_w را حساب
میکنیم (یا یک هسته استخفاقی اولیه) اثر A_w OK بود هسته OK است در غیر این صورت با تمام دیتا به جواب میسر نمی آید.

توجه: دیتایست IC 7667 شرکت intercell:

برای رسترهای عم، $V_{cc} \rightarrow R_{out}$ می باشد این مقاومت جبران کننده می تواند $\frac{15}{V}$ به نسبت نزدیک کند. این جریان را در یک لحظه اول
بسیار کم است.



ماژیم در آن در لحظه اتفاق می افتد

negin

که خازن در آن ۱۵ پیکو است و می توان بهر صورت

ماست میسوزد چون از ولتاژ برادران $\rightarrow R_{out} = 16 \Omega$ و $V_{cc} = 25$ \rightarrow IXED 414
ماست بیشتر است.

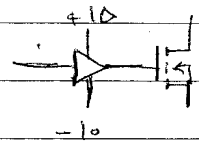
5

Subject

Date

استطاری که از دیوید داریم این است که در یک ماست را کاهش دهد تا این روش شکلی غیر ولتاژ است سررس
۷.۴ ولت که شروع به روشن شدن کرده تا ۵۵۰ میلی. بنابراین مدار معادل در صورت شکل صفحه قبل می شود طبق مدار
معادل یک مدار RC داریم که ثابت زمانی آن RC است که خروجی مقاومت دیوید کمتر باشد ثابت زمانی بالا آمدن ولتاژ معادل
بیشتر است.

دیوید در IXED 414 می باشد که دارای مقاومت $R_{out} = 16 \Omega$ و $V_{cc} = 25$ است. با وصل این دیوید به ماست، ماست
میسوزد چون از ولتاژ break down ماست بیشتر است. دلیل استفاده از $V_{cc} = 25$
این است که می توانیم جای اینک به دیوید $+25$ و -10 و $+15$ می دهیم. ولتاژ 15°
ولت کل ماست را روشن می کند و -10 ولت هم کاملاً ماست را خاموش می کند.



دیویدی که بررسی کردیم دیوید خوبی نیست از این نظر که نمی توانیم مثلاً عمل مدار مقابل به آن ولتاژ
معنی اعمال کرد (چون ولتاژ قابل تحمل آن کم است) و همچنین مقاومت خروجی آن نیز کم است.

دیوید 7667-KL not است با هوای کردن دو 7667-KL. نصف می شود علاوه rate هم دیوید
می شود.

در دیانت 1RFP250، خروجی است سررس C_{gs} ، حدود $2nF$ است. معمولاً خازن C_{gs} در همین ماستها و یا چنین
اعدادی در همین حدود $2nF$ است. خازن دیگری C_{gd} است که خازن جکارتی است و باعث انتقال پالس در بین است
می شود. بنابراین در انتخاب ماستها، اولویت با ماستی است که این خازن کوچکتر باشد. خازن آخری C_{ds} می باشد که
معمولاً با آن کاری نداریم.

در دیانت 316 HPL می باشد که معمولاً IGBT Driver می باشد. IGBT و
هم در moster driver، از ورودی یک چیز دیده می شوند و تفاوتی ندارند فقط یک نکته در مورد IGBT وجود

دارد که در ماست نیست. هر دو تفاوت سوئیچینگ در IGBT معمولاً خیلی بالاتر از ماست است. بنابراین فرکانس کلیدزنی
در IGBT بیشتر از $20-30$ کیلوهرتز است و در ماست فرکانس چند کیلوهرتز هم کار می کند. بنابراین در
وقتی IGBT را داریم می کنیم به این نکته دقت داریم که فاصله بین پالسها از order 10^5 - 10^6 است. در روش
کردن IGBT driver، هر دو تفاوت با moster driver ندارد اما در خاموش کردن IGBT، رابا معاینه می soft

خاموش می کند که هم تلفات کم شود و هم از بروز spike های ولتاژ در سلفهای تستی جلوگیری کند که این عمل
در مدار داخلی دیوید IGBT لحاظ شده است. طبق شکل، دیوید نوری می باشد V_{IN+} و V_{IN-} ورودی می باشد
LED را روشن می کند. خروجی از جنس BJT است و دارایی گیتون به طبق می باشد از طرف دیگر، ثابت
دیوید، توسط یک فرکانس نوری (LED2) به سمت low voltage جهت قرار است و منتقل می شود. بنابراین
وقتی با این دیوید کار می کنیم نیاز به فرکانس است و کوپلر نداریم. ضمناً نیاز نیست بخش نوری آن سریع باشد چون این
دیوید قرار است در فرکانس خیلی بالایی کار کند.

برای ولتاژهای مدار، یک تقویم برای سمت high voltage نیاز داریم. ولت تقویم هم درست اولیم نیاز داریم بنابراین معادل

Subject

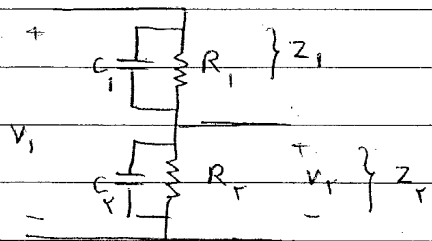
Date

همه جرقه‌ها نیاز داریم. در این درایر می‌توانیم به درایر ولتاژ ۱۵۰ و ۱۰۰ اعمال کرد.

جریان خروجی این درایر حداکثر ۲۸ آمپر است.

اندازه‌گیری ولتاژ و توان:

اندازه‌گیری ولتاژهای AC:



در اینجا یک مدل بسیار ساده از تکنیک‌هایی که بررسی کردیم اینجا اجرایی نیست.

مثلاً اینجا امکان ندارد استق غلظت‌سنج در خروجی وجود ندارد.

توجه کنید در عمل وجود خازن موازی با مقاومت (معمولت یا رازیت)

باعث می‌شود بجای مقاومت یک شبکه RC دیده شود.

آن حالت AC را در نظر بگیریم:

$$\frac{V_2}{V_1} = \frac{Z_2}{Z_1 + Z_2} = \frac{\frac{R_2}{R_2 C_2 s + 1}}{\frac{R_2}{R_2 C_2 s + 1} + \frac{R_1}{R_1 C_1 s + 1}}$$

$$= \frac{R_2 (R_1 C_1 s + 1)}{R_2 (R_1 C_1 s + 1) + R_1 (R_2 C_2 s + 1)} = \frac{R_2 (R_1 C_1 s + 1)}{R_1 R_2 C_1 s + R_1 R_2 C_2 s + R_1 + R_2}$$

اگر $R_1 \gg R_2$ و $C_1 \gg C_2$

$$\Rightarrow \frac{V_2}{V_1} = \frac{R_2}{R_1} \frac{(R_1 C_1 s + 1)}{(R_2 C_2 s + 1)}$$

اگر $R_1 \gg R_2$ و $C_1 \gg C_2$ می‌توانیم شرط $C_1 \gg C_2$ نیز

را در استق خازن به راحتی می‌توانیم بدست

برای حذف دینامیک مدار باید شرط مقابل برقرار باشد:

$$R_1 C_1 = R_2 C_2$$

یعنی اگر ثابت زمانی دو شبکه یکی باشند نسبت $\frac{V_2}{V_1}$ برابر $\frac{R_2}{R_1}$ می‌شود.اشکال اینجا است که چون مقادیر همان یا رازیتی C و R معلوم نیست و اندازه‌گیری آن هم با خطا مواجه است بنابراین

اعمال این شرط بالا به طور دقیق امکان پذیر نیست.

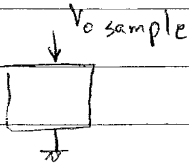
پروپ 6015 A در میانه‌ها، برای اندازه‌گیری ولتاژهای پالسی و شکل موجی AC high voltage از بهترین

ترتیب هست این پروپ تا ۲۰ kV را می‌تواند اندازه بگیرد و تا محدود ۶۰۰ kHz پاسخ فرکانسی خوبی دارد.

Subject

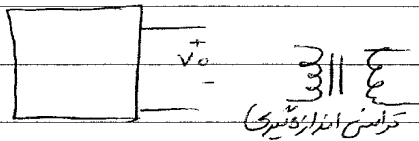
Date

- اندازه گیری انزولم و ولتاژ:



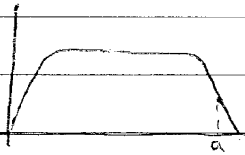
تأثیر دهنه خروجی یک سر آن متراکم است بنابراین تقسیم مقاومتی کار میکند. مثال غرضی که V_o یک ولتاژ انزولم است. لازم نیست ولتاژ تماماً فشار قوی باشد مثلاً دستگاهی که از برق شهر استفاده میکند باید از آن انزولم باشد چون این تأثیر باشد و عموماً هم بخاطر کم کردن هزینه از اندازه گیری ترانس انزولم در سیر اجتناب می شود. علاوه بر این می توانیم ولتاژ اقل است کنیم و در مدار کنترل هم می خواهد ولتاژ و جریان را قرار داد و با توجه به آنها تنظیم گیری کند. بنابراین یکی از ولتاژهای مهم مثلاً ولتاژ لاینک DC است که انزولم هم نیست و خطرناک است.

اگر ولتاژ AC باشد ترانس ما گذاشتن یک ترانس است.



دری که ترانس این است که المانهای پارازیتی آن تا حد ممکن کم باشند و سلف نیستی آن کم باشد و سیم پیچی تا حد امکان به هم نزدیک باشند و روی هم پیچیده شده باشند و تعداد دور حداقل باشد.

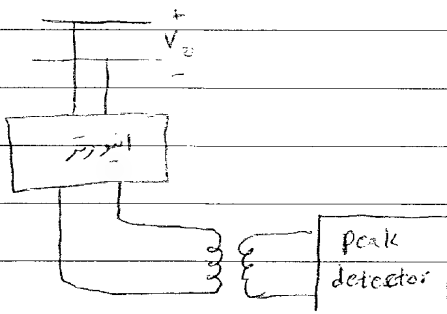
عموماً برای اندازه گیری ولتاژ باید وسیله ای است. بعبارة دیگر آن وسیله ای به هم خوب کار می کند (حتی اگر در محدوده ای باشیم که تقویت داریم)



اگر برای اندازه گیری بصورت مقابل باشد حتی اگر در حالت سینیوسی فرکانس دره بافت برای ما مسئله ساز نیست چون میدانیم تک فرکانس هستیم و میتوانیم محاسبات را انجام داد ولی وقتی پالس می دهیم انواع هارمونیک را داریم و می دانیم که برای مشخصه فرکانسی هستیم بنابراین در حالت سینیوسی تا حدودی ترانس محدودیت دارد و وقتی شکل موج مربعی می شود محدودیت خیلی زیاد می شود.

اما با همونک با لک وقتی که دقت خیلی می خواهیم ترانس گزین خوبی است وقتی دقت بالا می خواهیم هم حرف خطا با دوست باشد ترانس گزین مناسبی است.

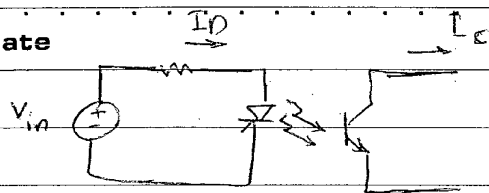
است میتوان امپلارهای انجام داد که ترانس DC را هم قرار داد.



در مدار مقابل وقتی V_o ولتاژ DC است یک ولتاژ کم همان ولتاژ DC است را در خروجی میتوان گرفت.

Subject

Date



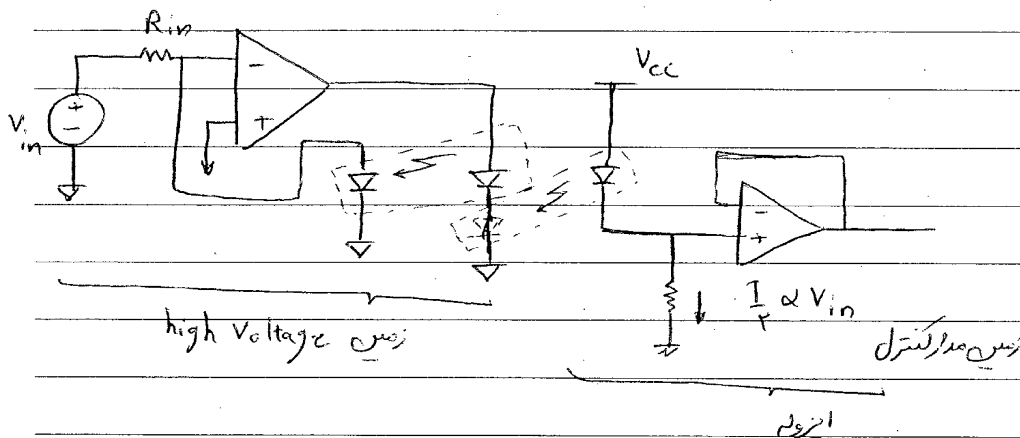
روشن نوری:

چون ولتاژ دریا تقریباً ثابت است با I_D تقریباً متناسب با V_{in} است.

ایستو کوپلر در بالا حلقی است

$$\Rightarrow I_C = \beta I_D \Rightarrow I_D = \frac{V_{in} - V_D}{R} \approx V_{in}$$

اشکال این روشن است که تیس حلقی مقیاس است، و محدودده ای که میتوان کار کرد حلقی سخت است بنابراین روشن اینکاری میتوان روشن را حلقی کار کرد:



مدار بالا بصورت یک در یک IC فروخته می شود

ایستو و تجهیزات محقق به آن انزول است، روشن نوری، ایستو را در وضعیت غیر یک میبرد در حالت V_{in} متناسب با V_{in} می رود. با این روشن میتوان اندازه گیری را بصورت انزول انجام داد و تکنیک مناسبی میباشد.

* جلسه یازدهم - ۱۷، ۱۶، ۱۹ *

تکلیف تمرین ۲:

در بحث تلفات برای سه هارمونیک اول تلفات را حساب میکنیم. قطر رسم را با V_{in} حساب میکنیم. برای محاسبه تلفات S را در یک تلفات S محاسبه میکنیم (سه هارمونیک اول) به دست می آوریم و R_{AC} را به دست می آوریم. R_{AC} را در تلفات تلفات را تشکیل می دهد.

بنابراین که از نمودار اول و اثر پستی به دست می آید در هم ضریب می شوند البته اثر پستی زمانی تاثیر دارد که لیزر نکرده باشیم اگر لیزر نکرده باشیم تنها اثر اول را داریم.

در حالت فاصله هوایی درای در خط اول در نظر میگیریم

در این درین فرض می شود تلفاتی انجام شده و هر چیز را داریم حال میخواهیم میل را سازیم.

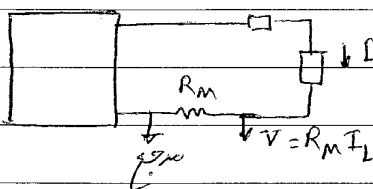
Subject

Date

در محاسبات ها از روتکانش هست صرف نظر نردیم. آنرا خواهیم محاسبه ای انجام دهم داریم: $I_{Fe} + \frac{I_{Fe}}{n}$ اما هر بار در برابر محدودا ۵۰ برابر بزرگتر است و پراهم محدودا ۵۰۰۰۰ است بنابراین خطای صرف نظر از روتکانش حتمی کم است.

مانند تیری جریا ۵۰:

توجه کنید محدودا در این حالت انرژی به انرژی و لاسیون باشد استفاده از مقاومت سری یکی از بهترین گزینه ها است.



دو مدار مقابل، عبارت I_L و بر اساس آن انجام اعطای حفاظتی ویا انرژی می باشد.

توجه کنید این مقاومت باید تا حد ممکن ایده آل و بدون:

(الف) مقادیر بار از دست مخصوصا سلف

(ب) ثابت دمای خوب

در این حالت ب رتبات دمای ولتاژ یک اختلاف وجود دارد در ببات دمای ولتاژ، مقاومت ها می توانند تغییر کنند ولی وقتی یک تقسیم مقاومتی داریم فقط ناغی بود نسبت این دو مقاومت ثابت بماند بنابراین مقاومت می تواند تغییر کنند. اما در اینجا اگر مقاومت تغییر کند خطا خواهیم داشت پس:

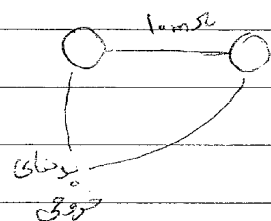
توجه کنید در بند (ب) تفاوت با حالت عبارت مقاومتی ولتاژ این است که در آن حالت اثر مقاومتها دارای سلف تغییر دمای یکسان باشند مشکلی پیش نمی آید ولی در حالت (ب) این امکان وجود ندارد و باید ضرایب حرارتی مقاومت R_M ناچیز باشد. ← گزین موجود به سیم کنتا نشان ← آلیاژ آهن و نیکل

اثر هفتم حفاظتی باشد نیازی به مقاومت دومی نیست.

برگشتیم

نکته: این مقاومت که می توانست گفت می شود در مسیر جریان بصورت سری قرار دارد و بنابراین تلفات آن اهمیت دارد. از این مقاومت جریان مدار عبور نمی کند بنابراین بحث تلفات در آن اهمیت دارد. ^{تلفات} مقاومت را کوچک کنید اصل

مثال: تغذیه ۵V و ۱۰A داریم در نتیجه توان آن ۵۰W است. اگر مقاومت ۱۰۰ اهم تلفات کند در هر بار ۵۰W به خاطر این مقاومت است می کند و مقدار این مقاومت ۱۰ اهم R_M است. اگر مقاومت بیشتر شود توان تلفاتی می شود زیاد می شود و باز در اخترا بی کند. فرض کنید این مقدار تلفات این پدیده یک (مشکل) دیگر داریم



مشکل بعدی این است حالا می خواهیم یک مقاومت را در PCB بیاوریم و قرار دهیم

اگر می توانست ها نمی توان بخوریم و ولجیم کاری مشکل ایجاد می شود این کانتاکت ها که از نظر

مقاومتی بهترین نقطه هستند مقاومتی در هر میلی اهم از خودنا میوهیم بنابراین اثر ۱m

تغییرات بوجود آید و از هر دو مقاومت تغییر ایجاد می شود

Subject

Date

بنابر این اثر یک طرف به توان تلفاتی مقاومت محدود هستیم و از طرف دیگر به مسائل نصب آن محدود هستیم. بنابراین

این روش، روش خوبی برای همه کاردها حتی کاردهایی که این ولیم هم نیاز ندارند نیست.

در بازار، شست‌های ۱۰۰A و ۱۰۰۰A هم وجود دارد. آن‌ها برای تلفات اهمیت زیادی ندارند، بلکه کیفیت هم باشد.

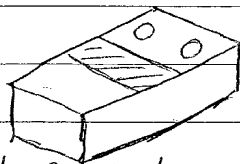
این شست‌ها که در بازار وجود دارند طبق شکل، یک ناحیه ای را با مقاومت کاملاً مشخص

قرار می‌دهد (مثلاً مقاومت آهن و شکل) و بصورت internal این مقاومت را به دو

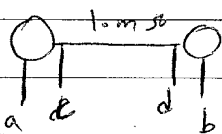
پایه می‌وصل می‌کند و پایه‌ها جوش می‌یابند. بنابراین مقاومت اتصال مقاومت

کمتر است. علاوه بر این، چون مقاومت مس بسیار کمتر از مقاومت ناحیه مس است مشکل

قبل وجود ندارد و روی مقاومت معتر تأثیر ندارد.



پایه‌ها جوش می‌یابند



اگر مثلاً در شکل مقابل بخواهیم اثر مقاومت تست‌کات‌ها را حذف کنیم و فرض کنید مقاومت اتصال

همان باشد. برای حل مشکل بجای اینکه قرص و ولتاژ را از a و b اخذ می‌کنیم از c و

d اخذ می‌کنیم. برای اینکه دو حقیقت پیدا می‌کنیم و اگر خروجی را از بد داخلی می‌گیریم به این

تکلیف، تکلیف داریم. یعنی دو سیم را برای انتقال استفاده می‌کنیم و دو سیم هم برای

قرص استفاده می‌کنیم.

حتی که این روش غیر این ولیم چه در قرص جریانی DC و چه AC کاربرد دارد.

روش این ولیم با استفاده از CT یا روشهای اثر خال و یا روشهای توری (ترکیب روشهای این ولیم و غیر این ولیم) مخصوصاً

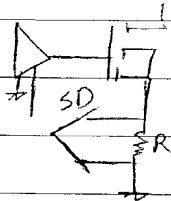
در مورد CT ها فقط برای جریان AC کاربرد دارد.

جرا این ولیم: ← داخلی

توان تلفاتی روش غیر این ولیم

قابلیت غیر این ولیم بودن ندارد. مثل حفاظت سوئیچ باک

اشکال روش غیر این ولیم این است که یک قطعه با جدول سری می‌شود.



در ماسفت ما یک مقاومت R قرار می‌دهیم و ولتاژ این مقاومت را به

Shut down در اینور اعمال می‌کنیم. اگر جریان از حدی بالاتر رود در اینور

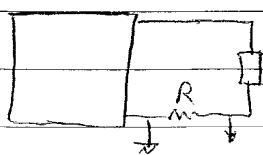
اترینگ Shut down می‌شود. اگر بخواهیم این کار را انجام دهیم ولتاژ مقاومت

R را نیاز داریم که IC که روش زمین است اعمال کنیم بنابراین برای اینکه این ولتاژ را

بهمراه باید زمین داشته باشیم که در سوئیچ باک امکان این کار وجود ندارد و باید برای آن مدار بگذاریم.

Subject

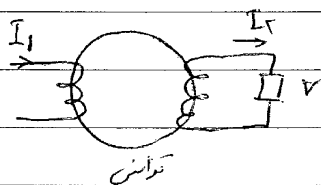
Date



توضیح دلیل اخترازم: مقاومت اندازه گیری R با خروجی تبدیل سری شده است. چون ولتاژ R باید معرّف باشد باید یک سر R را مرجع بگیریم که ولتاژ اندازه گیری شده معنی پیدا کند.

اگر مقاومت R به هر دلیلی قطع شود یا از زمین بلوک برشود و این اتفاق بسیار خطرناک است. همین دلیل ها علقه مندیم که از روش اخترازم استفاده کنیم که در بلای که سرمدیل باید کاری با اندازه گیری نداشته باشد.

CT ها:



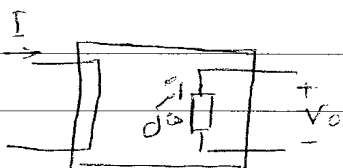
توجه کنید این ادوات بطور معمول برای فرکانس 50 Hz بطور ایده ساخته می شوند. در شکل مقابل ثانوی را با یک ایدانتهی ترمیست می کنیم و ولتاژ را قرائت می کنیم. برای اکثر مهم CT ها عدد VA آنها است (burden). عدد VA مشخص کننده حداکثر افت ولتاژ در خروجی آن است.

(توجه کنید در موارد خاص CT های بسیار فرکانسی بالا نیز وجود دارد که برای پدیده های خاص بکار می روند).

توجه کنید در مورد CT ها معمولاً اعدادی محدودده آنها پراهمیت تر از آنها است (یعنی CT از چه جریانی و از چه فرکانسی با اندازه گیری) بنابراین I_{min} و I_{max} در CT ها پراهمیت تر از I_{max} و f_{max} می باشد. هر چه فرکانس پایین تر باشد احتمال به اشباع رفتن CT بیشتر می شود و ظاهراً برای CT خاص می شود.

سنسورهای اثر هال:

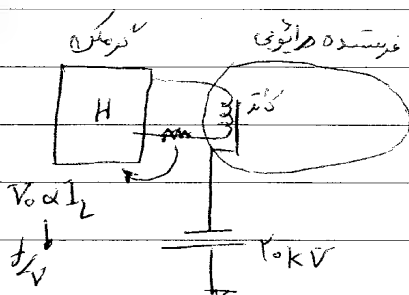
این سنسورها برای تولید ولتاژ توسط میدان مغناطیسی جریان عبوری کار می کنند.



در شکل مقابل V متناسب با جریان داریم که قرائت را انجام دهیم.

توجه کنید ظرفیت این روش بر CT، قرائت جریانی DC است (تلاً پاسخ فرکانسی).

معمولاً انواع ارزان قیمت این سنسورها تا حدود 10 kHz رانده می دهند بنابراین مثلاً برای کارکردن سیگنال دیتا استفاده می شود چون فرکانس سیگنالها حدود 20 kHz است.



ترکیب روشهای اخترازم و غیر اخترازم:

این بخش یک تکنیک است. وقتی می توان در محل اخترازم قرائت کرد و در همان محل می توان اینگرا را انجام داد یعنی نمی توان مثلاً به شکم بایست دست ولتاژ قرائت شده را ارسال داد.

Subject

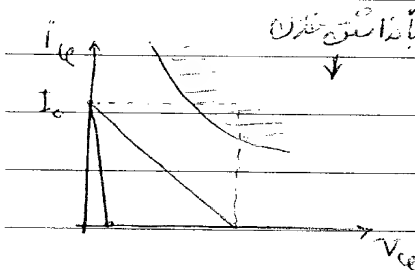
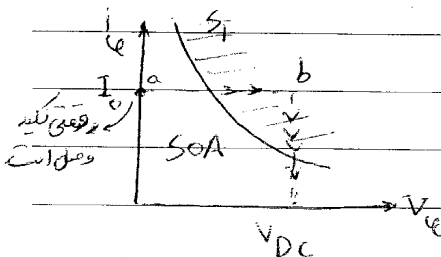
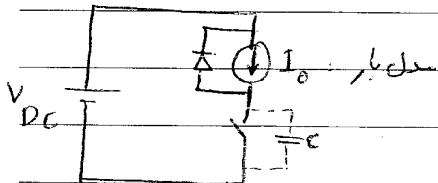
Date

شکل معتمد قبل از یک فرستنده رادیویی را نشان می‌دهد و روشن باید غیلا را از آن کم کنید این مدار روی ولتاژ 20 kV کار می‌کند یعنی دو سر آن ولتاژ ۲۰ ولت دارد و بی نسبت به زمین 20 kV ولتاژ دارد. پس می‌توان برای این مدار یک مقاومت قرار داد و ولتاژ را کمتر کنیم و بی نمی‌توان به این دست کرد. این ولتاژ را به ما می‌دهد چون ولتاژ 20 kV را هم می‌دهد. دلیل اینکه به این 20 kV نیاز داریم این است که نرخ تغییرات مقاومت این heater ها با دما بسیار بالاست. یعنی وقتی سردند 20 kV برابر جریان نامی در ولتاژ نامی می‌کشند بنابراین باید ولتاژی کمتر کنیم بلکه باید جریان آنرا کنترل کنیم. این جریان را باید به روشی به شکلی به این دست مستقل کنیم تا کاربر آنرا روی تابلو برق ببیند. آنرا جریان AC بود و CT قرار می‌دادیم و این ولتاژ را درست می‌کردیم و استقلال می‌دادیم ولی همچنان DC هستند و CT کاربرد ندارد. پس در این حال هم نمی‌توان استفاده کرد چون این ولتاژ بدون خوبی ندارد. باید بطریقی Wireless کرد که اینکار یا رادیویی یا نوری انجام می‌شود. رادیویی به دلیل تداخل خیلی کاربر ندارد و نوری استفاده می‌کنیم برای اینکار ولتاژ Sample V_s را که با I_s متناسب است به V_s/V_s می‌دهیم. V_s/V_s را با شیر نوری به این دست مستقل می‌کنیم و در این دست V_s/V_s قرار می‌دهیم و ولتاژ را از ولتاژ انجام می‌دهیم.

استاندارد در مدل‌های PE.

توجه کنید استاندارد شبکه ای است که شرایط بهتری را برای کاربر کرد (کلیدهای) اصلی در مدل قرار می‌دهد.

مثال



I_o جریان کلید V_{ce} ولتاژ کلید

وقتی کلید وصل است در نقطه a قرار داریم. قطع کلید آنی رخ می‌دهد. یک I_o که جریان کلید کم شود حدود forward می‌شود و ولتاژ کلید به V_{DC} می‌رسد ولی جریان آن I_o است و بتدریج از I_o پائین می‌آید. کم خرنسبایی از سوئیچ ها معیار کار کردن در ناحیه I_o هستیم. حال وقتی موازی با کلید خازن قرار دهیم در این صورت ولتاژ کلید و خازن برابرند. با قطع کلید، این اثر ولتاژ خازن مشاهده می‌شود که جریان شدیدی باید از خازن عبور کند و این جریان از I_o بیشتر است. پس به نفع من غیر منفرجه می‌باشد. این اثر جریان کلید تمام تفاوت جریان کلید و I_o وارد خازن می‌شود و حدود 10 times می‌شود. و شکل ولتاژ جریان کلید طبق شکل قابل می‌شود و از ناحیه SOA کملا فاصله می‌گیریم. هر چه در حرکت بیشتر به سمت عمیق‌تر می‌رویم یعنی است که یعنی تلفات را از دل کلید بیرون می‌کشیم و انرژی را داخل خازن می‌کشیم. می‌کنیم و انرژی خازن به V_{DC} می‌رسد بنابراین به نظر می‌رسد مشکل در لحظه a که کردن حل شده است و خیلی از مواقع که

Subject

Date

انرژی خیلی قابل توجه نیست و یا سرعت زیاد است. باید خازن نه موازی با سوییچ مشکل حل می شود و همان اضافی هم نمی توانیم. یکی از کارهای این خازن ها، خازن درین سوره می باشد. سوره دلیل است که وقتی ما سرعت را سوییچ میکنیم و ولتاژ آنی که بالا برود را نمی بینیم چون در ما سست خازن وجود دارد و مشکلی که این روش بوجود می آورد این است که وقتی ما سست رو می کشیم CV را داخل ما سست کلیم می شود. اثر این مشکل نبود میتوانستیم خازن را بزرگ کنیم و مشکل عمیق قبل به سمت میا کشیده می شود.

* جلسه دوازدهم - ۸۹/۱۲/۲۲ *

- اگر بخواهیم ترانس این قابلیت کنیم راحت تر است که از CT استفاده کنیم اما اگر بایستیم ترانس بخواهیم و مثلاً خروجی اینورتر بخواهیم اندازه بگیریم سنسورهای مثل سنسورهای شرکت LEM راحت تر است.

اینکه ما سنسور جریان LAS 100 را بررسی میکنیم.

هدف انتخاب سنسور جریان است (بررسی سنسورهای جریان LEM).

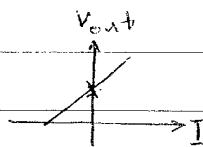
توجه کنید این موضوع در رابطه با تمام عضوهای اثر حال سازند و این تغییر صدا و است

بیا برعکس عبارتند از:

(۱) مقدار ماکزیم موثر جریان (I_{PR})

(۲) مقدار یک جریان (I_P)

تا این یک را میتوانه قدرت کند. اگر جریان را سنسور می عرف کنیم با ۱۰۰ آمپر rms مقدار یک ۱۴۰ A می شود و این ۱۴۰ میدهد که ممکن است مقدار rms جریان تا جزی باشد ولی یک درخت باشد همین دلیل یک را محدود میکنیم.



این سنسور از نوع ولتاژی است

نصورت جریان

نصورت ولتاژ و آنالوگ

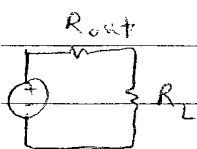
ما این سنسور یک جهته است. یعنی یک نقطه یک جهته میگذرد و باین ولتاژی که تولید میکند روی یک مقیاسی با این است که مقدار صفر را نشانه میدهد.

- اگر بصورت جریان باشد یک پارامتر Measuring Res معرفی میکند که برای اینکه ولتاژ انجام دهیم باید یک مقاومتی

$$I_1 = I_2 \rightarrow 200 \text{ mA}$$

$$I_1 - I_3 \rightarrow 200 \text{ mA}$$

خروجی قرار دهیم که جریان را به ولتاژ تبدیل کند که این مقاومت محدود دارد. برعکس اینکه درجه حرارتی هستیم مقاومتی متفاوتی قرار میدهم.



(۲) مقاومت بار $R_L \geq 2k\Omega$ یعنی جریانی که می کشیم باید از سطح ولتاژ تقسیم بر ۲ کمتر باشد

Subject

Date

دلیل اینکه روی R_L خازن داشته این است که ما خیلی از مواقع برای کاهش نویز پذیری عموماً مقاومتها را پایش می آوریم بنابراین

برای کاهش R_L یک خازن قرار داده است.

مقاومت داخلی خروجی کمتر از $20 \text{ m}\Omega$ میباشد.

درصفت حرارتی هم در تیاسیک نوشته شده است. درصفت حرارتی بدین معنی است که ولتاژ به ازای هر درجه محیطی برابر

تغییر خازن واحد تغییر میکند مثلاً درصفت ولتاژ خروجی در محدوده 85°C تا -40°C عبارت Typ $\frac{\text{ppm}}{\text{K}}$ تغییرات ندارد که

عدد بزرگی است و از این نظر مناسب نیست.

همیشه وضعیت Storage از ambient بهتر است یعنی مثلاً اگر ولتاژ ای میتواند در 50°C میتواند ایبار داری شود

احتمالاً در دمای پایش تری میتواند کار کند یعنی دمای operating آن پایش تر است فقط یک استثنای است که ایبار از

وضعیت عملکرد بهتری دارد. برای هر قطعه دو محدوده تعریف می شود یکی محدوده دمای کاری و دیگری Storage است

یعنی اگر قطعه ای را در یک ایباری بگذاریم این قطعه سالم می ماند یا نه. دلیل اینکه وضعیت operating بهتر است این است که

در operating امکان تبدیل حرارت را داریم یعنی اگر دمای سردیایسیم میتوانیم کنار آن heater بگذاریم و اگر دمای گرمیایسیم

میتوانیم از cooler استفاده کنیم ولی اگر در ایبار داری قرار بدهیم در آن تر است پس حرارتی خیلی خوب می شود به همین دلیل

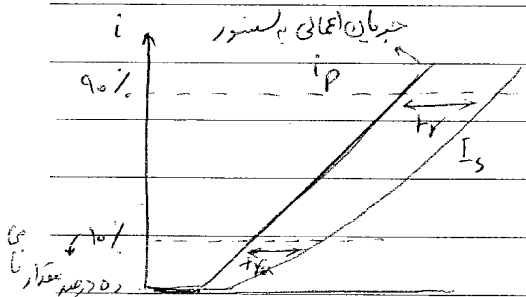
وضعیت Storage از operating بهتر است یعنی در محدوده وسیعتری میتوان ایبار داری را انجام داد تنها استثنا

حالی مثل هواپیما است که وضعیت در ایبار بهتر است.

- دویا رانتر مهم در جدول Accuracy (خطای نسبی) است و موضوع دیگر linearity (یعنی خطای بودن) است.

کمترین درصد و لا در هر است.

- دویا رانتر مهم دیگر زمان واکنش t_R و زمان پاسخ است (t_r)



اختلاف زمانی به ده درصد پایین جریان اول و به ده درصد پایین

جریان ثانویه را Reaction time نویسیم و اختلاف به ۱۰ درصد

پایین جریان اول و به ۹۰ درصد پایین جریان ثانویه را زمان پاسخ نویسیم

طبق تیاسیک $t_r < 50 \times 10^{-5}$ و $t_R < 40 \times 10^{-5}$

بنابراین $\text{bandwidth} = 100 \text{ kHz}$ می باشد.

- الگوریتم استنتاج سنجور:

۱- تعیین مقادیر rms و peak جریان اول

۲- انتخاب نوع ولتاژی و یا جریانی این سنجور

مزیت منبع ولتاژ ساده تر بودن آن است اما مزیت منبع جریان این است که نویز پذیری منبع جریان خیلی کمتر است.

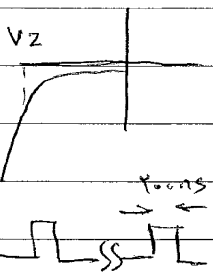
Subject

Date

(۳) دقت و خطای بودن

(۴) زمانهای پاسخ t_r و t_{α}

همکاری برای نت دادن اهمیت مورد (۴): زنی داریم که وقتی می شکند تصفیه می کند. فرض کنید ولتاژ آن $V = 2.0V$ و جریان آن $I = 1A$ است. ممکن است یا اعمال $2.0V$ ، توان تصفیه خوبی نباشد.



اشکال کار اینست که سیم منحنی خیلی تیز است و یک خطای کوچک در V منجر به خطای تغییر شدیدی در I میشود و توان سیم را حتی تأثیر قرار میدهد به عبارت دیگر این وسیله را باید اصلاح کرد کنترل ولتاژ استفاده کرد و باید جریان آنرا کنترل کنیم. علاوه بر این پالسهای این وسیله عرض کمتر از $200ns$ دارد بنابراین این سنسور اصلاً برای قابل استفاده نیست چون t_r این سنسور $200ns$ است.

مثلاً اگر پالس $200ns$ باشد $500ns$ طول میکشد تا خروجی بالا بیاید بنابراین در مثال بالا این سنسور اجرایی نیست و مثلاً در درایور مناسب است و در مورد بالا مثلاً از تکنیک مقاومت استفاده کنیم که هیچ تأخیری ندارد و L هستی آن کم باشد.

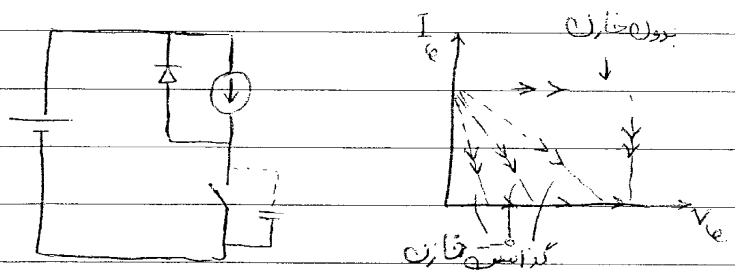
قابلیت های دیگر هم در دست است سنسور عبارتند از مدارهای خروجی

سنسور دیگری که بررسی میکنیم سنسور ولتاژ $100-150mV$ میباشد که یک ولتاژ را میلیی دو تک جریان را در خروجی میدهد که ما باید این جریان را با مقاومت به ولتاژ تبدیل کنیم که این مقاومت برابر $10V$ می باشد. در اینجا هم یک ولتاژ $200ns$ ما داریم که $100V$ است و یک V_m داریم که $150V$ است.

Conversion ratio k_N میباشد در واقع نسبت از ولتاژ ورودی به جریان خروجی می باشد $\frac{100V}{0.001A}$ است و برعکس عملی، تغذیه آن dual است.

بنابراین زمان پاسخ $5ms$ است بنابراین سیم به خیلی خیلی کندتر است. علاوه turns ratio داده شده که نشان میدهد راس ترانسفورماتور می باشد.

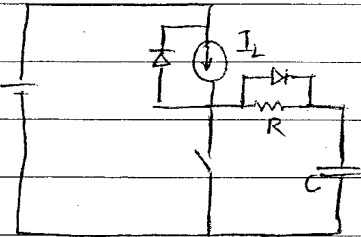
ادامه بحث اساسها



Subject

Date

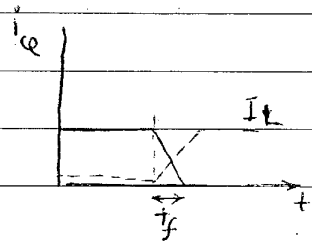
سازمانی مقدار خازن منجر به کشیده شدن به سمت میانی شود. بنابراین وضع در خاموشی کردن کلید بهتری شود. وقتی کلید را روشن میکنیم $C \gg R$ به کلید کلیم می شود و از این نظر اوضاع بدتری شود. برای چون زمان t_{fall} و t_{rise} نسبت به پرورد خیلی کوچک ترند بنابراین انتظار داریم این خازن معقول و حتی اندک خاموشی هنوز کامل کلید، خازن به اندازه جریان بار شارژ شده باشد.



حال میخواهیم در روشن کردن کلید، جریان را محدود کنیم، متوالی از مقاومت R استفاده کرد چون اثر:

ماست $R_{on} \gg R \leftarrow$ تقریباً کل انرژی خازن در R تلف می شود.

بنابراین میتوان فرقی کرد انرژی ای که در سوئیچ تلف می شود مقدار کمی دارد. با اینکار، مشکل تخلیه انرژی حل می شود ولی مشکل قبلی همچنان وجود دارد چون جریانی که وارد سازه R و C میشود روی R افت پتانسیل ایجاد می کند بنابراین ولتاژ کلید و ولتاژ خازن نسبت به زمین خاموش شدن، تلفات سوئیچینگ کلید افزایش پیدا می کند.



برای مقاومت R یک جری قرار میدیم چون اگر مقاومت زیاد باشد حتی اگر بازمان تخلیه به مشکل برخوردیم یا یک ولتاژی که تولید می کند به مشکل برخوردیم.

درست است که RC اضافه ولتاژ ایجاد می کند ولی جری بعضی کارها این اضافه ولتاژ پذیرفته شده است.

برای حذف اثر اضافه ولتاژ، از دیود استفاده میکنیم و از انبار

RC استفاده میکنیم. موقع $\frac{dI}{dt}$ خاموشی شدن دیود مقاومت

را برای پس میگیرد در هنگام $\frac{dI}{dt}$ در مقاومت کلیم می شود.

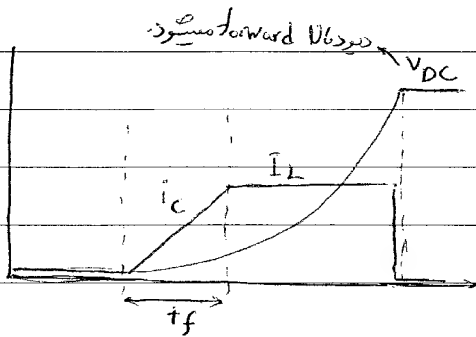
عند زمانیکه دیود یک تاخیر دارد چون قرار است مقاومت را در هنگام on بی پس کنیم به مقدار $\frac{dI}{dt}$ است. بعد هم وقتی دیود هنوز روشن بوده است ولتاژ شارژ شده ایجاد می شود نکته دوم این است که دیود $reverse$ recovery دارد و این مسئله ممکن است مسئله ساز شود.

در تمام مدتی که خازن شارژ می شود دیود عمل می کند و ولتاژ مقدار rms آن با توجه به این تکیس میشود ولی اگر t_{all} کلید مثلاً 100 ns است اگر خازن مثلاً 10 ns باشد و این سرور است میوه که خازن را الکی خیلی بزرگ تر کنیم. بنابراین اثر سوئیچینگ مثلاً 100 ns است خازن احتمالاً در 100 ns و 10 ns کامل شده است. بنابراین دیود هم نسبت به زمان الکی خیلی روشن نخواهد بود. نتیجه این میشود که rms جریان آن خیلی بالاست. $reverse$ recovery مسئله $reverse$ recovery (تا در t_{all} عمل کند) ثانیاً دیود کوچکی تا عبوری حل شده است پس این دیود اولاً باید ذاتاً دیود سریعی باشد (تا در t_{all} عمل کند) ثانیاً دیود کوچکی

۹۲ دیود کوچک fast : 4148 : f_{ns} reverse recovery : ۱۱A : متوسط : ۴A : جریان یک t_f به مشخصه کلید بستگی دارد. فرض بر اینست که مدار در این سریع قطع کرده و کلید بارها را در زمان t_f تخلیه میکند.

Subject

Date



است و دیودهای کوچک معمولاً fast هستند.

هرچه خازن بزرگتر باشد شارژ را رسیدن به V_{DC} بیشتر می شود

در ادامه به محاسبه ضرایب پیرازیم :

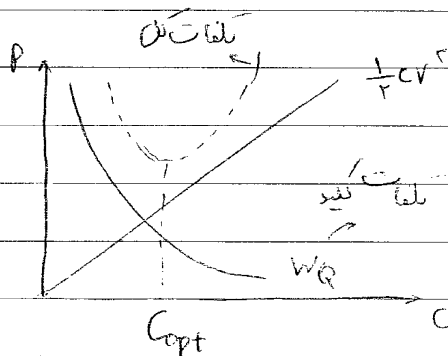
(با فرض تغییرات خطی جریان کلید)

خازن هر چه بزرگتر می شود تلفات سوئیچینگ کم می شود چون طبق شکل بالا در زمان t_f ولتاژ رشد کمتری پیدا می کند اما افزایش خازن باعث بزرگتر شدن $\frac{1}{2} CV^2$ می شود که دو اشکال ایجاد می کند: یکی اینکه این مقدار انرژی را باید در سیکل بعدی تلف کنیم که باعث کاهش بازده می شود و روی توان مقاومت اثر دارد. اشکال دوم دیود است هر چه خازن بزرگتر می شود مدت زمان عبور جریان از دیود بیشتر می شود و تلفات دیود هم بیشتر می شود.

$$\text{جریان سوئیچ} : i_c = I_L \left(1 - \frac{t}{t_f}\right) \Rightarrow i_c = I_L - i_e = I_L \frac{t}{t_f}$$

$$W_Q = \int_0^{t_f} \left(\frac{I_L}{C} \frac{t^2}{t_f} \right) I_L \left(1 - \frac{t}{t_f}\right) dt = \frac{I_L^2}{24C} t_f^2$$

$$\text{توان کل تلفاتی ناشی از off شدن} = \left(\frac{I_L^2}{24C} t_f^2 + \frac{1}{2} CV_{DC}^2 \right) f_{sw}$$



مقاومت عامل برابر محدود کننده ای نیست چون فقط باید توان تلفاتی آن $\frac{1}{2} CV^2 f$ باشد.

$$C_{opt} = \frac{I_L t_f}{\sqrt{12} V_{DC}}$$

$$\text{توان تلفاتی ضایعات} = P_R = \left(\frac{1}{2} CV_{DC}^2 \right) f_{sw}$$

و ثابت زمانی مدار را باید از زمان روشن بودن کلید خطی

کوچکتر باشد تا مطمئن شویم که انرژی تلفات کم می شود.

$$RC \ll DT_s$$

ثابت زمانی مدار اشیاء

$$RC \ll DT_s$$

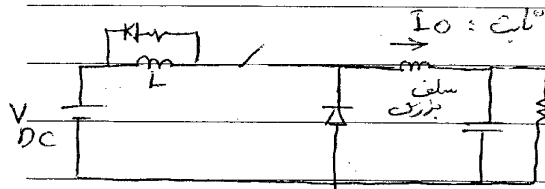
megim

Subject

Date

اسنایر حالت on

توجه کنید در این حالت، ω به جای f شده که افزایش ناگهانی ولتاژ رخ می‌دهد در این حالت افزایش ناگهانی جریان رخ می‌دهد. بنابراین اسنایر حالت on، شبیه با اسنایر حالت off است (با توجه به دوالتی)



برای جلوگیری از پرسش جریان که منجر به این می‌شود که

SOA ناگهان ولتاژ و جریان در on شدن مقدار بیشتری

پیدا کنند این اسنایر استفاده می‌کنیم در این حالت هر چند

asat اسنایر حالت off است در آنجا، از یک خازن برای

جلوگیری از افزایش ولتاژ قرار می‌دهیم در اینجا برای جلوگیری از افزایش جریان از یک سلف سری استفاده می‌کنیم.

وقتی کلید را وصل می‌کنیم جریان سلف شروع به بالا رفتن می‌کند تا وقتی به I_0 برسد، وقتی به I_0 رسید جریان در خود صفر می‌شود.

بنابراین با افزایش سلف L از پرسش جریان در کلید جلوگیری می‌کنیم و میزان تلفات را کم می‌کنیم. مشابه با خازن قلی،

آنجا وقتی کلید را on می‌کنیم انرژی در کلید تخلیه می‌شود در اینجا وقتی کلید را off می‌کنیم انرژی سلف تخلیه می‌شود. بنابراین

یک مقاومت قرار می‌دهیم که انرژی را تخلیه کند. برای اینکه این مقاومت در عملکرد عادی مدار، اشکالی ایجاد نکند در خود سری با

مقاومت قرار می‌دهیم.

مساب با حالت اسنایر RCD

$$f_{sw} = \left(\frac{V_{DC}^2 t_f^2}{24L} + \frac{1}{2} L I_0^2 \right) f_{sw}$$

$$\Rightarrow L_{opt} = \frac{V_{DC} t_f}{\sqrt{12} I_L}$$

$$\frac{L}{R} \ll (1-D) T_s$$

در مورد مقاومت باید

با رعایت موارد بالا و استفاده از اسنایرها سوخته کلیدها بسیار کمتر می‌شوند و تلفات هم کاهش می‌یابد.

اگر مثلاً زمانی که لازم است که سلف جلوی افزایش جریان را بگیرد $10 \mu s$ بگیریم و V_{DC} هم $14V$ و خازن هم $10 \mu F$ باشد

سلف در حدود $9 \mu H$ بود که می‌آید بنابراین در بسیاری از مواقع سلفها و خازنهایی که داریم نقش اسنایر را بازی می‌کنند

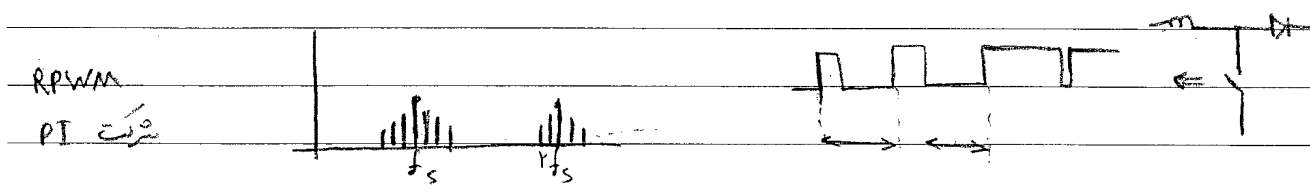
به همین دلیل اسنایر حالت on را کمتر در عمل می‌بینیم ولی اسنایر اول را زیاد می‌بینیم.

Subject

Date

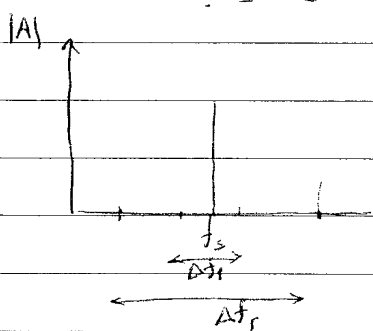
۲۰۰۰ kHz خطی به تدریج به ۱۰۰ kHz می‌رسد تا سرش به ۱۰۰ kHz برسد. با این فرکانس می‌توانیم فرکانس را تا ۱۰۰ kHz بالا ببریم. ولی هرچه فرکانس کلیدزنی بالاتر رود اثر صدایی کاهش می‌یابد ولی اثر تسکینی میل افزایش پیدا می‌کند. بنابراین می‌توانیم بی‌رویه فرکانس کلیدزنی را افزایش داد.

با توجه به اینکه هم تحلیل نویز مستقیم مشکل است و هم اینکه فرکانس کلیدزنی خیلی بالا نداریم مرکز روی نویز داریم. در مدار قبل، بجز فیلتر می‌توان سطح نویز را پایین آورد. با توجه به اینکه نویز PWM است. اثر duty cycle ثابت



باید طیف بصورت بالایی شود. اثر duty cycle تغییر کند، طیف با هم بصورت بالایی است ولی سایه هم دارد. مرکز این طیف روی فرکانس کلیدزنی و معیار آن است. کاری که انجام می‌دهیم این است که بصورت تصادفی به فرکانس را می‌توانیم طوری کنیم که روی کنترل کننده و روی میل اثر داشته باشد. (یعنی این لرزش را کنترل کننده و میل درک نمی‌کنند) ولی از دید نویز اثر قابل ملاحظه ای دارد. بنابراین طیف را روی مقدار زیادی فرکانس پخش می‌کنیم که به این کار RPWM گویند. در حالتی که در تیپ است TNY 264 از شرکت PI را می‌آوریم. این میل فرکانس $132 \text{ kHz} \pm 8 \text{ kHz}$ دارد و روی 132 kHz می‌لرزد و در این ترتیب سطح نویز میل کاهش می‌یابد.

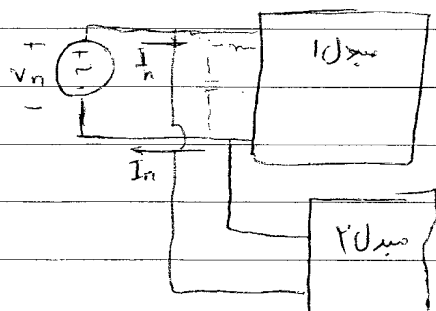
RPWM معایبی دارد که از آن کمتر استفاده می‌شود. هر چه پهنای RPWM را بزرگتر کنیم وضعیت نویز بهتری می‌شود.



اگر فرض کنیم اثر نویز سیگنال ثابت باشد، و بتوانیم محدوده تغییرات f_s و f_c باشد، اثر محدوده f_s باشد، چون اثر نویز ثابت است سطح نویز کاهش پیدا می‌کند. اما بزرگ کردن محدوده محدود تا جایی می‌توان محدود را بزرگ کرد که با طیف مربوط به فرکانس بکری اورنسنگ کند.

حالا در RPWM معلوم است که باید چه فرکانسی فیلتر قرار دهیم.

توجه کنید نویزهایی خود به دو صورت دیراسیبل (DM) و مد مسترک (CM) ایجاد می‌شود.



فرض کنید در مدار مقابل، V_n و I_n نویز تولید می‌کند.

و مبدل ۱ جریانهای مشکند که ولتاژ صغ را خراب می‌کند و

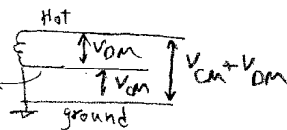
خوسیم بصورت دیراسیبل ولتاژ خراب شده می‌بیند.

و جریانی تولید می‌کند که جریان نویز می‌شود.

باید دقت کرد هر عامل ناخواسته ای در مدار و مبدل را نویز می‌توانیم.

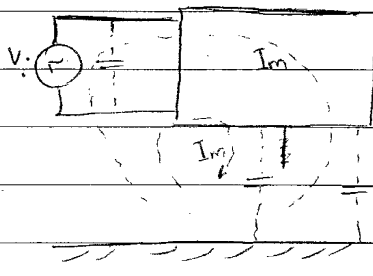
۹۷

hot to neutral \rightarrow DM
neutral to ground \rightarrow CM



Subject

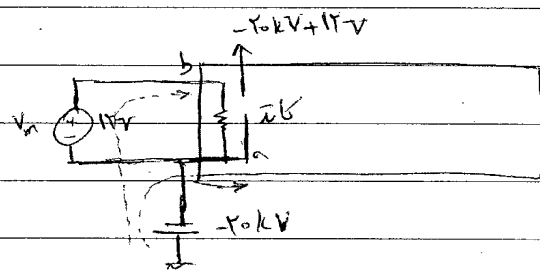
Date



نویز مد مشترک
در مدار مقابل، یک منبع ایجاد نویز و یا یک جریان نویز از طریق هر کدام از سیم ها و دنیای خارج (کمترین آن زمین است) به شود نویز مد مشترک را ایجاد می کند.

باید دقت کرد در ایجاد حالت حالت قبل، فیلتر عیب کاری نمی کند. بنابراین فیلتر تقاطعی یک چیز و فیلتر مد مشترک یک چیز دیگر است.

مثال: از حالت مشابه نویز CM



لامپ های فرستنده میکروویو، کاندیدارو این لا کاند باید یک تیاسیل منفی حلقی بزرگ وصل شود از طریق باید یک هیتر باشند آنرا شرم کند که این هیتر از طریق منبع V_m تغذیه می شود. اثر در سیستم عیبی کاندید مشکلی نیست باید هم $20kV$ و ولتاژ می اندود و دوسیر خواهیم داشت که در شکل داده شده است باید دقت کرد منبع هیچ سیر رفت و برگشتی را نمی بیند بنابراین این منبع برای این مدار هیتر مثل یک منبع ولتاژ CM عمل میکند.

خواهیم دید که بی از منابع هم ایجاد نویز سیستم زمین است یعنی از طریق زمین نویز قابل توجهی ایجاد می شود و ایجاد تداخل قابل توجه میکند. اگر در مدار یک حلقه زمین داشته باشیم این حلقه محل چرخش جریان های CM شدید می شود و چون یک حلقه است ایجاد $\frac{dI}{dt}$ شدید میکند و از طریق چرخه حلقه است $\frac{dI}{dt}$ های خارج هم در آن ایجاد ولتاژ میکند. بنابراین حلقه ای که در آن قرار بوده همه جایی به هم پیوسته باشد، حال نقاط مختلف نسبت به هم اختلاف پتانسیل پیدا میکنند.

در ادامه توجه خود را به نویزهای متمرکز میکنیم:

توجه کنید بی از عوامل بسیار مهم و شایع در بحث تداخل نویزی، سیستم زمین است.

توجه کنید زمین در مدارها و سیستم ها دو کاربرد عمده دارد:

۱. زمین مرجع سیگنال ۲. زمین حفاظتی



در شکل مقابل برای هم A و B دو حال تبادل اطلاعات هستند یکی اینکه هر دو را بفرستند یا به A و B مرجع مسخنی داشته باشند که هر دو

بست به آن level استتال را میگویند.

negin

Subject

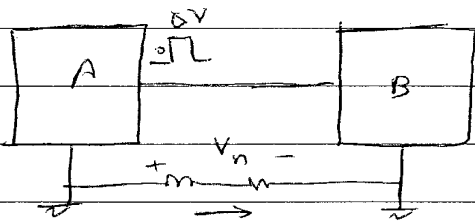
Date



هر زمین حفاظتی : تمام مدارات الکتریکی باید به زمین وصل شوند به دو دلیل : اولاً ممکن است سیم فاز به بدنه وصل شود اگر بدنه زمین نشده بدنه برقرار می شود و خطر آتش فشانند داریم اما اگر زمین شده باشد جفتی وصل فاز به بدنه نمی شود. دوماً اگر سیستم از ولتاژ داشته باشیم روی آن بار جمع می شود و پتانسیل آن بالا می رود و حالت یا خطر عایلی تخلف می شود.

چگونگی زمین بستن مدار داخل می شود :

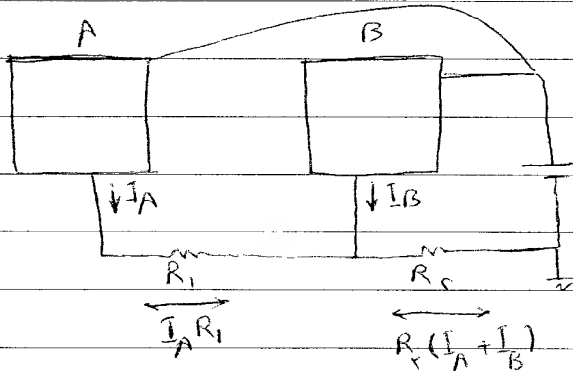
توجه کنید اگر زمین دارای مقاومت و راکتانسی باشد تمام پتانسیل های آن به زمین منتقل می شود.



راکتانسی هم برابر مقاومت است.

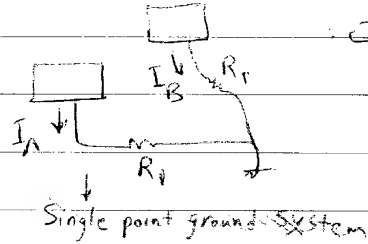
این مقاومت و راکتانسی باعث می شود در اثر عبور جریان به این دو بخش (دو زمین) ولتاژ توزیع وجود پیدا کند. در این صورت سیم A نسبت به زمین خودی صحت میکند. سیم B هم نسبت به زمین خودی دریافت می کند که زمین B، هم نسبت به زمین A به اندازه V_n اختلاف دارد و میتواند عامل ایجاد تداخل باشد.

مثلاً اگر زمین B ۴۷۰۰۰ باشد، پالس دریافتی را همیشه high می بیند و زمین چون IC ها معمولاً بالای ۷ ولت تحمل ولتاژ ندارند میسوزد.



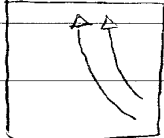
* مثال :

نوع سیم مدار A، به تغییرات ولتاژ حساس است و مدار B یک مدار آلود است. به برای حل مشکل، سیم های مقاومت های R_1 و R_2 را انتخاب می کنیم و منظور کنیم.



راه دیگر صورت زیر است : (تبدیل کردن سیم ها)

← اینجا بسیار سخت و تقریباً محال است. صحت عین مدارها قابل تفکیک نیستند و در ضمن سیم ها طولانی می شوند باعث افزایش R_1 و R_2 می شود.





Subject

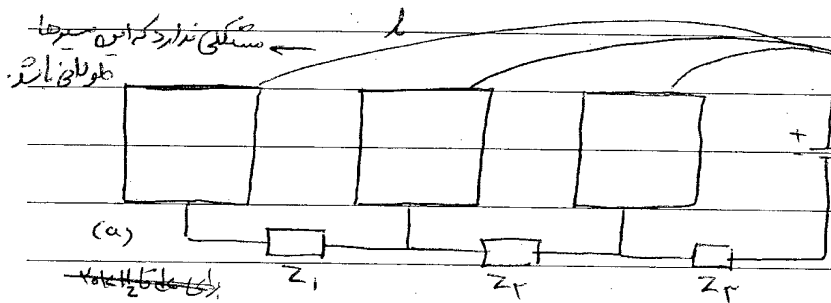
جلسه چهاردهم - ۱۹/۱/۹۰ *

Date

مادامیکت هاشمی الکترونیک و غناطیسی:

در ادامه به بررسی انواع و ویژگیهای سیستمهای زمین عنوان میکنیم از منابع ایجاد تداخل می دانیم
الف) زمین سری: در این حالت، بخشهای مختلف مدار جریان ترانزیستوری را که از منبع کشیده اند در طول یک مسیر مشترک
به منبع برمیگردانند
ج) بسیار ساده است

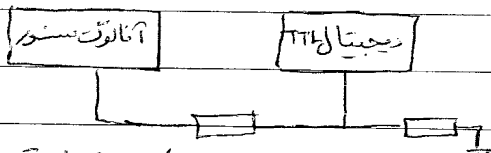
X دلیل وجود جریانهای با ویژگیهای مختلف و بعضاً مسئله دار از نظر EMC می تواند عوامل ایجاد نویز باشد.



طبق شکل، وجود اسپاس ها باعث
میشود بین مراجع اختلاف پتانسیل
پوجود بیاید

- توجه کنید در بسیاری از موارد، بیشتر از مقاومت Z ها اندوکتانس آنها اهمیت دارد (بخصوص در فرکانسهای بالا)

مثال

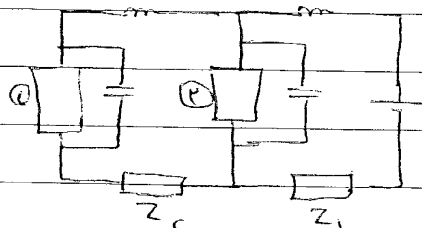


توجه کنید در مثال اخیر، مدار دیجیتال TTL دارای جریانهایی با دامنه بسیار زیاد است، با کم فرکانس تغییرات آن بالا
است و اندوکتانس خط زمین بسیار مهم می شود.

عنوان یک راه حل در این شرایط با این کردن خط زمین میتوان اندوکتانس را کاهش داد و با تقویت جوی مدارهای
مختلف نسبت به منبع زمین از میزان افت گانسیه میشود.

توجه کنید در این حالت و همان حالتی دیگری مسائل بهی مانند کم کردن طول مسیرهای زمین شما باید رعایت شود.

مثال



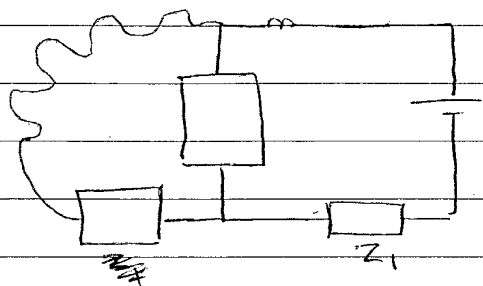
دلیل اینکه در مدار (a) تنها با طولانی شدن مسیرهای Z مشکلی نداریم بلکه
از این کار استقبال میکنیم چون میتوان با گذاشتن عناصر طبق شکل
ویژگی فیلتر low pass تشکیل میشود.

این فیلتر در مد تقاضای عمل میکند.

Subject

Date

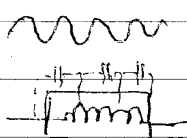
توجه کنید در این مثال این برداشت می شود که اگر بتوان با افزایش طول مسیر Θ منبع، طول مسیر Θ را کم کرد از نظر مسائل زمین سری بسیار مناسب است (بسیار کم وقتی که طول دو طرف یکی است) پس علامت منیم طول مسیر برآیند منیم مقدار شود ولی مسیر رفت طول شود اشکالی ندارد و ما از سلفهای مربوط به مسیر رفت استقبال میکنیم و حتی بعضی برای جلوگیری از مرور مشترک خودمان سلف اضافه میکنیم.



طبق شکل با تغییر محل قرارگیری Θ طول مسیر مثبت منبع افزایش پیدا کرده و عرض امپدانس Z حذف شده است. حالت جدی بعضی بوری این است که محل Θ را هم تغییر دهیم که اگر اینطور امپدانس Z هم حذف شود.

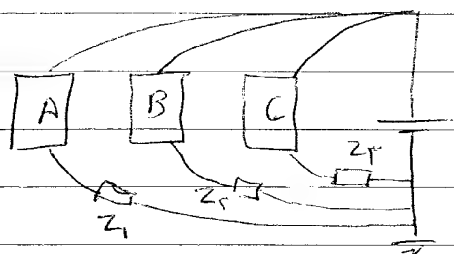
توجه کنید این کار (افزایش طول مسیر مثبت) نباید بصورت بی رویه و غیرعادی انجام شود. یک دلیل این است که افت پتانسیل ایجاد می شود و از این مهم تر، این است که وقتی طول زیاد می شود سیم مسیر تبدیل به آنتن می شود و شروع به تشعشع میکند.

طول مورد نیاز



از جهت تامین سلف مورد نیاز به طول متقابل نیاز داریم و همین و همین برای ایجاد سلف طول را مشخص کرده کرد طبق شکل و یا میتوان از طریق سلف با هسته فروغناطیس این کار را انجام داد. انگیزه کدام بهتر است بستگی به این دارد که این سلف قرار است چه نوعی باشد. فرکانسی را قرار است حملی آن را بگیرد. بستن هسته فرکانسی سیم پیچ طبق شکل میبایست. در فرکانسهای بالا، مشخص فرکانسی بایستی می آید. دلیل این امر این است که بین حلقه های سیم پیچ خازن وجود دارد و در فرکانسهای بالا، این سلفها می شود در خازنهای سلفها بسیار این نسبتها این یک فیلتر π است و یک مسیر را برای عبور فرکانسهای بالا تولید می کند.

بسیار زمین سواری: در این حالت هر مدار و یا بخشی از آن یک مسیر مجزا به سوی منبع مستقل می شود.



استحاطی از طریق زمین و بصورت هدایتی به متقابل می رسند. اجرای آن در عمل بسیار مشکل و گاهی غیرممکن است. منظور از مختلط علی بنوری

محدودیتها: محدودیتهای طول محدودیتهای PCB

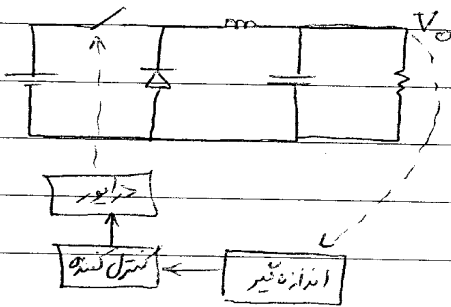
Subject

Date

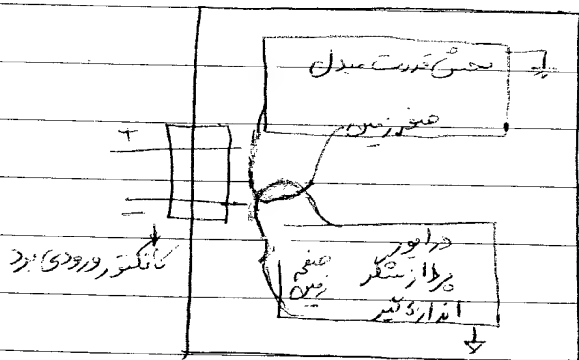
ج- زمین ترکیبی: برای اجزای این زمین، مدارها را دسته بندی میکنیم
 مدارهای آنالوگ کم توان - مثل سنسور که عموماً برای نویز حساسند
 مدارهای دیجیتال کم توان
 مدارهای پرتوان آلوده - انواع مبدل های الکترونیک قدرت
 پس هر کدام را در داخل بصورت سری و در اتصال هر گروه منفی منبع بصورت موازی عمل میکنیم

صفتی زمین: در این نوع زمین، حالت جدی پس کردن زمین سری می باشد. در این حالت مسیر دسترسی، دارای حرکتی
 پیدا بوده و بصورت یک صفتی در می آید. توجه کنید اگر چه در این حالت مسیرهای دسترسی مدارهای مختلف، ممکن
 است مشترک باشند اما دلیل است، از آنها نتیجه میتوانیم بهرود EMI کمک کند.

نتیجه گیری: مدارهایی که ویژگی مشترک از نظر EMC دارند را باید صفتی زمین به هم متصل کرد و بعد این صفتی زمین
 را بصورت مجزا به منفی منبع وصل میکنیم.



* اتصال تبدیل DC/DC:
 مدارهای مختلف را اختلاصی میکنیم
 مدار اندازه گیر احتمالاً یک مدار کم توان و مقاومتی دارد
 مدار کنترلر کم یک مدار حساس است و هدف از آن از
 بالایی بهتری است.
 مدار درایور که level ولتاژ آن کم است و بی جریان
 آن بالا است و فرکانس تغییرات آن هم بالا است.
 در تبدیل که مدار آلوده است.



در PCB دو منطقه در نظر میگیریم
 طبق شکل، یکی نیز نزد قرار میگیرد و دیگری روی برد مسود و با هم
 ارتباط جریانی ندارند و باید حداقل مسیر به منفی منبع را بدیم.
 و مدارهایی هم که داخل هر منطقه قرار دارند از نوسان خیلی
 کمی میبینند.

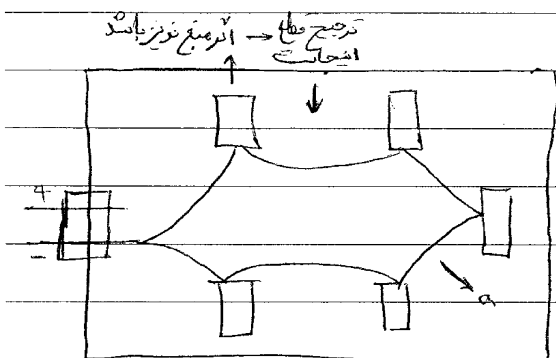
یک تیر را در پرتیل می توان دو تکه کرد : بین آنها مقاومت می گذاریم . و مقاومت را صفر می گذاریم : جدا کردن زمین

۷۲

Subject

Date

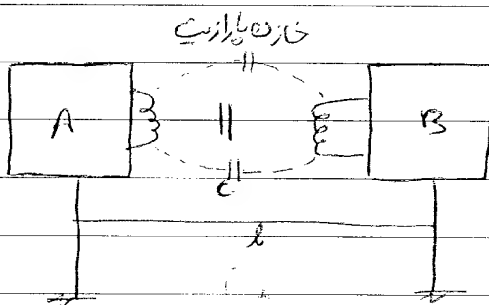
حلقه زمین : توهم کنید وجود یک حلقه هادی با امپدانس کم باعث تولید یک تیر برده خوب برای تیرهای حفه ها و حفاظت می شود . با توجه به یک منبع تولید سلف فرکانس بالا در این حلقه ، ولتاژ تیرزی القایی می شود که باعث تفاوت ولتاژ در نقاط مختلف شده و الکترون جریان تیرزاغلی و یا مد مشترک تیرها تیرزی می کند . گفتیم که چند نوع زمین داریم و ایده آل ما این است که مدارها را دسته بندی کنیم و مدارهای یک تیر را بر اساس صفت زمین خاص قرار بدهیم . و این تیرها را از طریق تیرهای جداگانه ای به صفتی منبع متصل کنیم .



از طریق شکل یک سری بحث مداری در مورد دانسته باشیم . اگر هم را به مرجع وصل کنیم یک سری بوجود می آید که فقط امپدانس و مقاومت خیلی کم ندارد بنابراین هر $\frac{d\phi}{dt}$ در داخل این داخل ، ولتاژ ایجاد تیر می کند و ولتاژ تیرزی باعث ایجاد یک جریان قابل توجه می شود . بنابراین در مدارها حتماً باید کاری کرد که حلقه زمین قطع شده باشد و اجازه چرخش جریان در حلقه زمین را ندهیم . باید دقت کرد زمین

محل تیرت جریان است اما نباید جریان چرخشی در زمین بوجود بیاید . بنابراین در شکل بالا ، باید تیر را قطع کرد . سیری را باید قطع کرد که با قطع سیر زمین از یک طرف ، از سمت دیگر امپدانس زمین بالا نرود و مشکل داخل بوجود نیاید . و زمین به زمین سری تبدیل نشود . بنابراین ترجیح این است که از قسمت آخر قطع کنیم که اتصالات به حداقل برسد (از به)

روشهای قطع حلقه زمین :



الف) استفاده از آلان اینزول کننده :

در شکل مقابل ، حلقه زمین ایجاد می شود و

در آن یک ولتاژ تیر ایجاد می شود .

حالت قطع حلقه زمین ، از تیرا نفوذ

استفاده می کنیم و مشکل را برطرف می کنیم .

برقرار می کنیم . باید توجه کرد A و B به یک

زمین وصل اند یعنی A و B اینزول از هم نیستند ولی سیر زمین را قطع نکردیم (مدار را قطع نکردیم) . بجای تیرا سیر می کشیم از این کوپلر استفاده کنیم و قطع زمین را با این وسیله انجام دهیم .

در عمل باید دانستیم که تیرا یک تیرا کوپلر ، مشکل حل نمی شود . در عمل تیرا کوپلر خازن پارازیتی دارند و سیری بوجود

می آید و یک جریان مد مشترک در حلقه زمین سیر آن به هم می شود . بوجود می آید و عامل ایجاد تیرزی می شود .

کم کردن این اثر ، دو بخش را از طریق خازن C وصل می کنیم . این خازن از خازنهای پارازیتی خیلی بزرگتر است (مثلاً $100\mu F$)

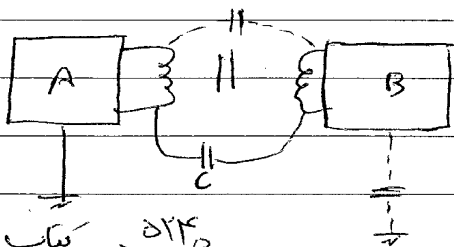
Subject

Date

بنابراین مطمئنیم که جریان مد مشترک همانا از خازن عبور میکند بنابراین میتوانیم برای هدایت کنیم جریانی را از جایی هدایت کنیم که سطح نویز ایجاد شده در مدار را کاهش دهد و اگر هم جریانی جزئی بماند در خازن ایجاد شود سطح حلقه زمین کم شده است که این بل خازنی نویز کم میکند و تکنیک برای کم کردن مد مشترک در ترانسهای اینده ان می باشد.

تجربه در سایت شرکت P.I : Application note

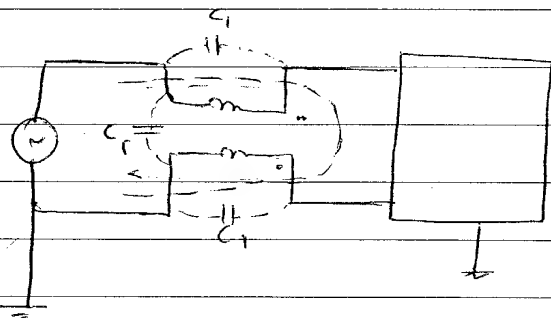
AN-15 مربوط به EMI : روی یکی از قسمت ها خازن را نشان می دهد.



اگر مدار B از ولتاژ باشد همچنان به خازن C نیاز داریم چون B از طریق یک خازن به زمین یا زمین بار زمین در ارتباط است بنابراین مد مشترک میتواند تولید شود.

۵۲۴ → کتاب ۵۲۴

ب) استفاده از چوک طوی یا بالی : (Balun)



جریان منبع طبق خط چین می رود و بر میگردد و چون از سر نقطه دار و ولتاژ خارج میشود و سر نقطه دار وارد میشود شارها هم تیرا کیفیت میکنند و اگر کوپل ۱۰۰ در ۱۰۰ باشد، غلاف هیچ اندوکتانس در مسیر تقاضای دیده نمی شود.

اما اگر جریانی مد مشترک تولید شود چون در یک جهت هر دو را تحت تاثیر قرار میدهد اندوکتانسها و شارها هم تیرا را خفیف نمی کنند و در مسیر جریانی شیک، انکسار کاملاً قابل توجه و بزرگ قرار میگیرد و باعث افزایش مقاومت حلقه زمین می شود.

نکات باله:

اولاً دویم پیچ یکی در بالا و یکی در پایین می باشد بنابراین از ولتاژ سورت باید رعایت شود.

برای اینکه کوپل ۱۰۰ در ۱۰۰ باشد، دویم پیچ را لای هم تیرا می پیچیم، نتیجه این میشود که خازنهای پارازیتی حلقه ها (C) و C بسیار قابل توجه می باشد بنابراین احتیاط این وجود دارد که در ترانسهای بالا خاصیت اندوکتانس خود را از دست ندهد و هم خازن تبدیل شود.



۱۰۰ kHz

پس بهترین عامل در انتخاب این اندوکتانس آن نیست نکته مهم کوچک بودن خازن های پارازیتی است. توجه کنید در مورد یک باله نکته خیلی مهم خازنهای پارازیتی و عبارت دیتا شیت ترانس برای باله است که اندوکتانس

۱۵۲ و ۱۵۲ → کتاب ۵۲۴ → مطالب تکمیلی

→ inductor) should face the low impedance load (the LISN), and the low impedance filter element (the capacitor) should face the high impedance source (the power supply).

۷۴

Subject

جلسه پانزدهم - ۹۰، ۱، ۲

Date

هفته اول اردیبهشت: کونفرانس دوم: تمرینات ۴ و ۵

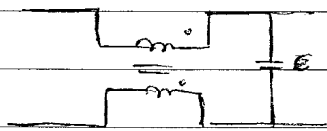
هفته سوم: کونفرانس سوم: تمرینات ۸ و ۹: EMC و حفاظت

هفته اول خرداد: کونفرانس چهارم: تمرین ۹ و ۱۰: PCB، راه اندازی حرارتی

ادامه بحث نویزهایایی:

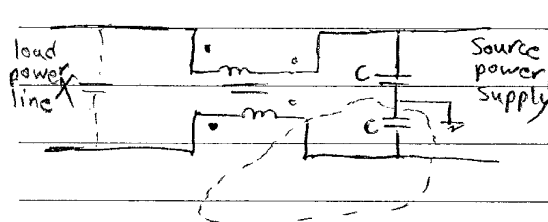
ادامه فیلتر Common mode: تستیم یکی از روشهای حذف نویز CM استفاده از بالون است.

نکته مهم در بالون: خازن پارازیتی یا بهیای باید آن بود



توجه کنید که ولتاژی برای هدایت جریان CM، این فیلتر را بصورت فیلتر پسیو گذر در می آورند یعنی خازن C را قرار میدهند تا امپدانس برای نویز

CM بوجود بیاید.



از دیوناه دیفرانسیل یک فیلتر پسیو گذر داریم. ولی چون نویز CM، پسیو نویز و یکی از این خطوط و یا هر دو این خطوط موجود می آید بنابراین یک

مسیر زمین باید مهیا کنیم پس خازن را دو تیکه میکنیم. بنابراین مسیری طبیعی شکل برای هدایت نویز بوجود می آید که تا حد امکان کمتر مبدل

را تحت تاثیر قرار میدهد.

نویز

Generic power line filter topology

توجه کنید خازنهای C در صورت انتقال به شبکه AC حداکثر ولتاژ فاز را تحمل می کنند

بنابراین از کلاسهای خازنهای Y می باشد. (Y نشان دهنده کلاس ولتاژ خازن

است. چرا این مورد برای ولتاژ فاز مناسب است.)

For common-mode noise, the power supply is a high impedance source (a small parasitic capacitance) and the LISN is a low impedance filter load. For maximum attenuation, the high impedance filter element (the

کلاس X ← ولتاژ خط را باید تحمل کنند.

به طور دائم ۱۵۰۰ V
۶۰۰ ۴KV

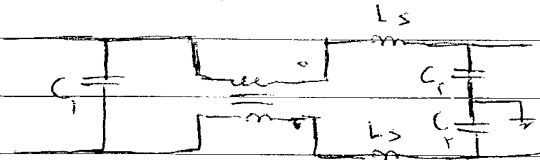
از خازن X را بلد داریم، آیا نویز نویزهای دو سر خط Differential توسط عبول با حذف فیلتر خیر، چون در حالت ایده آل

امپدانس آن صفر می شود (در حالت دیفرانسیل) بنابراین تنها امپدانس خود مبدل را می بیند. بنابراین بهیای باید

آن تراست خیلی بالایی شود. (چون L و R ی کم در مسیر می بیند مربوط به مبدل است و خیلی اغیز است) بنابراین

احتمال تضعیف نویز کم است چون ممکن است نویز در این بهیای باید قرار گرفته باشد.

توجه کنید برای حذف نویز تقاضای آنرا بالون ایده آل باشد. امپدانس سری فیلتر صفر خواهد شد. بنابراین لزوم استفاده از سلفهای



سری در اینجا وجود دارد.

سلفهای سری یا در شکل، در حالت تقاضای امپدانس

سری می شوند و یک فیلتر تقاضای تشکیل می دهند (بهیای

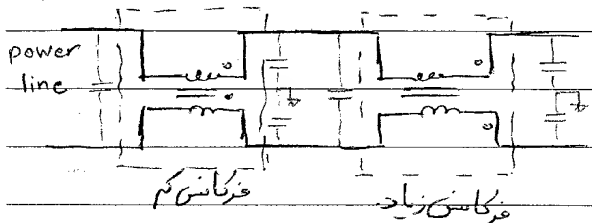
خازن X)

Subject

Date

در این حالت ترکیب $\frac{1}{2}$ و $\frac{1}{2}$ فیلتر تقاضای را کم مانع تریبی نویز تقاضای مدول به مشکلی می شود در این فیلتر می دهد.
 در بسیاری از کاربردها هر چند می توان از سلف بهره مندی به عنوان $\frac{1}{2}$ استفاده کرد اما ترجیح داده می شود که $\frac{1}{2}$ را
 بصورت غیر آنالوگ قرار داد چون پهنای باند عملکرد سلف های نسبتی بسیار پایین است بنابراین آن نویز فرکانس بالایی
 نباید استفاده از سلف نسبتی فایده ای ندارد.

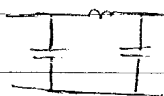
توجه کنید در صورت پهنای باند مناسب با این می توان از سلف نسبتی آن بعنوان $\frac{1}{2}$ استفاده کرد.
 توجه کنید در صورت وجود پهنای باند وسیع نویز استفاده از چند (معمولاً دو عدد) فیلتر سری با هم مجاز می باشد.



بالایی که در فرکانس کم تضعیف خوبی ایجاد می کند نیاز مند این است
 این ولتاژهای بزرگی داشته باشد و طبیعتاً به هم همین دلیل خازنهای
 پارازیت آن افزایش پیدا می کند و پهنای باند آن کم می شود و دست
 چیر برای فرکانسهای پایین استفاده می کنیم و سمت راستی که در
 فرکانس بالا کار می کند نیاز نیست این ولتاژهای بزرگ داشته باشد چون ω بزرگ است (یعنی زیاد است) پس این ولتاژهای
 آن کمتر از سمت چپ است.

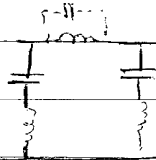
توجه کنید خازنهای C_p از یک طرف به زمین متصل می باشند و بنابراین جریان نسبتی آنها به زمین نباید از حد جریان مجاز
 عبور کند (مثلاً حدود ۱۰۰ mA) بیشتر شود و بنابراین یک شرط مهم برای افزایش خازنهای در این فیلتر به سمت می آید که در نتیجه
 افزایش تضعیف فیلتر نیاز به افزایش سلف خواهد داشت.

با اعداد میر سستینال اصلی ایجاد است می کند و باعث آنرا باید قابل صورت نظر باشد سستینال اصلی این را نباید دور
 از اینجا محدود و $\frac{1}{2}$ دوست می آید هر چند در $\frac{1}{2}$ کوچکتر و $\frac{1}{2}$ را بزرگتر کنیم همان عدد پهنای باند را می دهد بنابراین در مثال
 این است که $\frac{1}{2}$ را هر چه ممکن است کم و $\frac{1}{2}$ را هر چه می توانیم زیاد کنیم در این صورت در میر سستینال تضعیف
 قابل توجهی نداریم اما چرا اینکار را می کنیم؟ به دلیل پارازیت بالایی.
 خازنها از سمت H و سلفها از سمت H می باشد.



فرکانسهای بالا

توجه کنید مدل یک فیلتر $\frac{1}{2}$ در فرکانسهای بالا بصورت زیر می باشد.
 بنابراین برعکس انتظار در فرکانسهای بالا نه تنها عملکرد پایین ندارد
 بلکه در عمل بصورت بالا آن در عمل خواهد بود.

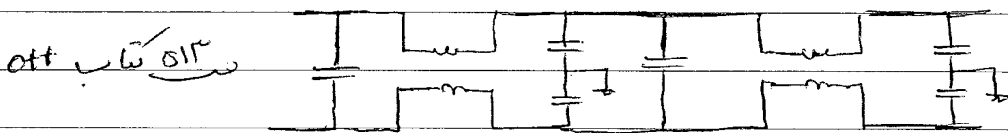
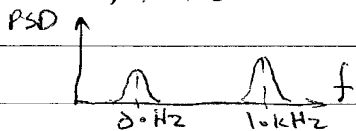


بنابراین فیلترهای $\frac{1}{2}$ که در میر در فیلتر اصلی به جهت ایجاد تضعیف قرار می دهیم بدلیل همانهای پارازیت در فرکانسهای بالا
 بالا آن در می شود بنابراین به هیچ وجه روی میر نویز اثری ندارد بنابراین همانهای پارازیت بسیار مهم اند.

Subject

Date

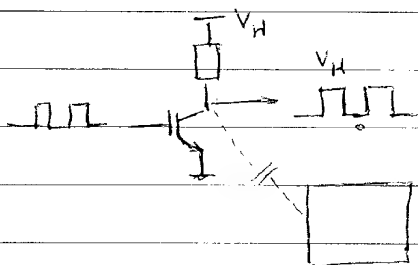
عنوان یک مثال از مواردی که فیلتر دو طبقه مورد نیاز می باشد از ASD ها می توان نام برد Adjustable speed drive
در اینورتهای موتورهای بزرگ دارای این ویژگی هستند که حتماً یک مولفه فرکانس پایین دارند و یک مولفه فرکانس بالا دارند که
همان عاملی است که شکل موج را ساخته. بنابراین در ASD ها نیز حتماً دو تکه است و یک مولفه غالب فرکانس پایین
و یک مولفه غالب فرکانس بالا دارد و حتماً مجموع از فیلتر دو طبقه استفاده کنیم. چون دو فرکانس خیلی با هم تفاوت دارند.
چیزی که باعث می شود فیلتر در فرکانس بالا عمل کند نگاهش اندوختنی است.



فیلتری که در فرکانس بالا کار میکند در فرکانس پایین تضعیف خوبی ندارد چون در فرکانس ۵۰ Hz، امپدانس آن کم است
و بنابراین فیلتر را طبق شکل بالا دو تکه میکنیم.

بحث سلف کردن.

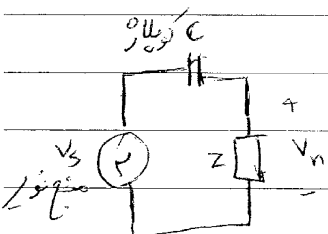
تویم کنید سلف کردن یعنی حذف نویز از سیرهای که براحتی دیده نمی شوند. (مثل خطوط AC در نویزهای مشخص نیستند)
فرض کنید نویز را درست انتخاب کردیم، فیلتر درست گذاشتیم اما آنها را مناسب انتخاب نکردیم. حالا میدانی داریم که می توان نویز را بیشتر
می توان از طریق سیرهای دیگر مدار کوپلر انجام دهد و یا می توان از طریق کوپلرهای خواسته به جایی نویز تزریق کند. یا سلف کردن نویز
را از سیرهایی که براحتی دیده نمی شوند حذف میکنیم.



مسئله: در مدار مقابل، وجود یک خازن پارازیت سه دو مدار باعث می شود
وجود یک خازن $\frac{dv}{dt}$ تولید شده، جریانی در خازن تولید کند
و به مدار تزریق جریان انجام شود و باعث می شود نویز بگیرد.
این سیر واضح نیست ولی مثل ایجاد نویز است. زیرا
این نویز را نگاهش می دهد.

تویم کنید که کوپلر الکتریکی را با خازن کوپلر و کوپلر مغناطیسی را با سلف کوپلر مدل میکنیم.

مسئله:



نموده نویز

$$V_n = \frac{Z}{Z + Z_c} V_s$$

و نویز که روی تیر وجود دارد

از طریق منبع نویز

V_s مثلاً کلکتور ترانزیستور است

V_n هر نقطه در مدار که می تواند قابلیت

جذب نویز داشته باشد و یا نویز

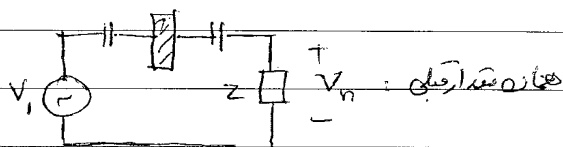
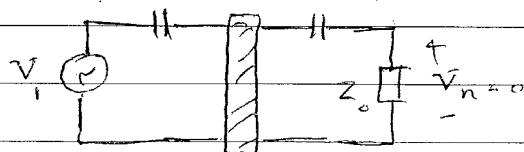
ما بهش به درآید (وجود نویز در آن)

negin

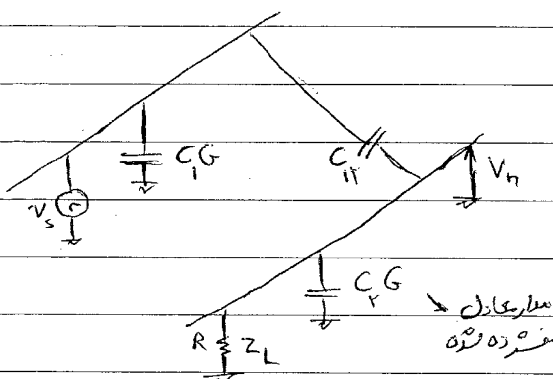
Subject

Date

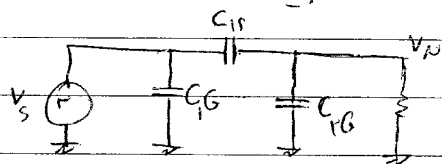
اثر سلفی وجود داشته باشد:



ملاحظه کنید مدار اخیر نشان میدهد که سلفی باید حتماً به یک مرجع (که عموماً زمین مدار است) وصل شود تا اینا توجه کنید که وجود هر مسیری که سلفی را نبیند باعث وجود نویز خواهد شد. (مثل خط جیب در شکل بالا) در ادامه مدار برای تشخیص ترکیب کوپلاژ خارجی را بررسی میکنیم.



بر مدار قابل یک منبع تولید نویز داریم که این منبع باز زمین یک خازن پارازیت C_{1G} را تشکیل میدهد یک تقریبی داریم که با منبع خازن C_{2G} را تشکیل میدهد. بار برابر R است و عمل کوپلاژ توسط C_{12} انجام میشود. با احاطه و نشان V_n عوامل مؤثر بر نویز را بررسی میکنیم.



$$V_n = \frac{(R \parallel Z_{C1G})}{(R \parallel Z_{C1G}) + Z_{C12}} V_s$$

$$V_n = \frac{j\omega [C_{12} / (C_{12} + C_{2G})]}{j\omega + 1 / R(C_{12} + C_{2G})} V_s \quad R \ll \frac{1}{j\omega (C_{12} + C_{2G})} \Rightarrow V_n = j\omega R C_{12} V_s$$

راهمای های کم کردن V_n (ولتاژ نویز):

- ۱- دور کردن دوکس (مولد نویز و گیرنده نویز) با افزایش Z_{C12} باعث کاهش V_n می شود.
- ۲- کم کردن بار R باعث کاهش نویز می شود. بنابراین هر چه مقدار امپدانس گیرنده کمتر شود چند نویز آن کم می شود. پس دلیل مزه مداری عبور است دستی امپدانس گیرنده را کاهش میدهیم (مثلاً در ورودی opamp).
- ۳- خازن C_{2G} که خازن کوپلاژ گیرنده باز زمین است هر چه قدر افزایش یابد ولتاژ نویز را کمتر می کند. اینکار با نزدیک کردن گیرنده به زمین انجام می شود. ← با سلفی کردن.

۴- در این مدل به نظر می آید که C_{1G} اثری روی نویز ندارد، بنابراین تغییر محل مولد نویز نسبت به زمین اثری روی V_n ندارد. (۱) توجه کنید در عمل نزدیک کردن مدار به زمین (افزایش C_{1G}) دلیل کاهش V_s روی V_n اثر مثبت (کاهش) دارد.

$$\text{if } R \gg \frac{1}{j\omega (C_{12} + C_{2G})} \Rightarrow V_n = \left(\frac{C_{12}}{C_{12} + C_{2G}} \right) V_s \rightarrow \text{مستقل از فرکانس / نریز از حالت قبل}$$

Subject

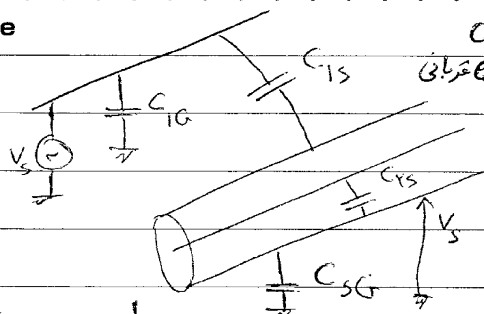
Date

خازن سگم به زمین: C_{SG}

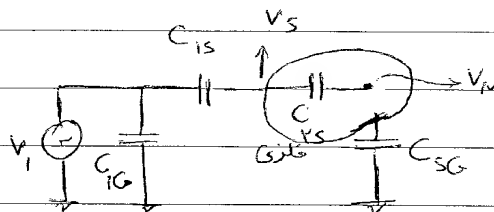
خازن اولی به سگم: C_{IS}

خازن سگم به زمین یا C_{SG} خارجی

اثر سگم بر کوپلر خارجی:



مدل مدار



کپرنده را داخل سگم

فقدانی قرار میدهم

$$در این حالت: V_N = V_S = \frac{C_{IS}}{C_{IS} + C_{SG}} V_1$$

جریان C_{IS} عبور می کند

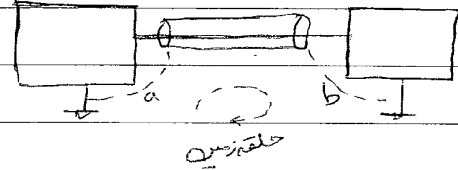
بنابراین زمین نکردن سگم باعث بهبودی در V_N می شود

با زمین کردن سگم $V_N = V_S = 0$ بنابراین تمام جریان کوپلر خارجی از طریق سگم به زمین می شود و سگم داخل سگم

آنها می بیند. بنابراین باید سگم را حتماً زمین کنیم

مدل بالا همان مدل قبلی است اما سگم C_{SG} شده است.

زمین کردن سگم



در شکل مقابل، سگم قرار است بین دو سمت ارتباط برقرار کند و

باید سگم هم بین این دو قرار بگیرد. و سگم را هم باید زمین کنیم

اینکار را می توان از طرف a یا b و یا هر دو و با انجام داد و یا

بین راه زمین کرد. به راه را کنار میگذاریم چون اجرای آن مشکل است. اثر از دو طرف زمین کنیم طبق شکل حلقه زمین تولید می شود

و قابل قبول نیست پس:

بدلیل جلوگیری از حلقه زمین سگم را فقط از یک طرف به زمین متصل میکنیم. در این حالت عملکرد سگمی خود را دارد

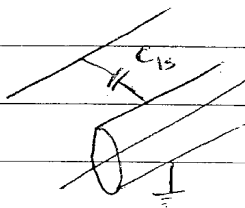
همین تمام سگم در پتانسیل زمین قرار میگیرد. بنابراین تمام خارجیها به زمین تر میشنند می شود.

وقتی فرکانس خیلی بالا برود این خطوط که فرکانس هم برای سگم پتانسیل هستند درست نیست و این اتفاق می افتد

است چون لازم نیست فرکانس خیلی بالا برود. کابل هم طولانی شود معادل این است که در عایق کوتاه فرکانس بالا رفتن است

بنابراین اثر ابعاد مدار در مقابل موج قابل توجه می شود جهت های دیگری پیش می آید که بعداً بررسی میکنیم

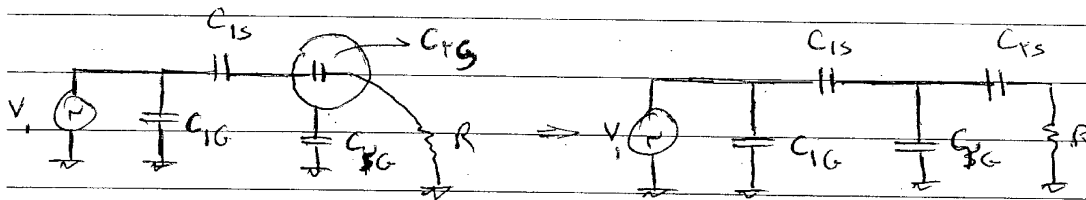
$$\text{if } R \rightarrow \infty \Rightarrow V_N = \frac{C_{IS}}{C_{IS} + C_{SG} + C_{SG}} V_1$$



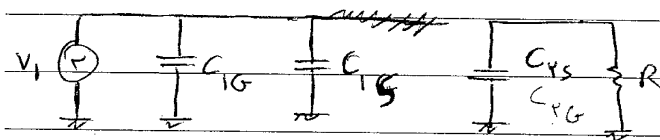
با قرار دادن سلف در حالت ایده‌آل، نویز ضعیف می‌شود.

توجه کنید در مدل کپسیتور شده مقاومت بار بی نهایت فرض شده بود.

اگر مقاومت بار بی نهایت نباشد یعنی مقدار محدود R مدار معادل بصورت زیر خواهد بود:



توجه کنید مجدداً در این حالت اگر سلف زمین نشود روی R ولتاژ نویز خواهیم داشت، اما اگر سلف را زمین کنیم:

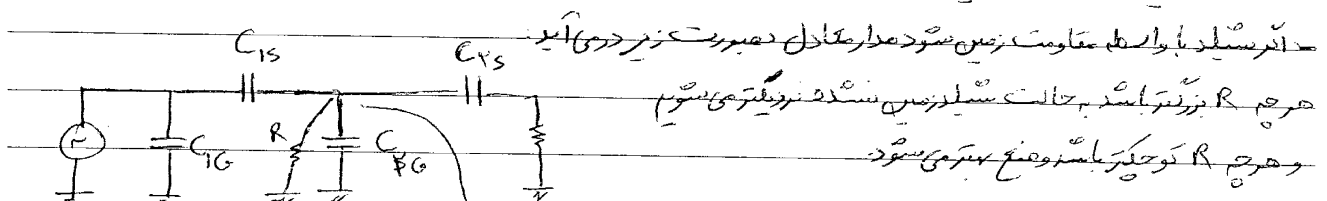


بنابراین ولتاژ نویز روی بار (R) صفر می‌شود، نتیجتاً اینکه در صورت قرارگیری کامل سیم تیر نه نویز در داخل سلف و زمین

کردن مناسب آن، نویز کوپلر الکتریکی صفر می‌شود.

بنابراین اولاً سلف باید حتماً زمین شده باشد که بخشی از مکانیزم زمین کردن در قبل کپسیتور شد.

دوماً برای زمین کردن سلف یک مسیر مناسب پیدا شود.



اگر سلف با واسطه مقاومت زمین شود مدار معادل بصورت زیر در می‌آید:

هر چه R بزرگتر باشد به حالت سلف زمین شده نزدیکتر می‌شویم.

و هر چه R کوچکتر باشد وضع بهتر می‌شود.

یا احتمال کمی

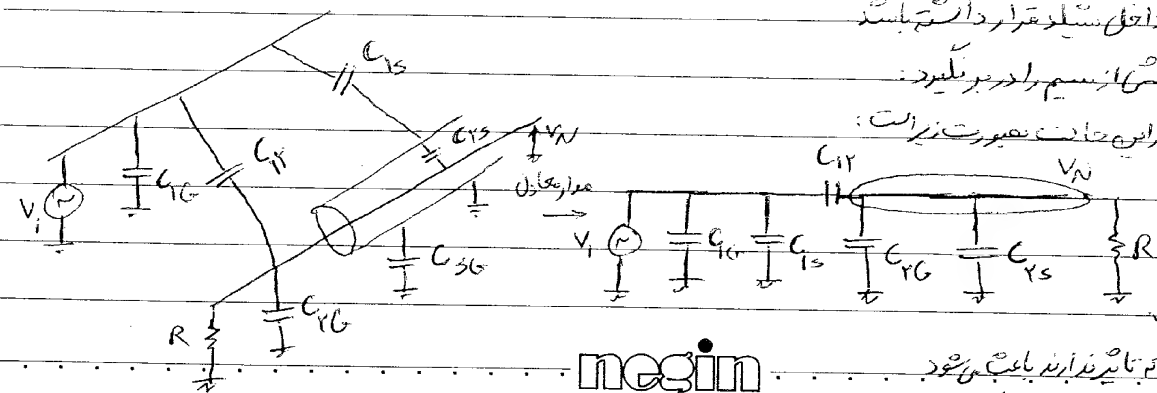
نقطه سلف

توجه کنید مهم‌ترین اختراک بحث‌های ذکر شده است به حالت واقعی این است که در عمل امکان ندارد کل مسیر

سیگنال در داخل سلف قرار داشته باشد.

اگر سلف بخشی از سیم را در بر نگیرد:

مدار معادل در این حالت بصورت زیر است:



mesin

وجود خازن‌هایی که تأثیر زیادی بر روی

در عمل نور منبع نویز کاهش پیدا کند می‌توان

منبع معطل را با معادل تونن جایگزین کرد.

C_{1s} خازن بین دو سیم که بیرون مانده
 C_{2G} بین سیم که زمین را می‌سیند و زمین نویز می‌شود.

از زمین کردن خازن C_{3G}
امکان کوتاه می‌شود

Subject

Date

$$V_N = \frac{j\omega C_{12} V_I}{j\omega C_{12} + C_{2G} + C_{2S}} \cdot \frac{1}{R(C_{12} + C_{2G} + C_{2S})}$$

مخرج می‌دهد

که اثر $R \ll \frac{1}{\omega(C_{12} + C_{2G} + C_{2S})}$ داریم $V_N \approx \frac{C_{12}}{C_{12} + C_{2G} + C_{2S}} V_I$ که مثل سیلند کردن دی C_{12} به خاطر ریزو خلی کمتر شده

بنابراین برای داشتن سیلند مناسب باید خازن C_{12} که عامل ایجاد این نویز در حالت واقعی است را کاهش داد که بهترین اقدام در این راستا کم کردن طول خارج از سیلند است.

نتیجه بسیار مهم آن است که سیم‌های سیلند در نسبت به کابل‌های بیرون سیلند به هر شکل (منظور ریبونی - دو تایی - حید تایی) کاملاً ارجح است.

خازن C_{12} در واقع مشتمل بر سیم بلایی و یک تیکه بیرون سیلند است و هر چه سیم بیشتر بیرون سیلند باشد نویز بیشتری می‌شود. در عمل اکثر بیس ۱ یا ۲ سانتی متر از سیم از سیلند بیرون بماند عموماً مثل این است که از سیلند استفاده نکردیم و معادله نویز نسبت افزایش پیدا میکند.

باید سعی کنیم تا جایی ممکن است استفاده از کابل کنیم یعنی کابل کانکتور داشته باشد در این صورت چیزی از سیم بیرون نمی‌ماند. هر چه فرکانس بالاتر باشد باید کابل بهتری استفاده کنیم اما در محدوده کار ما کابل BNC هم جوابگو است (کابل اسکوپ) هر چه فرکانس بالاتر می‌رود درزها اهمیت بیشتری پیدا می‌کنند.

مبحث سنده از جلسه قبل:

تعریف: Crosstalk: تاثیر دویختن مجاور به صورت کوپل الکتریکی به صورت زیر تعریف می‌شود:

$$Crosstalk = \left(\frac{1}{X_{cap}} \right) = 20 \log \left| \frac{V_N}{V_I} \right|$$

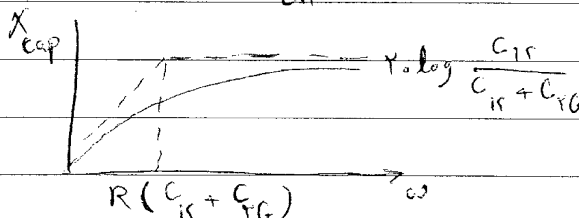
$20 \log \left| \frac{V_{نویز}}{V_{میل}} \right|$ در حالت کوپل خازنی

$$X_{cap} = 20 \log (2\pi f R C_{12})$$

سیم در حالت اخیر:

- در رابطه با سیلند مقدار کوپل:

$$V_N = \frac{(R \parallel Z_{C1G}) V_I}{(R \parallel Z_{2G}) + Z_{C12}} \Rightarrow X_{cap} = 20 \log \left| \frac{j R C_{12} \omega}{j R (C_{12} + C_{2G}) \omega + 1} \right|$$



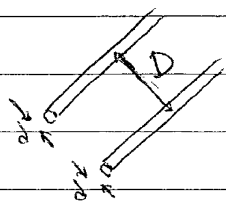
طبق شکل اثر سیم را هم می‌بینیم و باید را کم کنیم از نویز پذیری کم می‌شود.

X_{cap} هر چه کمتر باشد بهتر است.

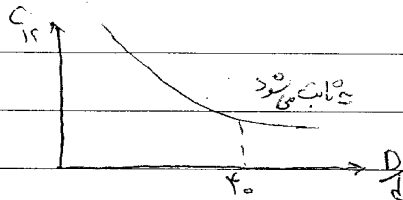
Subject

Date

تغییر یک مقدار در سمت اول خارج و به دو سیم بصورت زیر تقسیم شده می شود



$$D > 3d \Rightarrow C_{11} = \frac{114}{\ln \frac{2D}{d}}$$



توجه کنید که به طبعی خود را فروق دور کردن سیم ها از هم از مقدار مشخص شده فروق به بعد عملاً تأثیر ناچیزی روی طول دارد.

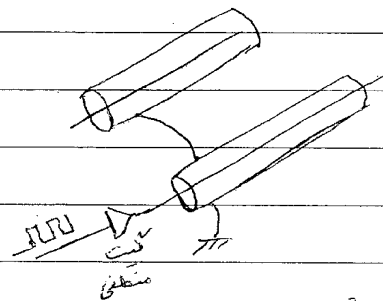
توجه کنید بنابراین می از راه های معترض درگاه های C_{11} تغییر توپولوژی است مثلاً موازی نباشند یعنی بجای اینکه دو سیم موازی

باشند و یا به صورت موازی در کنار منبع توزیع باشند سعی می کنیم به هم عمود باشند که خارج گاهی می کشد.

ادامه راه های استفاده از سیم ها

۲) توجه کنید مسیری که سیم از توسط آن زمین می شود نباید آلوده باشد توجه کنید این حمل با کم کردن مقاومت زمین شروع دارد.

مثال



به سیم بالایی از طریق پایدی زمین شده است و پایدی آلوده است (معارضه حقیقی)

و وضعیت توزیع روی سیم خراب است به همین دلیل مرجع بالایی را هم تحت

تأثیر قرار میدهد و سیم بالایی هم خراب می شود و یا است بهتر شد وضعیت توزیع شود

هر کابل و هر سیمی باید مرجع خودش وصل شده باشد و خرابی برای هر سیم بالایی

که نیازم سیم دارد باید مسیر جداگانه ای کشد. به همین دلیل است که کابل های سیم در با کیفیت

یک مغزی بهتر ندارند.

۳) در جهت زمین کردن سیم ها اگر منبع مشاوری و بار زمین شده باشد سیم را در سمت بار زمین میکنیم

و اگر منبع زمین شده و بار مشاوری باشد سیم را در سمت منبع زمین میکنیم

اگر هر دو زمین شده باشند در یک طرف زمین میکنیم در سمتی که امپدانس کمتری دارد

۴) سیم را بصورت جریان نکند و این حالت در صورت دو طرف زمین کردن سیم رخ می دهد که باز ادامه خواهیم دید

(در کابل و حفاظت) (سیم باید نقش حفاظت در برابر نویز خارجی داشته باشد)

کابل و حفاظت

عامل ایجاد نویز کابل تغییر جریان (یا تغییر تغییر) است و در مدار مولد نویز است

در این حالت تغییر شار در یک کابل از مدار باعث القای تراسفورمتری در اطراف می شود لزومی ندارد حتماً در اطراف

یک حلقه مشخص وجود داشته باشد

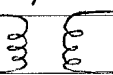
(روش دیگر جابجایی از منبع زمین نگذرد) $B \Rightarrow$ physical separation of the circuits or by twisting the source wires
 برای کاهش نویز $A \Rightarrow$ placing the conductor closer to the ground plane (if the return current is through the ground plane) or by using two conductors twisted together (آزمایش برش کای زمین بی از حلقه ها است)

Subject

چیدمان

Date

N_1 N_2



هر چقدر طول مسیر بیشتر شود کویلاژ بهتر است و نتیجه

میگیریم مدار را کوچک کنیم و طول ها را کم کنیم

هر چقدر سطح را کوچک کنیم شار تولیدی کاهش می یابد بنابراین

حلقه کوچکتری تشکیل می شود و ولفیت بیشتر می شود

$$V_1 = N_1 \frac{d\phi}{dt} \quad V_2 = N_2 \frac{d\phi}{dt}$$

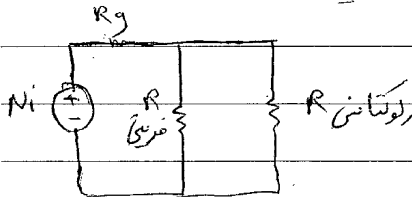
در این حالت ولتاژ اکتامی شود (در حالت قبل جریان دایره ای می شد) بنابراین تغییر امپدانس بار اثری بر روی این نویز ندارد

اما باز هم ترجیح می دهیم مقاومت بار را کم کنیم (تیرنه) چون وقتی در تیرنه جریان بوجود می آید معکوس آن در اولی ترانس فرست ظاهر می شود و چون منبع ولتاژ، منبع ولتاژ ایده آل نیست، اثر این جریان مقدار آن کاهش می یابد

بنابراین با تغییر امپدانس بار، اثر در ولتاژ نویز اثر قابل توجهی دیده نشود کویلاژ معنایطبی بوده و در صورت کم شدن آن کم کردن کویلاژ الکتریکی است (این نکته جهت سنجش نویز استفاده می شود)

برای کاهش نویز کویلاژ معنایطبی، استفاده از سیم ها و چیدمان بکار می آید که در ادامه ذکر می شود

راه حل های دیگری مانند استفاده از مهره های فریتی نیز می تواند در کاهش کویلاژ معنایطبی موثر باشد



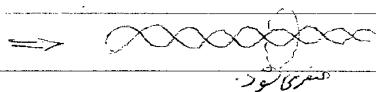
منبع N_i عامل ایجاد نویز است و شار تولید می کند، در حالت ایده آل

تیرنه نویز وصل می شود و در این حالت هیچ اثری بر روی نویز ندارد مهره فریتی

ولی در عمل چون کویلاژ از طریق هوا انجام می شود مقاومت بسیار بزرگ R_g داریم بنابراین مهره فریتی، نسبت به سیم نویز برای سیم می کند یعنی نسبت نویز معنایطبی تیرنه را کاهش میدهد

معموماً مهره ها را روی مولد نویز قرار می دهیم که اجازه ندهیم نویز به سمت مدار ما برآید و در مهره سیم ها می شود هر چه تعداد این مهره ها بیشتر باشد وضعیت از نظر تولید نویز معنایطبی بهتر است ولی در عمل امکان پذیر نیست و به یک یا دو عدد اکتامی کنیم

گذاشتن کردن سطح حلقه جریان \Leftarrow استفاده از سیم های بهم ناسیده \Rightarrow در کاهش نویز معنایطبی اثر دارد



تشریح شود

در حالت ایده آل فاعلم صفر می شود و هیچ حلقه ای برای تولید نویز نداریم، یعنی اثر قانون آمپر را نویسیم صفر می شود هر چه

سطح را کوچک کنیم باز هم صفر می شود چون جریان حاصل از حرکت و حرکت صفر است اما در عمل سطح طرز این پیچیدگی این دو

و به خاطر این که روی آنها قرار دارد نمی توانیم فاعلم را از حدی کمتر کنیم بنابراین نویز همچنان باقی می ماند و این مسئله

اگر سیم را سوراخ کنیم تاثیر ندارد، بنابراین این روش را برای کاهش سطح مولد نویز استفاده می کنیم ولی بیشتر باید

روی تیرنه کار می کنیم که نویز پذیری را کاهش دهیم (استفاده از تکیک های پای سیم کردن سطح معنایطبی و یا

سیم که بعد از سیم می کنیم)

مدلهای سخت و منع بدتری از نرم دارند به چون $\frac{dv}{dt}$ بسیار زیاد است
 به عامل ایجاد نویز ۸۳

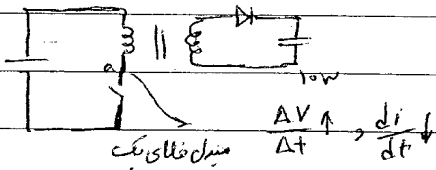
Subject

جلسه هفتم - ۹۰/۱/۲۸

Date

ادامه بحث کوپلر مغناطیسی:

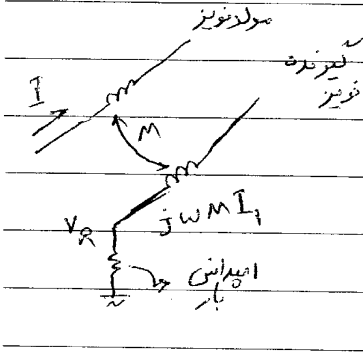
توجه کنید بحث کوپلر مغناطیسی که بدلیل تغییرات جریان $(\frac{di}{dt})$ رخ میدهد از نظر فیزیکی از روستهای گاهشی متداخل با کوپلر الکتریکی در واقعیت است به همین دلیل تشخیص نوع کوپلر (الکتریکی یا مغناطیسی) مهم می باشد نکته مهم این است که عموماً $\frac{di}{dt}$ های بسیار بزرگ و $\frac{dv}{dt}$ های بسیار بزرگ، توأم رخ می دهند.



در مدار مقابل، اگر ولتاژ را برای انتقال توان خاص یا لامپیم در نقطه $\frac{AV}{\Delta t}$ به دلیل بزرگ بودن دامنه رسد می کند اما از طرفی چون ولتاژ بالا میرود بنابراین پهنای باند جریان افت میکند بنابراین $\frac{di}{dt}$ کاهش پیدا می کند.

در حالت ایده آل یا تغییر ایده آلی بار، در حالت کوپلر مغناطیسی تغییری در دامنه ولتاژ بوجود نمی آید و در کوپلر الکتریکی دامنه کم می شود در عمل با تغییر ایده آلی بار، هم کوپلر الکتریکی و هم کوپلر مغناطیسی تغییری نمی کند، هر کدام بیشتر از خود تغییر نشان می دهند لذا به عنوان عامل اصلی در نظر می گیریم.

مدل از کوپلر مغناطیسی:



در این حالت از مدل سلطه های تزویج شده استفاده می شود. سلطه تزویج M ، ولتاژ در هر دو اثر تغییرات $\frac{di}{dt}$ عامل ایجاد ولتاژ می شود.

$$V_0 = V_R \quad \text{بدون متداخل}$$

$$V_0 = V_R + j\omega M I_1 \quad \text{با متداخل}$$

مقایسه این مدل با مدل میدادامنه ولتاژ نویز نویزده یا س: افزایش جریان مولد نویز (I) }
 افزایش تزویج مغناطیسی بین سیرد و مولد (M) }
 افزایش $\frac{di}{dt}$ (و) نرخ تغییرات جریان

و به سخت بدتری شود و ولتاژ نویز بیشتر می شود.

توجه کنید از همین جا روستهای برای کاهش نویز دست می آید:

کاهش نرخ تغییرات جریان - استفاده از سلطه های سری برای $\frac{di}{dt}$

کاهش دامنه جریان - موازی بین ولتاژ و جریان در مدار رعایت شود - یعنی طوری باشد که مدل ولتاژ بسیار یابی داشته باشد

که منجر به افزایش جریان بسیار زیادی شود

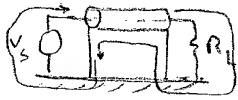
تغییر توپولوژی چیدمان منابع نویز نویزده

دور کردن مولد نویزده
 تغییر چیدمان جهت عدم
 کوپلر متقابل

و این افزایش جریان باعث ایجاد کوپلر

مغناطیسی قابل توجهی شود. (در اطردها

در بعضی مدارها موازی انجام می دهند)



The current will return through the shield if the freq is greater than five time the shield cut off freq. $(\frac{R_s}{L_s})$

center conductor

۸۴

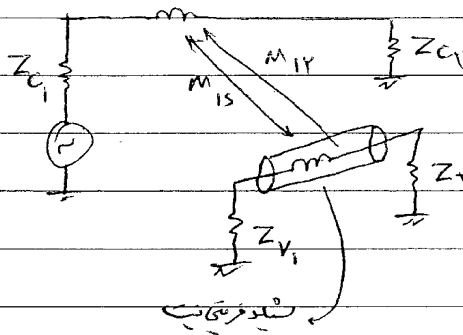
Subject

Date

موضوع: استفاده از سیم‌های فریتی به نوعی گاهی M جسا می‌آید.

همان‌طور که در بحث کویل‌های الکتریکی دیدیم استفاده از سیم‌های آن حالت به گاهی نوعی سیم‌های تک می‌کند.

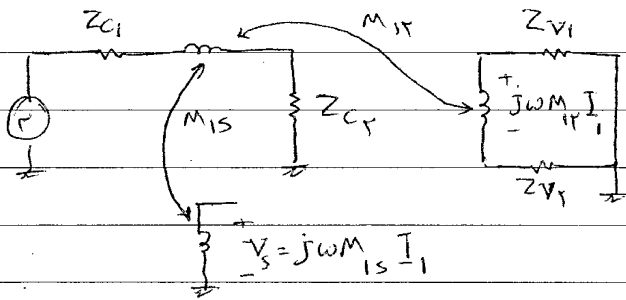
مثال: استفاده از سیم‌های در کویل‌های مغناطیسی:



در شکل مقابل، تیرنده‌نویز از دو طرف با امپدانس‌های Z_{V1} و Z_{V2} زمین شده است و یک سیم‌های که به جایی وصل نیست به سیم‌های و سول‌نویز اندر یک‌تکس متقابل M_{12} و بین تیرنده و سول‌اندو یک‌تکس متقابل M_{12} قرار دارد.

توجه کنید در این حالت (سیم‌های نشده) هیچ تغییری در

ولتاژ نویز بوجود نمی‌آید.



الکتون سیم‌های زمین می‌کنیم تعدیل مداری

توجه کنید سیم‌های این زمین کردن سیم‌های در ولتاژ نویز اند

شده و نتایج حاصل می‌شود.

در سیم‌های سیم‌های الکتریکی، سیم‌های برای عبور جریان ایجاد می‌کنند که سیم‌های آنرا می‌بند اما در اینجا که کویل‌های مغناطیسی داریم

صرف یک ولتاژ القایی که روی سیم‌ها وجود آمده کارهای نیست چون بدلیل اینکه سیم‌های آنرا در مقابل ندارد زمین

دلیل سیم‌های تاثیر است. بنابراین برای اینکه روی کویل‌های مغناطیسی تاثیر داشته باشیم یا باید از سول‌های مغناطیسی استفاده کنیم

که روی M اثر می‌گذارد و یا با ایجاد جریان با عایل نویز مخالفت کنیم بنابراین رفع کویل‌های مغناطیسی سیم‌های در (تراز کویل‌ها)

الکتریکی است پس

دلیل این مسئله (عدم تاثیر سیم‌ها) عدم وجود جریان در سیم‌ها و عدم وجود اثر متقابل از سیم‌های روی عایل نویز مغناطیسی است

توجه کنید در عمل بدلیل فوق رفع نویز مغناطیسی بسیار دشوار بوده و از روش‌های پیشنهادی برای آن بیشتر استفاده می‌شود

(به دلایلی در زیر اتمام ذکر شده)

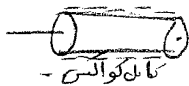
توجه کنید هر عاملی که باعث ایجاد تغییرات سیم‌های مغناطیسی و نویز مغناطیسی شود می‌تواند عامل این تداخل باشد

مثال: حرکت سیم‌ها حتی در صورت حمل جریان‌های DC عامل نویز است چون این حرکت از دید تیرنده که یک دستگاه

مجموع دیگری دارد تغییرات سیم‌های می‌شود و عامل جذب نویز القایی می‌شود

یکی از عوامل مهم در گاهی نویز گاهی سطح حلقه حامل جریان را تغییرده است تا هم شار کمتری تولید شود و هم نویز

کمتری جذب شود



Subject

Date

در این راستا یکی از روشهای مهم نزدیک کردن سیم رفت و برگشت جریان است (چون در تولید کننده نویز و جی جی در تیر نه نویز)

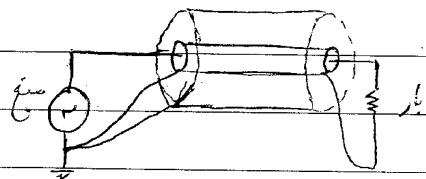
$$\oint H \cdot dl = 0 \Rightarrow H = 0 \Rightarrow N = 20$$

در این راستا به هم تابیدن سیمهایی از روشهای سرگرم است.

سیم این کار دسی نیست که وقتی تعداد زیادی از این سیم همدارم میرفت و برگشت جدا باشد یعنی از روشهای مختلفی میرفت برگشت آمده باشد هر چه چون فاصله بین سیم ها زیاد می شود و باعث جذب نویزی می شود (سطح حلقه افزایش می یابد) تو می کنید در صورت یکبار تیری سیم سیم دار بر طبق این دستورالعمل اخیر (نزدیک کردن سیم رفت و برگشت جی جی) باید سیم را سیم برگشت جریان کنیم، اما بر طبق قانون سیم الکتریکی مجاز به این کار نبودیم چون

در این عبور جریان سیم و سیم دیگر دو این و تاثیر عامل ایجاد نویزی می شود.

در این حالت از سیم دوتایی استفاده میکنیم.



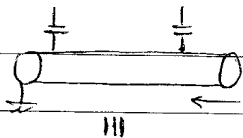
طبق شکل، سیم داخلی از دو طرف زمین شده و قانون سیم الکتریکی

را به هم زدیم (در این حالت سیم بیانشین گرفته و مدلهای مختلفی می تواند

بیش و نتایج درست آمده تغییر نیست و در این زمین و زمین نویز خراب می شود.)

به همین دلیل از سیم داخلی تیری میرفت برگشت جریان استفاده می کنیم که سطح حلقه را کاهش دهیم و کل محیط را داخل سیم

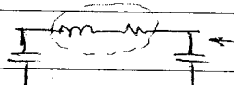
بزرگتری قرار میدهم که از یک طرف زمین شده است.



معادل مدار سیم یک R و یک است و وقتی جریان از آن عبور میکند

روی آن ولتاژ بوجود می آید و بنابراین نقاط مختلف آن اختلاف پتانسیل دارند

وقتی سیم را از یک طرف زمین می کنیم و اجازه عبور جریان نمی دهیم مدار معادل



همان R و است ولی چون جریان نداریم هم نقاط هم پتانسیل هستند.

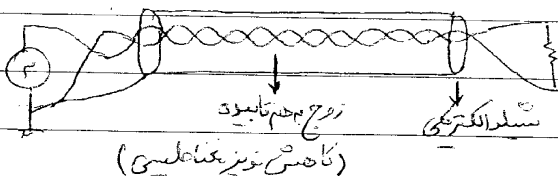
هیچگاه توانی باعث کاهش نویز دستورالعمل کلی نیست و تابع فرکانس و

شرایط کار هستند و هیچگاه به طور کامل نویز را کاهش نمی دهند.

در این حالت سیم داخلی که سیم آن میرفت برگشت جریان است نفس کاهش نویز پذیری و پتانسیل را بازی می کند (از

طریق کاهش سطح حلقه) و سیم خارجی که از یک طرف زمین شده است سیم الکتریکی می شود.

در جایی که از سیم به هم تابیده استفاده می شود سیم الکتریکی و پتانسیل نویز را کاهش میدهد.



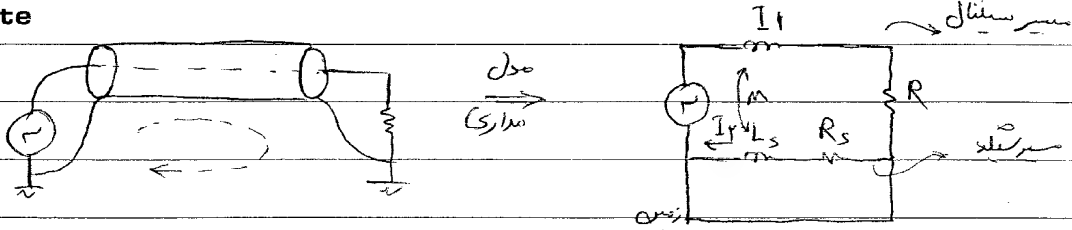
(کاهش نویز پتانسیل)

توجه کنید اگر مدار از دو طرف زمین شده باشد و سیم را با نویز پتانسیل بسیار دشوار می شود. در این حالت سیم را از دو طرف

زمین می کنیم (که این نوعی قانون سیم الکتریکی است و بنابراین شش نویز مهم است.)

Subject

Date



کلی در حلقه پایایی:

$$I_1 (j\omega L_1 + R_1) - j\omega M I_2 = 0 \Rightarrow I_1 = \frac{j\omega M}{j\omega L_1 + R_1} I_2$$

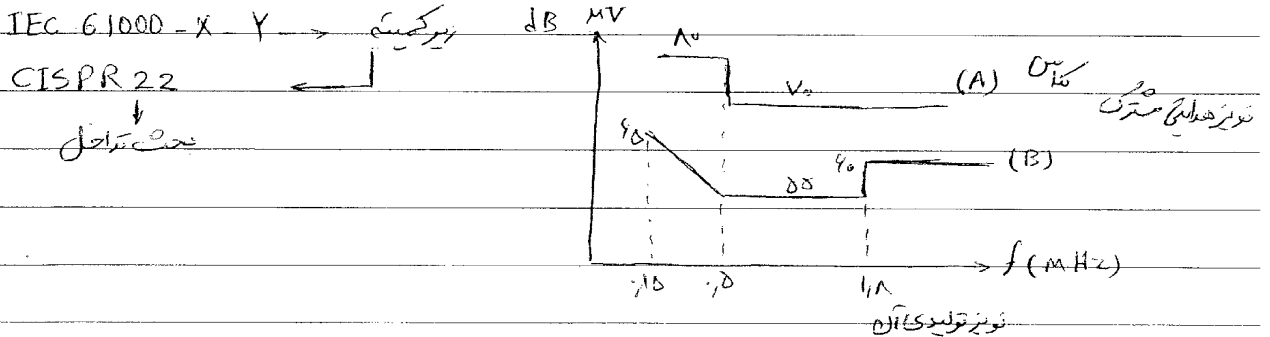
$$m = L_1 \Rightarrow I_1 = \frac{j\omega}{j\omega + \frac{R_1}{L_1}} I_2 = \frac{j\omega}{j\omega + \omega_c} I_2$$

در فرکانس های کم بافرق وجود $I_1 \approx I_2$

یعنی جریان برگشتی از زمین عبور می کند و I_1 صفر می شود. هر چه فرکانس بیشتر شود (یا اغراض باید) کسر به سمت یک می رود. یعنی بعد از یک فرکانس (مثلاً ۵ تا ۱۰ مگاهرتز) جریان برگشتی از طریق سلف برقی گردد و بنابراین کاهش سطح حلقه را داریم و از میزان تداخل کم می شود. بنابراین در فرکانس های بالا اغراض این طرح، سلف را از دو طرف زمین می کنیم. اثر مقاومت سلف کم باشد و اندوکتانس آن بالا باشد اتفاق بالا در فرکانس های پایین تری رخ میدهد. بنابراین از پهنای باند پائین تر میتوان سطح حلقه را کاهش داد که اثر تداخلی کم شود. اشکال این است که سلف از دو طرف زمین شده است بنابراین اثر الکتریکی آن نسبت از زمین رفته و از روش استفاده می کنیم.

استانداردهای EMC

توجه کنید برای تعیین محدوده فولاد نویز و تداخل کننده عبارتهای و مرزهایی مشخص شده است که در استانداردها آمده است:



یعنی مثلاً وقتی وسیله ای داریم که در کلاس A است یعنی در این فرکانسها حد آن از مقدار مشخص شده در شکل بالاتر می رود و اگر وسیله ای داشته باشیم که بانویز بالاتر از این محدود کار کند و مشکلی با نویز حد نداشته باشد در شکل نداشته باشد مثلاً صد هرتز دو وسیله EMC هستند.

هر چه سطح نویز را سخت گیرانتر کنیم یعنی هر چه سطح نویز را پایین تر کنیم وسیله کارآتری شود. بر حسب اینکه وسیله را کجا میخواهیم استفاده کنیم وسیله باید یکی از استانداردها را پاس کند.

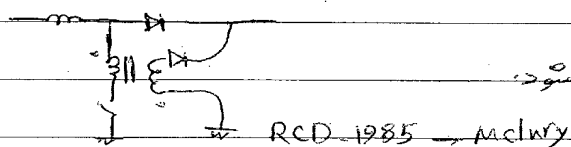
توجه کنید مجبور عودی و لایه شایع است و دارد برای **megim** قرار است نویز است که در حالت هدایتی و شعاعی توسط استاندارد تعریف شده است.

Subject

Date

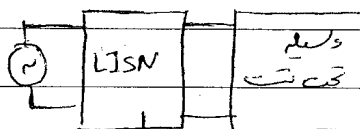
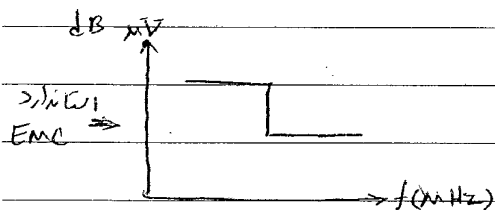
توضیحاتی در مورد انتشار جدول تلفات:

انرژی ذخیره شده از طریق دیود به تانوم منتقل می شود.



ادامه بحث اندازه گیری نویز

اندازه گیری نویز هارمونیک در این حالت از یک شبکه تطبیق امپدانس (LTSN) استفاده می شود. این شبکه در حالت کلی ساختار پیچیده ای دارد که بصورت ساده شده به شکل زیر است:



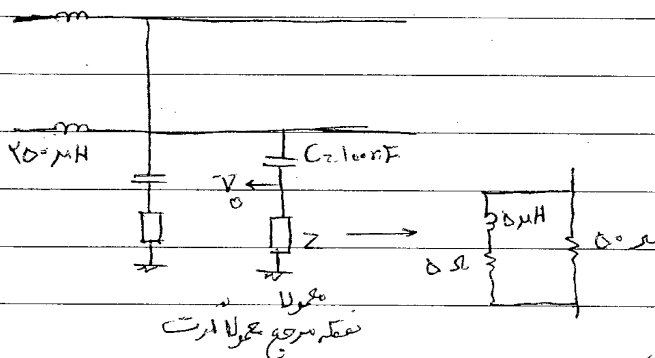
ولتاژ نویز V_0 بر حسب $dB \mu V$ تبدیل می شود V_0

شبکه متقابل از یک طرف به شبکه وصل می شود

و از طرف دیگر به وسیله یک ست که منبع نویز

است وصل می شود. ولتاژ فرایست شده V_0

است نسبت به مرجع که معمولاً ارت است



نکات: کیفیت قطعات استفاده شده در محدوده فرکانس

مورد نظر باید بسیار خوب باشد (از نظر پاسخ فرکانسی) بنابراین استفاده از:

- خازنهای غلیم
- مقاومت های غلیم / کربنی
- وسلهای بدون هسته

کوتاه می شود

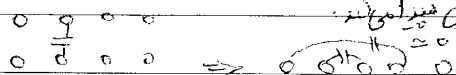
مشکل سلف های هسته هوایی کوپلر متقابل آنها بدلیل عدم وجود هسته است. بنابراین حداقل کاری که باید انجام داد نصب دوراز

هم وجود برهم این سلف ها می باشد. (فاعله در حدود چند ده نانو هنر)

توجه کنید سلف های $95 \mu H$ جریان اصلی این سیرل را عبور می دهند. بنابراین در مورد سیم آنها باید دقت کرد.

ترکیب این سلف و بالا بودن کیفیت سلف منجر به ساده از سلف های استوانه ای و نه قمری می شود (مستطوری تر می باشد)

لازم است. چون وقتی لایه ها روی هم می آیند خازن یا از بین می رود یا از بین می رود



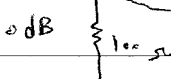
در ادامه مقایسه ای عددی بین روش های مختلف سلف ها تطبیق امپدانس می شود.

Subject

Date

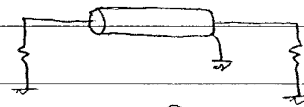
مقدار تضعیف
نویز مختلطی

مدل آمپدانش بار



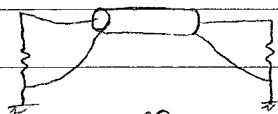
(۱)

0 dB

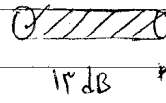


(۲)

۲۷ dB



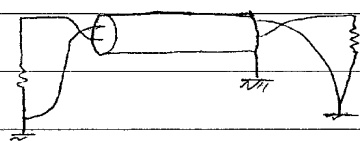
(۴)



۱۳ dB

(۳)

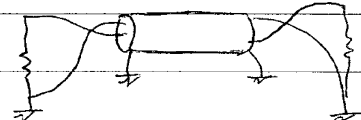
۱۳ dB



(۵)

داخل زوج به هم تابیده

۲۸ dB



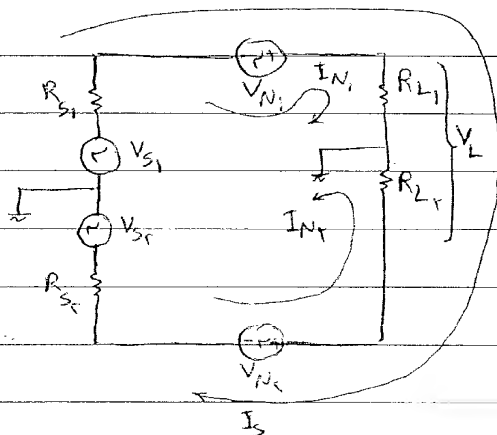
(۶)

مقاومتها را می‌توانیم به صورت دو کوپلر مختلطی

بهترین توزیع برای تضعیف نویز است.

روشهای گاه نویز به کمک بالانس کردن مدار:

توجه کنید در حالت (یک مدار بالانس) میررفت و برگشت سیگنال نسبت به یک مرجع مشخص که عموماً زمین است. امپدانسهای یکسانی از خود نشان میدهد. در این حالت میتوان نشان داد که با وجود ولتاژ نویز بصورت (میرا سیگنال) اثر آن دیده نمیشود.



مدل مدار مورد مطالعه:

V_{N1} و V_{N2} منابع سیگنال هستند که یکی از آنها میتواند صفر شود.

میر برگشت جریان عین میر اصلی دارای یک امپدانس

R_{L1} و R_{L2} است.

در این حالت اگر ولتاژ نویز را بنویسیم:

$$V_L = I_{N1} R_{L1} - I_{N2} R_{L2} + I_S (R_{L1} + R_{L2})$$

اگر مدار بالانس (متقادل) باشد:

$$\begin{cases} R_{L1} = R_{L2} \\ I_{N1} = I_{N2} \end{cases}$$

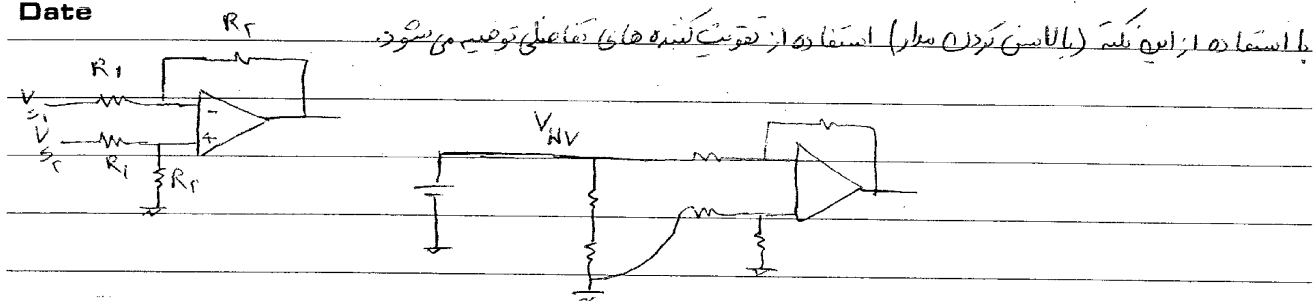
$$V_L = I_S (R_{L1} + R_{L2})$$

بنابراین وجود (توجه کنید که نویز وجود دارد) منابع نویز V_{N1} و V_{N2} در روی ولتاژ بار $(R_{L1} + R_{L2})$ اثری ندارد.

چون روشهای قبل، روشهای تضعیف نویز بودند حالا ما نویز را حذف می‌کنیم ولی مدار از آنجایی (جریانهای نویز در ولتاژ بار وارد نمی‌شود)

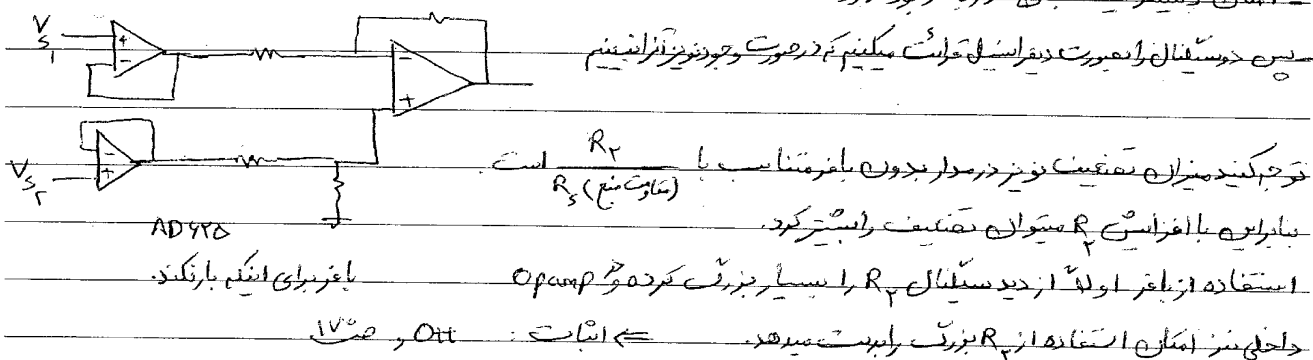
Subject

Date



توجه کنید این تقویت کننده با یک آپ امپ قابل ساخت است اما اثر بین مقاومتها فقط ۱ درصد اختلاف باشد در میزان تضعیف نویز ۵۴ dB اختلاف بوجود می آید به همین دلیل تقویت کننده ها تقاضای تجاری با مقاومت های بالایی وجود دارد. $AD625 \leftarrow$

امکان دیسکریٹ سطح مدار بالا وجود ندارد.



انواع کابل ها:

الف) کابل های ریبونی: هادی کنار هم و یکی به GND

بدلیل ساختار فوق، کابل آسب و پیچ به نویز الکتریکی و مغناطیسی درده و تنها دلیل استفاده از آن (از آن جهت بودن است) بهتر است نسبت به سایر کابل ها داریم و بنابراین تداخل زمین ها نیز به اشکالات قبلی اضافه نمی شود.

برای عبور یک در میان زمین در یک کابل

این کار به نوعی سیل کردن است و تفاوت

سیگنال زمینها را از هم جدا کرد.

توجه کنید برخی کابل های بیون دارای صفی زمین می باشد و از نظر تداخل بهتر می باشد.

نکته: تا جای ممکن باید مسیرهای آلوده و حساس را از هم دور نمود.

ب) زوج هم تابیده: برای فرکانس های تا حدود ۱۰۰ kHz (نسبت به کیفیت تأسیس و قطر از ۱ mm) یکبار می روند.

اشکال: امپدانس مشخص کابل (Z) با موقعیت و حرکت کابل کمی عوض می شود (۱۲۰ تا ۱۵۰)

حساس: دو زوج بالایی هستند و از نظر جزیب نویز مستقیم عمل می کنند.

Subject

Date

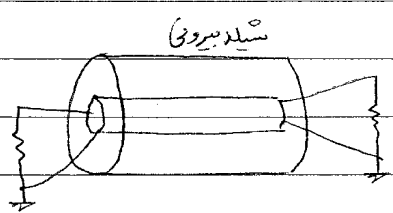
✓ هر سیگنال می‌تواند با زمین خود ارسال شود (جدا کردن زمین)

ج) کابل کوآکسیال نیز برای فرکانسهای زیر ۱۰۰ MHz یکبار می‌رود.

✓ از نظر سئید (چگالی الکتریکی و چگالی مغناطیسی) با لحاظ کردن تمام نکات مناسب است

X نسبت به زوج به هم تاسیده نامعادله تر است.

> کابل Triax: تقریباً بهترین کابل از نظر EMI می‌باشد.



در مورد کابل‌های ذکر شده، سئید عموماً بافته شده است و نسبت به سئید

یک پارچه کیفیت کمتری می‌دهد. در کابل‌های الکتریکی هر چه قدرت فرکانس بالاتر رود جفته‌های سئید صغیر کابل‌های خارجی شوند

دلیل: در کابل‌های مغناطیسی یکفرایض جریان ۴۷ می‌خورند و ۷۸ یا می‌شوند.

توجه کنید چنانچه سئید بافته شده از ۶۰ الی ۹۸ درصد می‌باشد که انواع کابل‌های کوآکسیال را تشکیل می‌دهند.

سئید بافته شده نمی‌تواند جای سئید عتد را بگیرد.



افزای کابل‌های کوآکسیال
سئید این صورت بافته شده
عتد (در AL) بافته شده

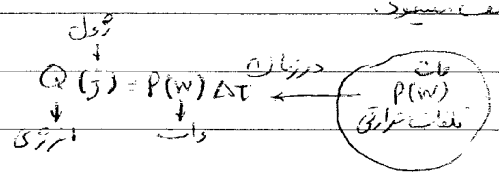
* حلیم نوزدهم - ۹۰/۲/۴ *

طراحی حرارتی مدارهای الکترونیک قدرت: توجه کنید که طراحی حرارتی از جمله مهم‌ترین مسکفات سیدل است که تاثیر

مستقیم روی عمر سیستم دارد.

معمولت برآیندستی اکثر دمای تقیم ۱۰۰۰ اعتراس باید عمر آن نصف می‌شود.

معمولت کلی: مدل سویت حرارتی شکل زیر است:



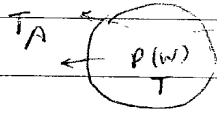
اگر نوع کنید که $Q = mc\Delta\theta$ که در آن c ظرفیت حرارتی ویژه و m جرم است. در $\Delta\theta$ های بزرگ $\Delta\theta$ به $\Delta\theta$ اختلاف دمای جسم با محیط آزاد و در نتیجه حجم خنک‌سازی می‌رود.

Subject

Date

اما در عمل هر چه جسم بزرگتر باشد و هر چه ظرفیت حرارتی آن بیشتر باشد این پدیده کمتر دیده می شود.

اما در عمل جسم از نظر حرارتی عموماً از محیط مجاور آن بزرگتر می باشد و در حال تبادل حرارتی است. اینکار به سه روش خدایی، همرفت و تابشی انجام می شود. فعلاً تمرکز بر تابش خدایی است و مدل جسم بصورت زیر در می آید.

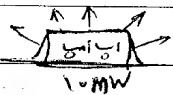


توجه کنید (T) در این جسم دمای یک نقطه کلان نیست که می تواند تغییر کند.

توجه کنید اگر بتوان کل تلفات $P_{\text{کل}}$ را به محیط مجاور انتقال داد، در این صورت $Q = 0$ (انرژی محبوس شده در حرارتی در داخل (T)).

یعنی از نقطه ای که $Q = 0$ شد، دیتر معادله در دمای جسم $\Delta\theta = 0$ و $Q = 0$ می شود.

توجه کنید در معادله حرارتی، مسیری برای انتقال گرمای تولید شده در داخل جسم به بیرون فراهم می شود.



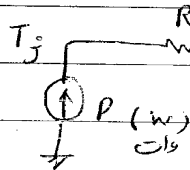
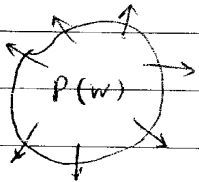
توجه کنید در معادله حرارتی، مسیری برای انتقال گرمای تولید شده در داخل جسم به بیرون فراهم می شود.

توجه کنید در معادله حرارتی، مسیری برای انتقال گرمای تولید شده در داخل جسم به بیرون فراهم می شود.

مدل سازی حرارتی:

توجه کنید مدل مسئله فوق (محاسبه حرارتی جسم) در حالت کلی از طریق معادلات انتقال حرارت، آسان پذیرفت، اما به دلیل پیچیدگی این معادلات در حالت کلی از یک مدل ساده شده استفاده می شود.

برای این مدل سازی، استفاده از یک مدار معادل الکتریکی برای شکلم حرارتی پیشنهاد می شود.



T_A دمای محیط
 R_{th} مقاومت حرارتی

دمای گانده جسم

$$T_j - T_A = \frac{P}{R_{th}}$$

توجه کنید T_A ثابت فرض می شود (به دلیل بزرگ بودن جرم محیط مجاور)

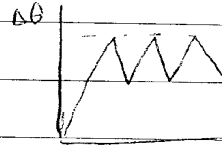
توجه کنید رابطه فوق مربوط به حالت Steady State انتقال حرارت می باشد.

بصورت کلیتر، شارژ حرارتی نیز در این مدل وجود دارد.

در این مدل شارژ حرارتی و دمای جسم با هم وابسته می باشد.

در حالت شارژ، دمای جسم به گونه ای در 5.5 شارژ

مدار را می شود اما اگر در مدارای پیوسته در دمای محیط



در این حالت باید شارژ را در نظر بگیریم.

$$Q = mc \Delta\theta$$

$$\Delta\theta = \frac{1}{mc} P \Delta t$$

θ : دمای جسم
 P : توان

$$\Delta V = \frac{1}{mc} P \Delta t$$

mesin

$$\frac{1}{C_{th}}$$

Subject

Date

فکر کنیم بزرگتر شود و یا ظرفیت حرارتی آن بزرگتر شود تغییرات دما در آن کمتر می شود

در ادامه یک رانته در حالت S.D بررسی میکنیم. بر طبق معادله: $T_j - T_A = R_P$ ، برای کاهش دمای حجم مایه R کاهش داد. عموماً اینکار یکبار یک رادیاتور یا هیت سینک انجام می شود.

(نوع): $R_{th} = \frac{l}{\sigma_{th} A}$: مقاومت حرارتی - یعنی اگر بتوان فاصله را کوچک کرد، سطح انتقال را زیاد کرد و رسانایی حرارتی سطح موثر σ_{th} را بالا ببریم مقاومت حرارتی است می کند.

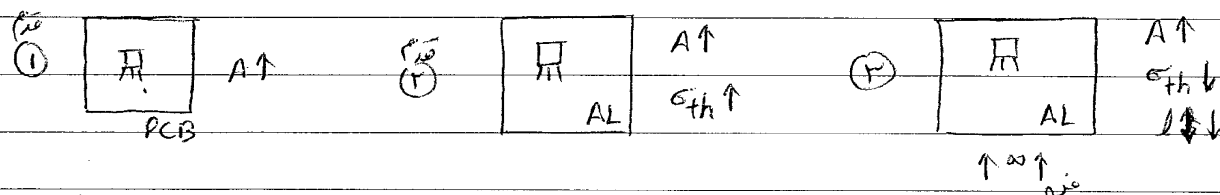
$$\begin{aligned} \text{مقاومت حرارتی} & \rightarrow T_j - T_A = \Delta T = P \times R_{th} \\ & \Rightarrow 120 - 40 = \Delta T = P \times R_{th} \Rightarrow P = 1W \end{aligned}$$

یعنی اگر این حجم بیش از این توان تلف کند درجه حرارت junction بیشتر از حد مجاز می شود و ذوب می شود.

$$IRFA \rightarrow AA, R_{ON} \rightarrow I_{rms\ max} = 1A$$

یعنی ماسفتی که AA آمپری است می تواند بیش از ۱A از خود عبور دهد.

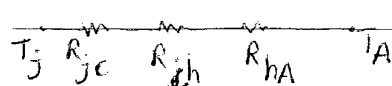
بنابراین باید روشی مقاومت حرارتی را کم کنیم راههای آن عبارتند از:



فاصله، رسانایی است که دمای آن ثابت است. برای کاهش l، از این استفاده میکنیم.

انتخاب هیت سینک (heat sink)

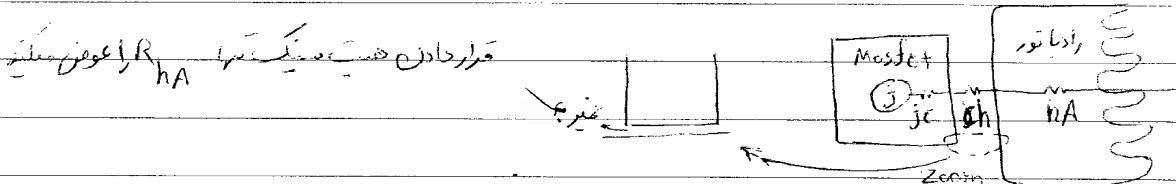
توی کیند مدل جوم junction محیط مجاور با استفاده از هیت سینک بصورت زیر است:



R_{jc} : مقاومت حرارتی junction به Case

R_{jh} : مقاومت حرارتی junction به هیت سینک

R_{ha} : مقاومت حرارتی هیت سینک به ambient



سرم R_{ha} بیشتر است چون وسیله داخل حجم قرار داریم فاصله خیلی کم است و R_{jc} کوچک است.

حالا توجه به وجود هیت سینک R_{jc} توان تلفاتی حجم چقدر خواهد داشت

$$P_{max} = \frac{T_{j\ max} - T_A}{R_{jc}} \rightarrow P_d \text{ در نهایت}$$

Subject

Date

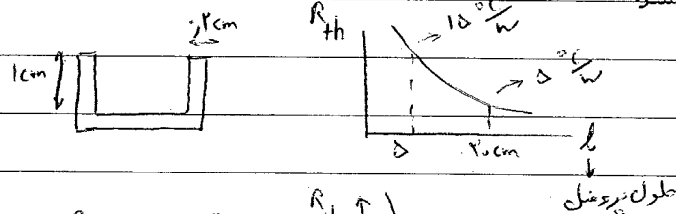
مثلاً اگر P_1 در دمای 20°C است و در طراحی 30°C به دست آوریم با هیچ حسیت حسینی نمی توان خنک کرد. البته ما هزینه کردن وسیله را می توانیم بکف کرد مثلاً بیخیال قرار دهیم.

توهم کنید برای برقراری اتصال با حسیت حسینی و قطع ارتباط واسطه استفاده می شود مثلاً غیر سیلیکون است مقاومت حرارتی غیر از خواص بار همبر و از حسیت بسیار بدتر است در نتیجه در استفاده از غیر سیلیکون باید زیاده روی کرد. (تجربه کنید) جای اتصال فلز به فلز را نمی نبرد.

اگر نیاز به عایق کردن قطعه از حسیت حسینی باشد بین آنها از عایق استفاده می شود.

غیر سیلیکونی کار با فلز عایق و غیر سیلیکونی را انجام می دهد.

نکته: حسیت حسینی بصورت پرو فایلی مختلف موجود می باشد.



حسیتی های مقاومت حرارتی، از یک طولی به

تقریباً ثابت می شوند که برای حسیت حسینی های

مقاومت تقریباً ۲۰ cm است.

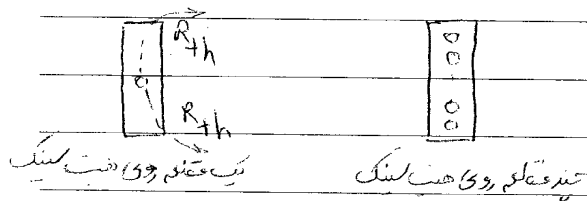
مقاومت حسیت حسینی بزرگ تر از اتصال می باشد.

است. هر چه حسیت حسینی می فریم حسیت حسینی

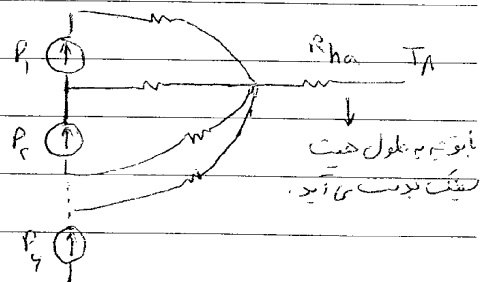
می باشد است که وقتی سر حسیت حسینی را دست

میزنیم کاملاً خنک است ولی به آن دایره است

اگر مثلاً یک آمپر تر داریم و حسیت حسینی داریم می توان از حسیت حسینی استفاده کرد با حسیت حسینی می توانیم از آنرا



مدل
تجاری



در مدل بالا می توان از طریق مقاومت بسیار کوچکی (R_ha) انتقال می شود بنابراین استفاده از حسیت حسینی بزرگ را رد نمی کنم.

در مدل بالا مقاومت R_ha از حسیتی به دست می آید و باید به دست آوریم می توانیم R_ha را به ۶ مقاومت تقسیم کنیم تجربه کنیم می باشد.

موازی هستند و در کنار از این ۶ مقاومت از روی حسیتی به دست می آید.

حسیت حسینی را حتماً زمین می کنیم.

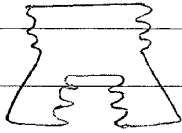
تقریباً قطعات بصورت عایق اتصال حرارتی (SSC) در مورد شما می توان با استفاده از آنها را بصورت دینولوف

میزنیم برود (DSC)

Subject

Date

اثر تنظیم جلیق توان تلف کننده یک ریس برای کاهش مقاومت Case Junction وجود دارد. اثرها از دو طرف انتقال حرارت انجام دهیم مقاومت $R_{\theta JA}$ کاهش می یابد و وقتی از دو طرف انتقال حرارت را انجام می دهیم $R_{\theta JA}$ تقریباً نصف می شود. توجه کنید مقاومت حرارتی هست سیسهای با پیر و منیل هانی مختلف یک عدد محدود $\frac{1}{4}$ دارد. هست سینگ با بل کهرس مقاومت حرارتی را در بین هست سینگ ها دارد.



* خلیص سیستم - ۲، ۶، ۹۰ *

بهره سی کانالورت هست سینگها

* خلیص سیستم دو یکم - ۲، ۱۱، ۹۰ *

- حفاظت تبدل های الکترونیک قدرت:

توجه کنید حفاظت تبدل شامل:

حالت (حفاظت از عوامل بیرونی) (ب) حفاظت عوامل بیرونی می باشد

بروز هاست و اضافه ولتاژ در ورودی و مدارات

مثال: اتصال کوتاه خروجی و مدارات

اضافه ولتاژ در خروجی تبدل و مدارات

- برای اساس چند نوع حفاظت هم وجود دارد که در ادامه بحث می شود:

۱- حفاظت اتصال کوتاه خروجی ۲- حفاظت اضافه ولتاژ در ورودی

۲- حفاظت اضافه ولتاژ خروجی ۵- حفاظت اضافه ولتاژ

۳- حفاظت اضافه ولتاژ خروجی (۶- افت ولتاژ خروجی یا ورودی)

- بحث را با حفاظت ولتاژ آغاز می کنیم:

توجه کنید در این حالت عمدت محدود کردن ولتاژ درونی از تقویمیا (های) ورودی یا خروجی تبدل است.

در حالت ولتاژ ورودی عموماً مسئله حفاظت، به حفاظت در مقابل نذراهای شبکه بر می گردد و مدارات

در حالت ولتاژ خروجی، ممکن محدود کردن ولتاژ خروجی تبدل به یک سطح مشخص و قابل قبول برای بار و مدارات

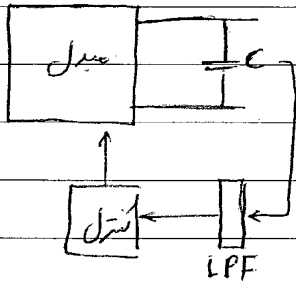
توجه کنید تبدل وجود سیستم های حلقه بسته ولتاژ و جریان به عموماً تبدل در حالت کارکرد عادی اضافه ولتاژی در

خروجی ایجاد نمی کند بنابراین حالت اول بسیار اهمیت دارد (نذراهای شبکه)

- در مورد ولتاژ خروجی تنها اثر دیامیک حلقه بسته کند ما سه لزوم استفاده از این حفاظت بوجود می آید.

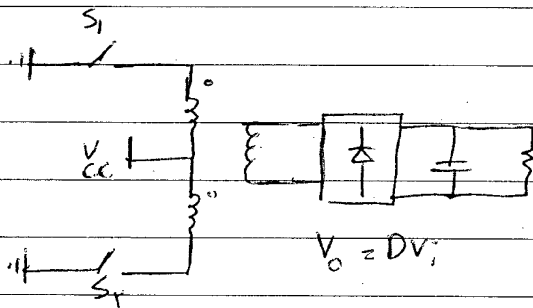
Subject

Date

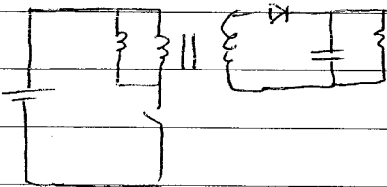


مثلاً فرض کنید مبدلی داریم که می‌خواهیم ریل خروجی را کم کنیم، برای اینکار C را با لایسیریم و یا با خازن خروجی معکوسی طبق شکل فیدبک می‌گیریم. و به مدار کنترل اعمال می‌کنیم در این حلقه فیلتر داریم برای حذف کردن اثر نویز، غلبه می‌کنیم (محسوسیت دفرانسیل) هر چه غلبه‌اش قطع می‌شود و این فیلتر یا اینتر باید اثر آن روی نویز بیشتر است در عین حال کمتر است به همین دلیل احتمال این وجود دارد که در حالت ندرال مثلاً وصل مبدل به شبکه و ولتاژ خروجی بالا رفته اما هنوز حلقه فیلتر شده و به اعمال

بالین ادامه می‌دهد. این اشتباهی که بر اساس ذخیره سازی انرژی کار می‌کند خیلی فراموش می‌شود مثلاً فیلای یک (و یا بورت)



در مبدل فیلای یک متقابل بر حسب اینکه S1 و S2 روشن باشد V_{cc} به سر بدونه نقطه و یا نقطه دار اعمال می‌شود ترانس در یک سیکل کلیدزنی بسته می‌شود. کند بودن حلقه در مدار متقابل به این منجر می‌شود که به جای اینکه duty cycle ۵۰ درصد شود ۵۰ درصد شود که حالت ندرال رخ می‌دهد.



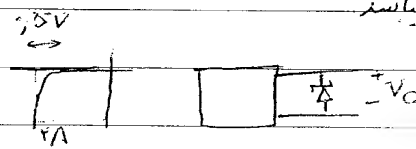
$$P_o = \left(\frac{1}{1-D}\right) f$$

در حالت کلی مبدلی که بر اساس ذخیره سازی انرژی کار می‌کند بهتر از مبدلی است که بر اساس duty cycle کار می‌کند.

بنابراین برای جلوگیری از این اغنام ولتاژ نیاز به امان حفاظتی با سرعت قابل قبول است.

که شامل موارد زیر می‌باشد:

۱) دیود ریزر: وقتی ولتاژ بالا رود ریزر به عنوان محدود کننده عمل می‌کند و از اغنام ولتاژ خروجی جلوگیری می‌کند، فایده‌اش نکردن ریزر فقط برای حالت ندرال است و اگر دائم ریزر کار کند و توان تلف کند طرح اشتباه است.



۲) دیود ریزر

مبارای ریزر روی بارده اثر دارد و به همان پر قدرتی نیاز داریم. ریزر توان تلفاتی را به صورت یک تلفات تحمل می‌کند و در دوازده

صورت (بدلیل مدل حوزی که دارای خازن بود که تا خازن بالا می‌آید و کمی طول می‌کشد.)

توجه کنید در رابطه با دیود ریزر: (ا) کند است (ب) خازن دارد (ج) یک طرفه است.

Subject

Transient Voltage

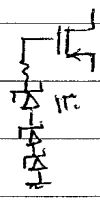
Date

شرکت پارس

(۲) TVS: از خانواده دیودهای استند و مشخصه آنهاست نام با دیود زنر است با تفاوتی که در آن کمتر شارژ کمتری دارد

DI 124 → PI (power integration)

در DI 124 معنای ۱۲ ولت از ۳ فاز ساخته در دیوایست



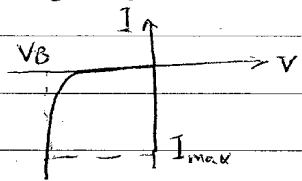
یک با سعت عبور است زیرا داریم

هر کدام حدود ۵۰ pF دارند

(۳) در سیستور: این المان نیز مانند دیود زنر است ولی دو طرفه بوده و سریع باشد و قابلیت خوبی برای تحمل انرژی های زیاد دارد کم بیشتر مربوط به litt fuse هستند

انتخاب و محاسبات المان حفاظتی

در ادامه بحث را با وریستور پی میگیریم ولی بحث کلی است و میتوان برای بقیه نیز به کار رود نمودار $I-V$ یک وریستور

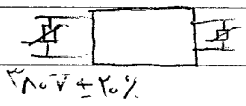


کار کرد عادی، ولتاژ تبدیل نمیشود و ولتاژ V_B برسد

(یعنی هم ولتاژ ورودی و هم ولتاژ خروجی)

مثلاً اگر وریستور را در ورودی برای جلوگیری از گذر استفاده میکنیم

در شکل مقابل V_B وریستور باید از $\sqrt{2} \times (380 + 20\%)$



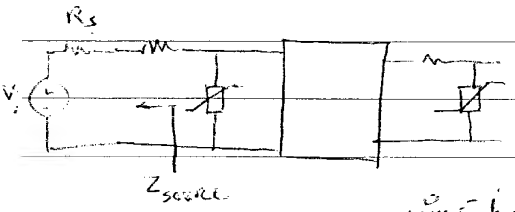
باید حتماً بالاتر باشد پس:

توجه کنید ولتاژ تبدیل در ورودی یعنی خرابی ولتاژ مجاز

ورودی (خورد بالا: $\sqrt{2} \times (380 + 20\%)$) و در مورد ولتاژ خروجی نیز سخن است

نکته بعدی وریستور دارای یک جریان I_{max} است

وریستور بدلیل شکنندگی میسرزد و از لحاظ بالابرنی در دم حرارت و ذوب شدن break down و تار، بالا رفتن جریان (که باعث می شود افزایش دما سریع شود علاوه hot electron هم رخ میدهد)



به عبارت دیگر اگر عرض این بسیار کوچکی به وریستور بدهیم که

انتقال $V \cdot dt$ (جانی کمتر از حد تحمل انرژی وریستور باشد باز هم

وریستور خواهد سوخت بنابراین وریستور همیشه باید به صورت مستقیم

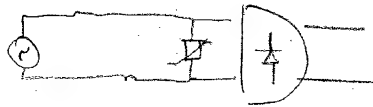
بهتر است در مقابل قرار نگیرد و حتماً باید توسط المان محدود کننده جریان محافظت شود

توجه کنید بنابراین با توجه به نسبت زیاد این المان در ناحیه شکست، حتماً جهت جلوگیری از عبور از I_{max} باید وریستور

را با یک المان محدود کننده جریان (معموماً مقاومت) حفاظت کرد

اگر مستقیم این مقاومت روی بار باشد یعنی از دیدگاه حفاظت ولتاژها، علاقه مندم این مقاومت را بالا ببریم اما از دیدگاه

درستور ۷۰۰V، ۲A، ۱۰۰μF



مستطیل ۹۰° به ۲۵°

Subject

Date

علامه بنده مقاومت را با این بیایم. عموماً این مقاومت حفاظتی، ایستایی بیروت در می آوریم که شرط بازده را در می کند.

بنابراین دانستیم که بسیار مهم است.

توجه کنید این (مقاومت محدود کننده جریان) در واقع ترکیب سری R_s (مقاومت منبع) و مقاومت R_x است.

که بصورت دستی قرار داده شده است. اگر R_s به اندازه کافی بیروت باشد و در استحکام خوبی داشته باشد.

نیازی به قرار دادن R_x نیست.

انرژی در دستور عامل محدود کننده دینامیک است. در این حالت منظور از انرژی، انرژی یک تک پالس یا شکل موج سده می باشد.

که $v(t)$ و $i(t)$ ولتاژ و جریان درستور در زمان T دوره گذار می باشد.

درستور ۷۰۰V و ۲A و $T = 10\mu s$ یعنی درستور در ۷۰۰ ولت کار نخواهد کرد و انرژی جریان آن ۲A است (با توجه به R_s).

مقاومت external که قرار دادیم و $T = 10\mu s$ می توان در حالت گذار انرژی تلف کند.

حالت گذار را می دانیم اطلاعات حرارتی و ... را جمع می کنیم و استاندارد می کنیم و طبق استاندارد شکل موج مشخصی تعریف می کنیم.

نوبت استاندارد اعتماد می کنیم (برای حفاظت در حد استاندارد می توانیم است مقاومت فیوز قرار داد).

۹۰، ۲، ۱۳، ۹۰

که درستور در $1800 K$ بود.

برای محاسبه تلفات در جهت هیت سینک:

$$P_{loss} = P_{cond} = \frac{V}{T_0} I_{AV} + \frac{V}{T} I_{rms}^2$$

V/T_0 و V/T در دینامیک می باشد.

$$MOS : P_{loss} = P_{cond} = R_{DS(on)} I_{rms}^2$$

$E_{on}(V, i)$

$$IGBT : P_{loss} = P_{cond} + P_{sw} = \frac{V_{CE sat}}{f_{sw}} I_{AVE} + (E_{on} + E_{off}) f_{sw}$$

تا E_{off} تابع V و i هستند.

در دینامیک E_{on} و E_{off} (انرژی تلفات) در یک نقطه کار داده شده که با توجه به مشخصات در دینامیک update می کنیم.

اندازه جهت استاندارد و محاسبات درستور:

جریان max ← جریان یک نیم استاندارد $I_{max} = 100 A$ مستطیل یک پالس با duty cycle تقریباً غیر متشکل این طبق استاندارد تقسیم می شود.

ولتاژ max

ولتاژ حالت عادی

شکل موج $20 \times 1 \mu s$ little fue

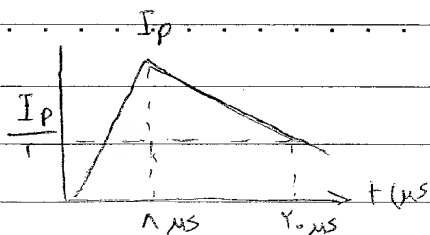
در موج در موج

negin

توان / انرژی

Subject

Date



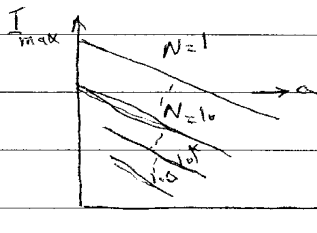
مستطوری ۸۰٪ به موج ضایع بصورت مقابل است:

باتوجه به شرایط آسایش و ... منحنی را باید update کنیم

مثلاً برای این نوع ضایع 1.2×50 است

- توجه کنید یکی از نمودارهای مهم مشخصه derating جریان

max باتوجه به عرض آن و مقدار آن است



۵: مشخصه یک Single pulse است

که با افزایش عرض پالس میزان جریانی که میتواند در سیور تحمل کند را derate میکنند. $N=10$ مربوط به وضعی است که ایالتی ماکزیم

استاندارد حفاظت و EMC IEC جدیدت دارد.

تست ۱: ۳: بافر اصل، $V_p = 2 kV \pm$ ، 1.2×50 : شکل موج

۲: $R_s = 2 \Omega$ منبع تغذیه ورودی

برای تعیین مقاومت محدود کننده

جریان سرج سرد استفاده قرار میدهد

در این تست derating مهم می شود چون پالس داریم

تست ۲: $R_s = 500 \Omega$ ، $V_p = 6 kV \pm$ ، 1.2×50 : شکل موج

در اینجا هم derating مهم است

۳: min: مدت $N = 90$: تعداد پالس

محاسبات انرژی و ریزش

$$E = \int_0^T v(t) i(t) dt$$

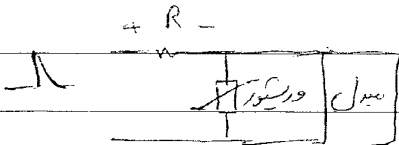
۴: I_{max} توجه کنید این معادله باید به ازای مقادیر مختلف N و t حل

شود و مقدار انرژی تلفاتی بدست آید

برای سادگی و باتوجه مشخص بودن شکل موجهای تدریجی شایع از فرم تقریبی این رابطه استفاده می شود

جریان ماکزیم مثلاً $I_{max} = 100$ در در مختاسیم مقاومت شارژ می خورد

در مدار مقابل R ماکزیم جریان را تعیین میکند

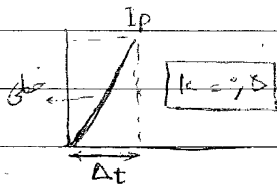


Subject

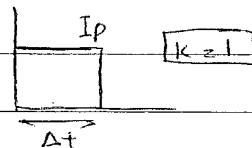
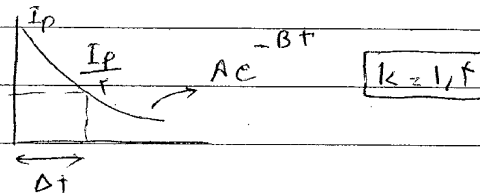
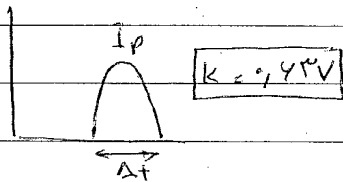
Date

انرژی در سیور: $E = k V I \Delta t$

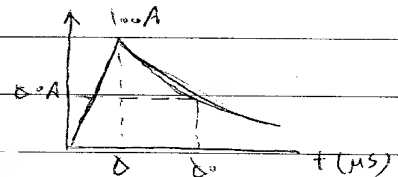
$V_{clamp} = V$ k وابسته به شکل موج
 $I_p = I$ Δt مدت اعمال تندر



شرط k برای شکل موجهای مختلف
اثر شکل موج متغیر را بر روی سیور اعمال کنیم و نتایج را در جداول زیر می بینیم و
در $k = 0.5$ و متغیر انرژی بدست می آید و انرژی بدست آمده را با انرژی ماکزیمم در سیور
مقایسه میکنیم تا ببینیم مناسب هست یا نه

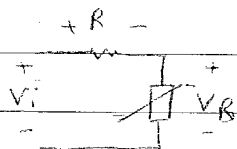


مثال: سیور LA1 130 V



$E_{total} = 0.5 \times 100 \times 5 \times 10^{-3} + 1.4 \times 100 \times 5 \times 10^{-3} (5 - 5) \times 10^{-3}$
 $= 2.28 \text{ J}$
 باتریم برد نیازت این سیور در جریان
 ۱۰۰A قرارت شده است.

از جمع آثار استفاده میکنیم
در عمل هیچگاه موج جریان نداریم و موج ولتاژ داریم
تبدیل موج ولتاژ به موج جریان:



$I = \frac{V_i - V_B}{R}$

$V(1mA) = 240V$
 $V(10A) = 240V$
 $V = 0.024V$

$V_i = 4kV$ $V_B = 240 - 240V$

بنابراین میتوان $V_{break down}$ را ثابت فرض کرد و محاسبه را انجام داد
 بنابراین میتوان شکل موج ولتاژ را به جریان تبدیل کرد و محاسبه را انجام داد
 در ادامه میتوانیم تمام ترسیور را انتخاب کنیم که بتوانیم $V_{break down}$ را از جدول انتخاب استفاده کنیم. در اینجا ولتاژ ترزیور که ما
 انتخاب میکنیم یعنی در سیور در ولتاژ میزنیم کارشده مثلاً اگر حفاظت ۳۸۵V درست DC بخواهیم، بیک ۵۴۵V میزنیم و دو
 ۳۰ درصد بیشتر در نظر میگیریم و مثلاً ۷۰۰V ولت انتخاب مناسب است. در خانواده ترزیورها، ۷۰۰V ولت به بعد را انتخاب میکنیم
 اگر ترزیور ۷۰۰V ولت انتخاب کنیم هر قدر برای اعم از مثلاً ۱۰۰۰V ولت یا ۶kV کار میکنیم. اگر مثلاً ۹۰۰V ولت انتخاب کنیم این ترزیور

$$R_{\text{شماره}} = \frac{l}{\sigma_{th} A}$$

دارای خازن

Subject

Date

تدریسی کوچک را می بیند و از این نظر به نظر در سیور در می آید چون گذرها با دانه کم مقدار بیشتری دارد و در سیور کمتر کار میکند و می بداند این گذرها با دانه کم را می بیند اما در جی سیور در برای حفاظت ولتاژ و سیور برابر حد اکثر ولتاژ عمل کرد (در اینجا ۷۰۰ ولت) باشد اما مثلاً در سیور ۷۰۰ ولتی و سیورهای مختلفی از I_{max} و توان دارد مثلاً چون $V_{break down}$ معلوم است و ولتاژ ورودی هم معلوم است I محاسب می شود و انرژی محاسب می شود و یکی را انتخاب می کنیم.

* جلب سبب و سوم - ۹۰/۲/۱۸

EMC و طراحی حرارتی : کوچکتر سه

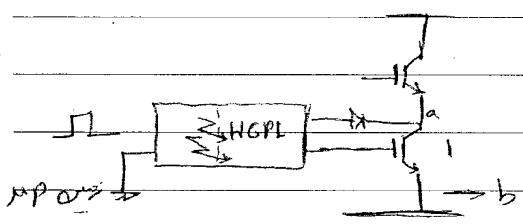
اطلاع جهت حفاظت سبدهای PE :

توجه کنید که حفاظت جریان در دو حالت زیر وجود می آید :

- ۱- اتصال کوتاه خروجی } مسئله حفاظت جریان در داخل مبدل اصلاً مطرح نمی باشد.
- ۲- اتصال بار

بمده روخهای حفاظت جریان یعنی در حفاظت اتصال کوتاه می باشد که حتماً روش استاندارد در این رابطه وجود دارد مثال زیر حفاظت جریان است :

مثال جریانور HCL 316 : یک IGBT درایور است.



در مدار مقابل ، در واقع حفاظت اتصال کوتاه نیست ، وقتی HCL عنوان در افت کرد خروجی نیست خود را high میکند بنابراین استماع می شود در این حالت دیود توسط ولتاژ داخلی خود بار می شود و ولتاژ کلکتور را سنب می کند

اثر ولتاژ به اندازه ۲ ولت افت کرد (منتهیه) یعنی در مدار

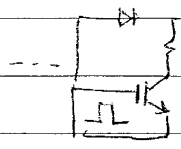
مشکلی نداریم اما اثر افت نکند دلیل آنه است که IGBT بالایی هم روشن شود و ۵۰۰ ولت بین خود IGBT افتاد باشد

سار این این پدیده را short through میگرد و با فاصله جریان نیست را فک می کند

راه دیگر برای تشخیص short through این است که در مسیر مقاومت بگذاریم و خروجی را خود بگیریم ولی این کار زمان میبرد.

عملکرد بالا در داخل مبدل انجام می شود و استیکر حفاظت جریان نیست

البته یک راههایی برای تبدیل مدار حفاظتی وجود دارد مثلاً طبق شکل مقاومت



با تنظیم مقاومت میتوان V_{sample} را روی مقدار مورد نظر قرار داد ولی چون

مقاومت ولتاژ دارد این روشی جانب نیست

Subject

Date _____

الفوزيل استعمال از غور (Fuse):

توجه کنید فیوزهای اساسی T^t مشخص خود، دوگانه ای که از ونداز تقسیم می شوند، فیوزهای کندسوز می باشند.
فیوزها و خانواده $(T^t, \text{Triac}, GTO, th)$ حفاظت کنند فیوزهای کندسوز IGBT ها را نیز حفاظت می کنند.
↓
چون بعضی از فیوزها هستند.

$$I_t = 35200 \text{ A} \cdot \text{s} \leftarrow \text{در ده های فنوژهای کندسوز}$$

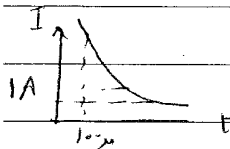
توجه کنند که از I^2 و I^3 غرض از هم می باشد که در حالت عادی باید بتواند آنرا تحمل کند

در غیور عقلایی، غیور می تواند به مدت طولانی در آسمان کار کند. اما غیور در ۲۸ میزور در ۲۸۰۷، ۱۸
 جواب: $I + I$ می توان یافت.

اگر و قنای که بعد از مظهر غفور سر و تراز و قنای غفور است در وقت می نرسد و دوباره و وصل می شود.

کند سوزها غمها بصورت یک سم با مقاومت و ظرفیت حرارتی مشخص می باشد (۱۰۶۱۵ پایش تر عدد دیناری)

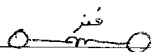
سندسوزها همان ساختار فوق در بود، اسد دورنگ است. حتماً باید با قلاب بکشد، روند



توهم کنید قیومها میل میل ساختن ساده تمام است همینان بالایی دارند

در صورتی که از تزیینات و نقاشی ها، حفاظت و جبران می شود.

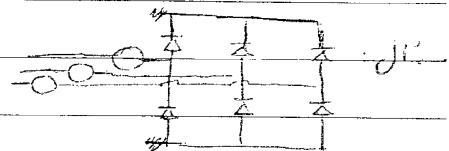
تحويل 1A, 250V AC إلى 250A, 20KV



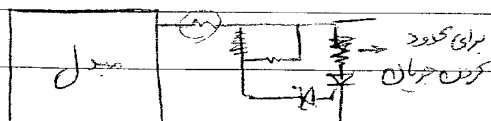
اشکال مهم سوزش متناوبه دائمی کلیدهای مکانیکی در جریان های DC مانند میکروفون دارند

-(جریانهای DC را با المانهای الکتریکی و الکترونیک می‌توان به کمک یکدیگر تبدیل توان می‌دهیم تا سطح شود.)

پس فنلوز ترنس برای مبدل‌های DC مثبت و برای اینورتر و مبدل‌های AC ترنس خوبی است.



سرمایه‌گذاران و مدیران شرکت‌های تولیدی و خدماتی



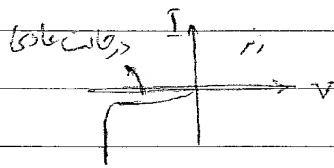
اولاً وقتیکہ ولایت غزوئی از حرم مورد نظر کم و بیش یک روز و نیم قیام می نمود و در
 آن روز و نیم هم آن است و مدار کا میگرد.

Subject

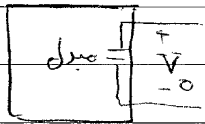
Date

به معنی اینکه ولتاژ خروجی از یک خازن بالا می‌رود و در نتیجه ولتاژ می‌شود و باعث می‌شود که ولتاژ خروجی در برابر این

المان نقش محدود کننده جریان دارد و در مدار حفاظت ولتاژ یکبار می‌رود. به این مدار *Clamp bar* یا حفاظت ولتاژ می‌گویند.



۲- نقش وایع بیانه اسیرانی خروجی مدل



$$I_{sc} = \frac{V_o}{0} = \infty$$

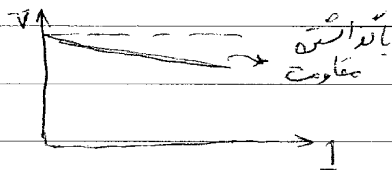
در حالت ایده آل

اما در عمل خازن خروجی در شارژی می‌شود و مدل برای اینکه ولتاژ خازن را بالا نیاورد و ولتاژ بیش از حد به سطح جریان انتقال کوتاه مدل را ایجاد و بعد از آن می‌کند.

تفاوتش نیز در این است که ولتاژ اشکال آن این است که یکبار مصرف است و نکته بعدی این است که اگر ولتاژ DC خیلی بزرگ باشد نمی‌تواند غیر از ولتاژ داد.

* مثال: مدل ۷۸٪، ۸kV DC، و ولتاژ بالا و نیاز به *availability* به یک نکته: در مدل غیر از ولتاژ بزرگ در

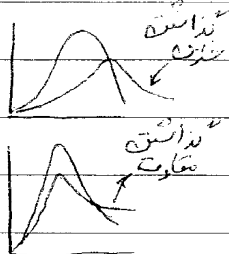
فیروز، مشکل دیگر: ۷۸٪ VR یعنی تنظیم ولتاژ ۷۵ درصد می‌خواهیم یعنی ۲۵٪؛ یک راه حل به VR این است که خازن برای جلوگیری از بزرگ شدن و از ریزش خروجی جلوگیری کنیم و در صورت انتقال کوتاه و جریان انتقال کوتاه دامنه بسیار زیادی پیدا می‌کند که از نظر EMI مشکل است چون جریان بسیار شدیدی بطور ناگهانی در مدار روی زمین می‌ریزد. اتفاقی بوجود می‌آید و مشکلات زیادی بوجود می‌آید. در این حالت فوج به امید این خروجی خیلی مهم است و در خروجی یک مقاومت قرار می‌دهیم.



یعنی بطور ناگهانی، VR را خراب می‌کنیم و ولتاژ خود را به مقاومت باعث می‌شود و I به جای $\frac{V}{R}$ می‌شود.

باعث دقت کرد چیزی که از آن دقت است می‌باشد جریان است.

یعنی اثر یک جریان را با پس بیاوریم، جریان می‌تواند زمان طولانی‌تری ادامه داشته باشد چون تراشه تحمل ای است و مقدار RMS در آن تاثیر دارد. پس اگر یک راه حل بیاوریم مسئله حل است. برای این کار خازن خروجی را دوباره می‌کنیم تا VR بهتری می‌شود (ضعیف می‌شود) و باز مقاومت قرار می‌دهیم و VR را خراب می‌کنیم. نکته دیگر این مدار این است که یک جریان نسبت به حالت قبل بسیار کاهش پیدا کرده است. دقت کنید یک ولتاژ هنوز همان ۸kV است. با گذاشتن خازن که مقاومت همان عوض می‌شود.

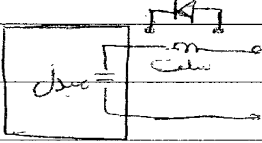


اثر از ولتاژ خروجی فیدبک داریم مشکل حل است اما در این مثال خاص عرضی و آلتی کوچک است و فیدبک نمی‌تواند گرفته (چون سریع است).

Subject

Date

در مورد اسپد این خروجی نوعی کند کننده قرار دادن سلف مخصوصاً در مسیرهای DC می تواند نرخ افزایش جریان را کنترل کند و بنابراین امکان حفاظت با سرعت کندتری را فراهم میکند.



* مثال: تقابلی یک فیلتری با یک فیلتر LC :

فیلتر LC، ۱۰ kV، ۱۸۰ Hz، ۱۰ H، ۱ A

در سلف، فیلتر خروجی فقط یک کلون است در هر دو و تا

کلون سلف ۵۷٪ است.

۱۰ kV، ۱۸۰ Hz، ۱۰ H، ۱ A

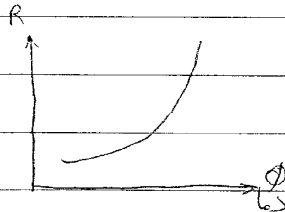
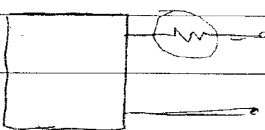
$$\frac{1}{C} = \frac{1}{\frac{1}{2} \times 1.8 \times 10^{-3} \times 10^{-6}} = 9 \times 10^8$$

$$\frac{1}{C} = \frac{1}{\frac{1}{2} \times 1.8 \times 10^{-3} \times 10^{-6}} = 9 \times 10^8$$

بنابراین انرژی سلف با LC قابل مقایسه نیست. یعنی تفاوتی بین سلف سری در این حالت که می تواند انرژی سلف خازنی را ذخیره کند با سلف LC در آن کم می شود و انرژی ذخیره شده در فیلتر انداز ۱/۱۰۰ می شود. تنها مشکل این است که انرژی خروجی را قطع کنیم انرژی تولید جرقه می کند. همین دلیل است که دیود D را قرار می دهیم. طبق مطالب گفته شده دو مسئله داریم: ناهمبندی می خواهیم یک را کم کنیم که مقاومت قرار می دهیم تا هم rate افزایش درای ما اهمیت دارد. اگر مقاومت قرار می دهیم در انتقال کوتاه باز هم باید با همان سرعت انتقال کوتاه عکس العمل نشان می دهیم چون مقدار داریم کم شده است و rate جریان را تقریباً ثابت است.

در اینجا گذاشتن سلف، از منظر روی کاهش یک خازنی کمتر است حتی ممکن است جریان در حالت فوری دو برابر افزایش پیدا کند (در damping در نظر بگیریم) با توجه به رابطه $\frac{di}{dt} = \frac{V_0}{L}$ (که در اینجا تغییرات به نسبت $\frac{V_0}{L}$ کاهش می یابد). هر چه انرژی باشد rate کندتر است. در این حالت تا جایی که بخواهد بالا بیاید و مشکل ایجاد نکند، اما ناهمبندی حفاظتی عمل می کند و مدار را قطع می کند. بنابراین به مدار حفاظت فرصت عکس العمل می دهد (مثلاً انتقال کمتر) بنابراین ناهمبندی حفاظت می شوند و دیود نیز انرژی باقی مانده را جمع می کند.

(۳) استفاده از رومبای passive دیرمیل PTC:



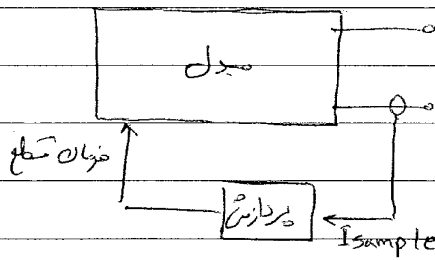
در حالت عادی مقاومت PTC بسیار کم است. بر حسب نوع PTC، این تغییرات می تواند از ۱۰۰۰ تا ۱۰۰۰۰ باشد.

Subject

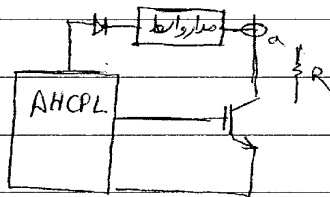
Date

و علاوه بر سرعت می باشد. محض اینکه در خروجی افزایش جریا بوجود آید PTC شروع به گرم شدن می کند و خروجی را high imp میکند. مزیت PTC نسبت به فیوز، برآش خوردن بودن آن است و با سرد شدن به حالت عادی بر میگردد.

۴) روش های الکتریکی حفاظت جریا



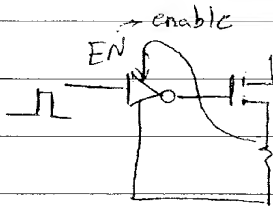
غیردار بلوکی استاندارد
طبق شکل مقابل، اگر خواهیم یک نقطه را در مدل حفاظت کنیم
قرائت جریا انجام می دهیم و به مدار پرازش می دهیم و فو
قطع را به مدل می دهیم



۲۷، ۴۷: سطح عمل

مثال: حفاظت کلیدهای داخلی
در مدار مقابل، میتوان بدون ایجاد تلفات قابل توجه در لکتور، ولتاژ را
به AHCPD میفرمایم.

در حالت ساده مقاومت R را داریم و مدار واسطه نبود مشکل
این است که در مسیر تلفات داریم برای همین از روش مقابل استفاده میکنیم
در این تنظیم level تابع جریان ورودی به ولتاژ خروجی، در جریان مورد نظر،
ولتاژ به حد ۷ تا ۳ میرسد و AHCPD کلید را قطع میکند.



مثال دیگر:
در شکل مقابل، وقتی پالس ورودی می آید، فو می آید و مقاومت را روشن می کند.
این ولتاژ روی مقاومت به EN می رود اثر افت ولتاژ از یک حدی بیشتر باشد
(کم یا تنظیم مقاومت این حد قابل تغییر است) میتوان درایور را قطع کرد.

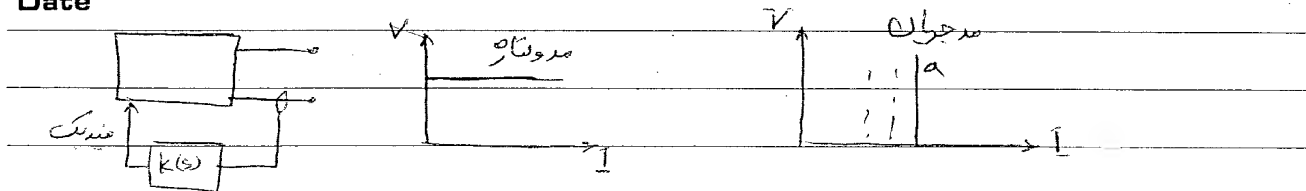
فشار درایور مقابل این است که نیاز به latch دارد (اثر حفظ می شود به حالت اول بر میگردد و پالس را ادامه می دهد)
یا flip flop

latch: یعنی اگر یک بار قطع شود با reset کنیم تا دوباره راه بیفتد

ویژگی روش های الکتریکی حفاظت پذیری آنها و عیب آنها پیچیدگی آنها است. ولی سلفی فیوز نویز نمی تیرد چون با اطلاعات
کار نمی کند و یا انرژی کار میکند.

۵) روش های نرم افزاری:

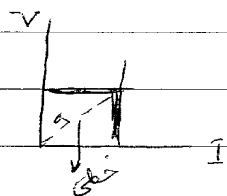
منظور استفاده از میکروکنترل جریا به جای ولتاژ است.

Date

بابت ترکیب دوم در بالا، مستحق یک منع تقدیم و امتحانی میرسیم که تا یک جایی بصورت و نه کنترل میشود و از آنجا بعد از آن

کنترل میشود

۷



در غنیمت خلی (که بارگولانور خلی میباشیم) شکل خطی را در استیم که به آن مدار
Fold back میگویم. اثری را انتقال کوتاه از دهه اگر همان جریان اولی از آن
عبور کند ورودی V_1 و خروجی عنصر است برابر این V_2 می شود و می توان
برابر ΔV می شود و توان قابل توجه می شود و رگولانوری می شود و می بینیم
دلیل وقتی و توان است می بیند جریان را هم کم می کنیم.

* مجلس *

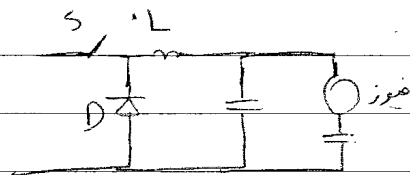
نکات: ۱- و جرم: دلیل اینکه در آنجا سندان خوب کار میکند و می در عمل زود (کار می افتد) بودیل قابلیت اطریا
 رقیق میگویم غیر و سید ای مثلاً ۱۰۰۰۰۰ ساعت است یعنی $\frac{1}{8} = 100000$ - نرخ خرابی = احتمال خرابی \checkmark
 مثلاً اثر غیر و سید ای ۱۰۰۰ ساعت باشد احتمال کار کردن من از ۱۰۰۰ ساعت است یعنی اگر تعداد بسیار زیادی از این و سید
 داریم بایزم تعداد ۱۰۰۰ ساعت، $\frac{1}{8}$ آنها سالم هستند

در مبدل یا که غرض میکنیم کار کرد هر المان مستقل است اما این عرف کاملاً صحیح نیست مثلاً عدم وجود خود باعث ضروری
کلیومی شود اما غیر آن تا لحظه رخ دادن فعل کار کرد هر المان را مستقل در نظر گرفت
از محاسبه ۸، متوجه می شویم که کدام المان تألیفیت اطمینان راحت تر تأثیر قرار میدهد

Subject

Date

مقاله خازن می کنیم مثلاً با خازن یک الی بیسم کلاً از کار می افتد.



در شکل مقابل، اگر یک خازن به سرزد تبدیل خازن نمی شود و مثلاً سیل خروجی بالا می رود. ممکن است خازن هتنام سوختن اتصال تواند و مدار باز شود. جهت جلوگیری از اثر ناخوشایند اتصال تواند سلف خازن هتنام سوختن می توان از غنیز طبق شکل اضافه کرد که در این صورت لم غنیز هم در محاسبات وارد می شود.

قابلیت اطمینان زیرمبدل‌های الکترونیک قدرت:

توجه کنید این سیستم (قابلیت اطمینان) که بصورت عمر مفید نیز بیان می‌شود از مهم ترین مشخصات معمولاً گزارش می‌شود در مبدل‌ها می‌باشد. با توجه به دشواری آینده در مورد مبدل‌های الکترونیک قدرت این موضوع از اهمیت بسیار بالایی نسبت به بقیه مدارها برخوردار است (دما از مهمترین پارامترهایی است که عمر سیستم را تحت تأثیر قرار میدهد. هر تدریج افزایش دما عمر تقریباً نصف می‌شود).
 بصورت ریاضی، قابلیت اطمینان بصورت $R(t) = e^{-\lambda t}$ تعریف شده و به معنی احتمال کارکرد صحیح سیستم است.

$$t=0 \Rightarrow R(t)=1 \quad t=\infty \Rightarrow R(t)=0$$

کارکرد قطعی

خرابی قطعی

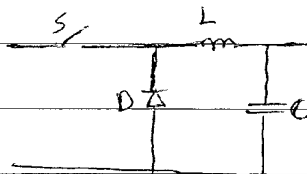
توجه کنید برای اینکه احتمال خرابی در $t=0$ معادق باشد باید فرض کرد که سیستم در ابتدای شروع کار، بدون مشکل و ایراد بوده است. پارامتر λ که نرخ خرابی را در سیستم تعیین میکند به عنوان معیار قابلیت اطمینان در سیستم‌ها گزارش می‌شود.

$$(\text{تایم}) \lambda = \frac{1}{\text{واحد}} \Rightarrow \text{واحد} = \frac{1}{\lambda} = \text{واحد}$$

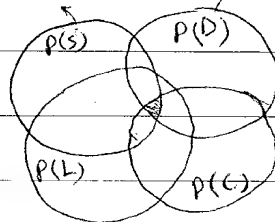
اگر نام عنوان مشخص عمر سیستم استفاده میکنیم.

دلیل اینکه مراعات احتمال می‌روم: مدل سازی غیر ممکن است. مدل سازی بسیار وقت گیر است.

توجه کنید برای سبب قابلیت اطمینان در یک سیستم با توجه به تعریف فوق، باید احتمال کارکرد آنرا محاسبه نمود.



برای کارکرد صحیح هر یک از این اجزا باید کارکرد.



$$P(S \cap D \cap L \cap C) = \text{نتیجه مطلوب خرابی}$$

$$R_{\text{converter}}(t) = e^{-\lambda_S t} \cdot e^{-\lambda_D t} \cdot e^{-\lambda_L t} \cdot e^{-\lambda_C t} = e^{-(\lambda_S + \lambda_D + \lambda_L + \lambda_C)t}$$

و بصورت کلی برای تمام سیستم‌هایی که مدل قابلیت اطمینان آنها سری است:

$$\lambda_o = \sum \lambda_i$$

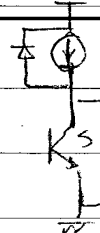
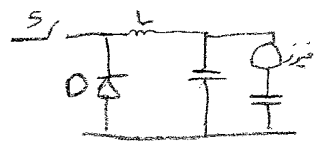
مدل قابلیت اطمینان (برای هر سیستم سری و مستقل):



(مدل قابلیت اطمینان سری، یعنی وقوع خرابی در هر اجزا باعث خرابی در کل سیستم می‌شود)

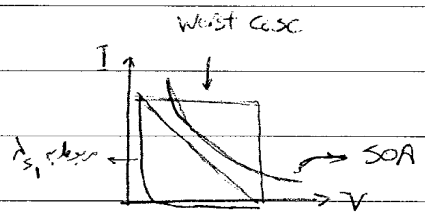
Year: Month: VDC Day:

Subject:

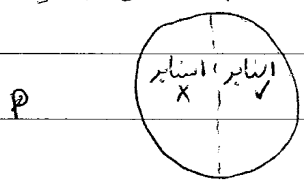


* مثال: کلید و استایر:

$P(\text{کارکرد}) = ?$



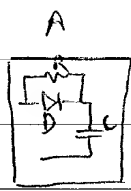
$P(s)$: احتمال کارکرد کلید



احتمال کارکرد استایر احتمال کارکرد کلید

$$P(s) = P(s|A)P(A) + P(s|A')P(A')$$

$$= \frac{e^{-\lambda_{s1}t}}{e^{-\lambda_{RCD}t}} \frac{e^{-\lambda_{s1}t}}{e^{-\lambda_{RCD}t}} \frac{e^{-\lambda_{s1}t}}{e^{-\lambda_{RCD}t}} (1 - e^{-\lambda_{RCD}t})$$



$\lambda_{RCD} = \lambda_R + \lambda_C + \lambda_D$

فرض کنیم که کلید و استایر در یک مدار قرار دارند و فقط سوئیچ را در نظر می‌گیریم. فرض کنیم که کلید و استایر در یک مدار قرار دارند و فقط سوئیچ را در نظر می‌گیریم.

در نظر بگیرید که در مستطیل $V-I$ مستطیلی کارکرد اما در کلیه‌های امروزی مستطیل SOA آنها مستطیلی شده است. یعنی تبدیل شده به مستطیل $V-I$ مستطیل انزایا منجر به سوئیچ کلید می‌شود و منجر به تلفات می‌شود.

اگر فرض کنیم A یک شبکه RCD باشد اثر خازن از بین می‌رود شبکه RCD کار نمی‌کند. اگر مقاومت از بین می‌رود چون جری $inrush$ خیلی زیاد می‌شود و سوئیچ را می‌سوزاند. (اگر هم هست و از تلفات بیشتر می‌کند) (R مقاومت کوپلی نیست)

λ_{s1} : یعنی وقتی کلید میر $V-I$ مستطیل شده را طی کند، λ آن چقدر می‌شود. در این حالت، λ یک کم است تلفات کم. λ_{s2} عدد کوچکی است، در λ_{s1} یعنی وقتی استایر می‌باشد میر مستطیلی را طی می‌کند و تلفات آن بالا می‌رود و λ_{s3} بزرگتر است به λ_{s1} است.

محاسبه λ برای اجزای مختلف:

توجه کنید که این رابطه دو روش بصورت کلی وجود دارد. ۱- روش پیش بینی ۲- روش تست

روش پیش بینی:

π ها، از جدول به دست می‌آوریم

$$\lambda = \lambda_b (\pi_1 \pi_2 \pi_3 \dots \pi_N)$$

CACTUS

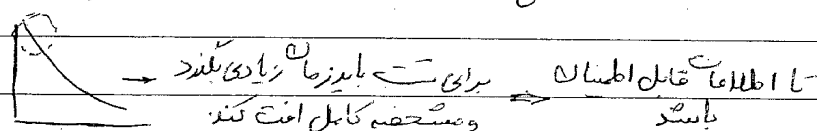
حدایب تصحیح برای شرایط مختلف کارکرد

Subject

Date _____

مثلاً در دنباله به ازای n که داده شده ولی در دمای π ، $P(S|A)$ را بدست می آوریم و در b ضرب می کنیم
یعنی مثلاً برای محاسبه $P(S|A)$ سوئیچ میرسد قطعی، اما می بینیم و مقادیر به تلفات و جریان هم می آید آن اعضا
می شود و π های مختلف را بدست آورده و $P(S|A)$ را بدست می آوریم.
توجه می خواهم بکنیم، اما واضح کنیم، می بینیم موجود نیست که $P(S|A)$ را بدست می آوریم پس یعنی نداریم.

۲۔ روشنت : در این روش مقدار زیادی المان تست می شود و عبور تست آماری از هر نقطه محاسبه می شود.
مثلاً ۱۰۰۰۰ المان را تست میکنیم و مثلاً بعد از زمان ۱۰۰ ساعت خروجی را بر است آورده و در آنجا اسمی می کنیم



برای انکشاف مشکل و طولانی نت را بطوریکه تنیم از نت های شتاب بیرونی نسیم استفاده می شود. با این نت مرئی
نوازید سوخته المان را سریع کرد. مثلاً اگر یک خازن ۱۰ اولت داریم آنرا در ۵۰ اولت نت می کنیم در عوض زمان
کم می شود مثلاً اگر خازن در ۳۰۰ نرکید بر اساس روابط مثلاً به این نتیجه می رسید که در ۱۰ اولت عین سلامت کار کنید.
در سرانجام نت شتاب بدست می آید.

توجه کنید در ضرب Π بر Π می‌شود Π که در تمام المانها (تقریباً) وجود دارد Π است یعنی وابستگی ۸ به ۵
بسیار شایع و پراخت است. دلیل این موضوع این سوکرای حلقه‌ای بر سه حلقه تمام المانها است.

$\lambda = \lambda_b \frac{\pi}{4} \frac{\pi}{3} \frac{\pi}{C} \frac{\pi}{Q} \frac{\pi}{E}$ * مثال دیود:

λ_b : $\left\{ \begin{array}{l} \text{دیودهای معمولی} = 0.1003 \text{ A} \\ \text{fast recovery دیودهای} = 0.025 \end{array} \right.$

طبق اعداد که می توانیم از دیودهای استفاده کنیم $= 0.1002$

طبق اعداد اترستوارینم از دیوزده می‌بی استفاده کنیم
دیوزده که نذر ارم چون لم آن خراب است

T_j : تعدادی نمونه در سامان و حالت جاری

پیرست مزاد

$$\pi_j = \exp \left[-3.91 \left(\frac{1}{T_j + 273} - \frac{1}{298} \right) \right]$$

$$\pi_s = \frac{V_s}{V_s^*}$$

$$\pi_s = 1.43$$

$$\pi_s = 1.05$$

$$V_s > 0.3$$

$$V_s < 0.3$$

خلق را بطاعت و اطاعت نمود و در موضعیت بدی کار نمیکند بیک چنین این است که ولایت نامی از ابلاست در علاوه غرض از این است که
غرض از این بود که در موضعیت از این است که ولایت نامی از ابلاست در علاوه غرض از این است که

Subject

Date

نوع لیدرچی از غیر لیدر: π قابلیت تغییر با شرایط میل دارند مثال:

$\pi_Q =$ ضریب سیستمی دیود است
که در حالت های مختلف مشخص می باشد

plastic

$$\pi_Q = 1$$

JAN

$$\pi_Q = 2.2$$

استاندارد پیسی پی قابلیت اطمینان: NDBK - MIL - 217 - F

کنترل یا بهبود قابلیت اطمینان:

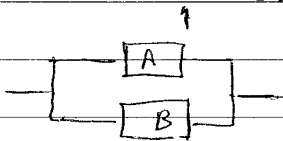
این بهبود در دو مرحله طراحی و بهره برداری امکان پذیر است. (یک نمونه استفاده از این بهره است)

۱- در مرحله طراحی:

برای مطلع سیستم باید هر دو از کار ببینند

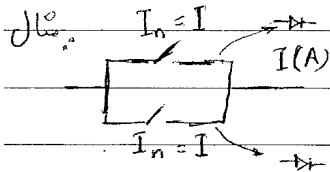
الف- استفاده از روش موازی سازی در مدل قابلیت اطمینان

برای یک سیستم با مدل Reliability موازی



$$P(A' \cap B') = 1 - P(A \cup B) = 1 - (1 - e^{-\lambda_1 t}) - (1 - e^{-\lambda_2 t}) = e^{-\lambda_1 t} e^{-\lambda_2 t}$$

احتمال خطا یا وقوع استتال



$$1 - P(A' \cap B') = 1 - P(A' \cap B')$$

احتمال کارکرد:

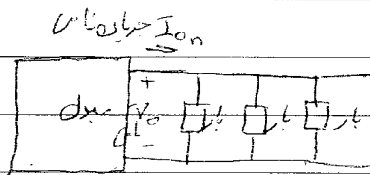
سیستم قابلیت اطمینان موازی ربطی به موازی

بودن مدار ندارد

یک نکته این است که وضعیت اجزاء بعد از خطا چه می شود مثلاً در مثال بالا برای اطمینان از اینکه وقتی سیستم می سوزد مدار باز می شود می توان از دیود استفاده کرد. البته وجود دیود باعث می شود احتمال هر مسیر سری شود و باید در مورد بار در نظر گرفت. (جای دیود نیز هم می تواند باشد)

۲- در مرحله بهره برداری:

در این حالت Derating یکی از ابزارهای مهم و پذیرفته شده است



اگر بتوان برای لحظاتی، بعضی بارها را از مدار خارج کنیم بار میل کم می شود

میان این میل کمتر از توان مورد نظر تا پس زمینه ما برای تمام دماها

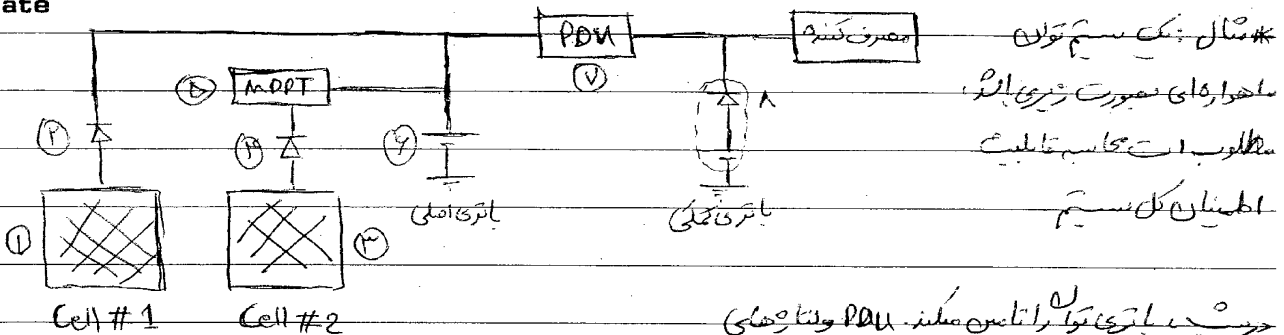
پایین تر می آید و ضریب π کاهش می یابد و این روش می توان

محور را افزایش داد

Subject

کتاب سیستم وینچ - ۹۰، ۲، ۲۵

Date



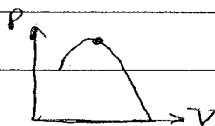
درست، باتری توان را تامین میکند. PDU و باتری های

لازم برای مصرف کننده را تامین میکند.

باتری کمکی در حالت عادی خاموش است و وقتی بهت است که به باتری کمکی وارد عمل می شود.

نیو ده ها برای جلوگیری از عوارض شده Solar cell های با سده

MPPT یک کانترولر است که Solar cell را در حالت ماکزیمم توان عمل می دارد.



ترتیب کنید بر طبق مشخصات مدار، سیرهای (1) و (2) و (3) و (4) و (5) با هم موازی هستند.

این کردن 4 و 5 به معنی این که کردن سیم است. 7 که واقع است. Solar cell ها در واقع منبع جریان دارند

و یک یک وصل ای برای تثبیت ولتاژ نیاز دارند که این کار را باتری 4 انجام می دهد بنابراین اثر (4) این شود کل

سیستم مختل می شود بنابراین (4) و (5) در مدل قابلیت اطمینان بصورت سری قرار میگیرد.

کل 7 تا هم اثر این که باتری کمکی وارد مدار می شود و باتری کمکی انتقال توان را انجام میدهد بنابراین (5)

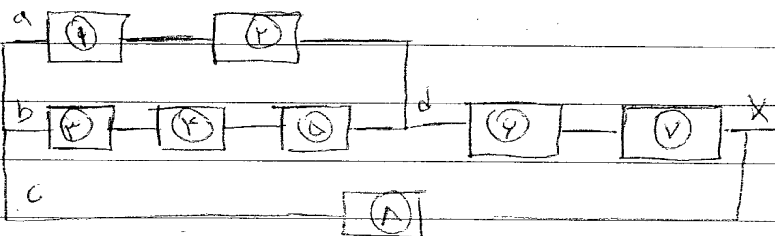
1 کل اتا 7 موازی است.

سیر 6 و 7 با هم سری بوده و با سیرهای فوق الذکر سری می باشند. سیر 8 با کل سیرهای فوق موازی می باشد.

مدل Rel کل سیستم

با شکل مقابل بتوانم نقاط ضعف سیستم

را بیست آورد



$$\begin{cases} R_1 = 0.9, R_2 = 0.18 \\ R_3 = 0.18, R_4 = 0.18 \\ R_5 = 0.9 \\ R_6 = 0.49, R_7 = 0.9 \\ R_8 = 7 \end{cases}$$

$$R_{ad} = R_1 R_2 = (0.9)(0.18) = 0.162$$

$$R_{bd} = R_3 R_4 R_5 = (0.18)(0.18)(0.9) = 0.02916$$

سیرهای ad و bd با هم موازی می باشد. بنابراین کل قابلیت اطمینان آن را حاصل ضرب یکایهای سری از سیرهای با سده

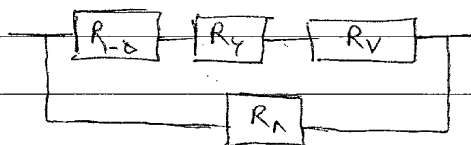
Subject امتحان کارکنان

Date

$$Q = \bar{A} \bar{B} \quad Q = 1 - R \Rightarrow \begin{cases} Q_{ad} = (1 - R_{ad}) \\ Q_{bd} = (1 - R_{bd}) \end{cases} \Rightarrow Q_{1-b} = Q_{ad} Q_{bd} = (1 - 0.72)(1 - 0.57) = 0.119$$

$$\Rightarrow R_{1-b} = 1 - Q_{1-b} = 0.88$$

مدل Rel ساده شده تا اینجا صبر است، زیرا است:



$$R_{g-v} = R_g R_v = (0.99)(0.9) \approx 0.9$$

$$R_{1-v} = R_{1-b} R_{g-v} = 0.88 \times 0.9 = 0.792$$

$$Q_{1-v} = 1 - R_{1-v} = 1 - 0.792 = 0.208$$

$$Q_A = 1 - R_A = 1 - 0.7 = 0.3$$

$$Q_{1-A} = Q_{1-v} Q_A = (0.208)(0.3) = 0.0624 \Rightarrow R_{1-A} = R_{tot} = 1 - Q_{1-A} = 0.9376$$

* مثال: یک مدل کلیتری با خروجی $V_{DC} = 50.7$ مفروض است. این مدل در خروجی از خازن تانتال (Wet) 134D (VISHAY) استفاده کرده است. ظرفیت خازن یکبارفته 220F و ولتاژ 50.7 است. قابلیت اطمینان را باید در خروجی بهبود قابلیت اطمینان را باید در (یک مرحله قبل تر از مثال قبلی است).

بر طبق استاندارد 2172 MTI ضریب قابلیت اطمینان (پ) به عوامل زیر وابسته است (بخش 10 - خازن):

$$\pi_V: (\text{ضریب ولتاژ}), \pi_C: (\text{ظرفیت خازن}), \pi_{SR}: (\text{مقاومت سری})$$

الف) خازن 220F و 50.7، را میخوانیم چگونه کنیم

$$\pi_C \text{ بر طبق جدول ظرفیت: } \pi_C = 0.4$$

$$\pi_V \text{ در مورد خازن تانتالیم: } \pi_V = \left(\frac{S}{0.9} \right)^{14} + 1 \quad S = \frac{\text{ولتاژ کاری}}{\text{ولتاژ نامی}}$$

$$\text{در حالت اخیر: } S = \frac{50}{50.7} \Rightarrow \pi_V = 0.900$$

π_{SR} برای این بار کمتر است، اما میسازیم کرده. $CR = \frac{\text{مقاومت سری خازن}}{\text{ولتاژ اعمالی به خازن}}$ به دستار π_{SR} را از جدول بر حسب مقادیر CR

| CR | π_{SR} |
|--------|------------|
| $> 1A$ | 0.94 |
| 0.1A | 1 |
| 0.01A | 3.3 |

$$E_{SR} = 0.9 \Rightarrow CR = \frac{0.9}{50} \approx 2 \times 10^{-2} \Rightarrow \pi_{SR} = 3.3$$

هر چه مقاومت سری خازن را بالا ببریم درست است که خازن در سرد می‌ماند
می‌توان Rel را تا سه برابر افزایش داد

Subject

Date

توجه کنید این محاسبات میوه دافترودن مقاومت سری خازن در افزایش Rel بسیار دقتی نسبت دارد
(مثال: برای بهبود Rel در این خازن جعبه مقاومت باید با آن سری کرد)

$$\left(\pi_{SR} = 3,3 \rightarrow 1 \Rightarrow C_R = 0,4 \Rightarrow 0,4 = \frac{R_S}{50} \Rightarrow R_S = 20 \text{ ohm} \right)$$

یعنی خط مقاومت ۲۰ (که عدد بسیار نزدیکی است) میل و تلفات کلی را خیلی بالا میبرد ولی قابلیت اطمینان را بالا میبرد.

دلیل این امر اینست که مقاومت سری یکجای جریان rms خازن کاهش میابد و دمای آن میابد و قابلیت اطمینان بالا میبرد.
= اکنون برای بهبود Rel از دو خازن سری شده با هم استفاده میکنیم.

برای انتخاب از دو خازن سری شده ۴۷ و ۵۰ استفاده میکنیم (تقریباً ظرفیت ۲۲ میفریم).

$$\pi_{SR} \checkmark : \text{بر طبق جدول استاندارد} : \pi_{SR} = 4$$

از حالت

$$\pi_{SR} \checkmark : \pi_{SR} = 3,3 \Leftarrow CR = \frac{0,75}{\left(\frac{50}{20}\right)} = 3 \times 10^{-2} \quad (\text{در حالت قبل})$$

$$\pi_{SR} \checkmark : \pi_{SR} = 3,3 \Leftarrow S = \frac{25}{50} = 0,5$$

= در حالت اخیر: $\Delta = 28$ بنابراین در مورد خازن مذکور، سطح و دمای آن بسیار عالی نسبت به Rel مهم بوده و این
عنونه ای از استفاده صحیح از آنهاست.

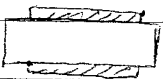
= دلیل اینکه سری کردن و انتخاب بزرگ این است که در این نسبت قبلی $\pi_{SR} = 0,9$ بود یعنی اثر بسیار قابل توجهی در خازن کردن
Rel دارد پس دلیل دو خازن را سری میکنیم که ولتاژ اعمالی را پس بیاوریم. راه دیگر این بود که ولتاژ اعمالی را نصف کنیم.

* حلیم بست و ششم ۲,۲۷ ۹ *

مداخای جایی در الکترونیک قدرت

توجه کنید برای سازه سازی مدارها از مدارهای جایی که شامل یک یا چند لایه های (معدنی) با روش قطع و یا عایق از جنس
سیلیکون استفاده می شود از آنجا که خود اتصالات مدارها توسط یک لایه نسبت PCB تقسیم شده و از روی آن مشخص
مدار مانند توزیع و تلفات و تلفات خطوط انتقال و نسبت می آید مسئله PCB از هر چیزی سخت تر سازه سازی
مدارهاست.

= توجه کنید که PCB ناهمبندی که ابعاد و مشخصات پارازیت مدار بصورت غیر عادی در نیاید توجه کنید است



= توجه کنید بردهای خام PCB با عیوب عایق و مس روی آن سازه می شوند (عقبات مس بسیار کمتر از عایق است)

مثال: PCB ۱,۴mm یعنی قطر عایق آن ۱,۴mm می باشد.

negin

مثال: PCB ۲,۴mm - ۲,۲mm

Subject

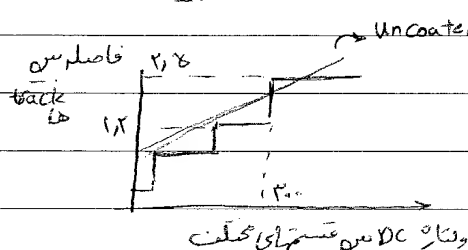
Date

میزبای ضخامت مس از واحد اونس (oz) استفاده می شود. ۰۲ واحد هم است.
تعریف: منظور از PCB یک اونس (۰۲) یعنی ضخامت ۰۲ مس که روی یک سطح با ابعاد مشخص پس شمشیر

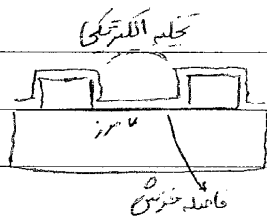
$$\Rightarrow 1 \text{ oz} = 1.4 \text{ mil} \quad \text{mil} = \frac{1}{1000} \text{ inch}$$

نصورت استاندارد: PCB های ۰۲، ۰۵ و ۲ داریم.

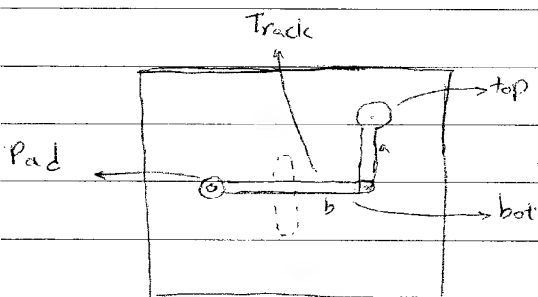
۲.۴mm PCB استحکام مکانیکی خیلی خوبی دارد اما اشکال آن این است که فاصله مسها با هم ای بی مشکل است.
چند نکته را باید در رسم مدار دقت کنیم: نی مقطع مسی حاصل که در مسیر جریان قرار میگیرد و دیگری فاصله بین دو قسمت



اثر در ولتاژ و ولت کار می کنیم فاصله های که به نزدیک تر هستیم
را در نظر می گیریم. بنابراین در ولتاژ ۳۰۰ ولت، ۲.۵mm فاصله را قرار می دهیم.
Uncoated یعنی روی track ها هیچ لایه عایقی نداریم.



مس از انتخاب PCB، نقشه مدار چاپی، استقلال می کنیم و قسمتهای
net نقشه را از روی مدار بر می داریم و نقشه ساخته می شود. بعد از آن
یک لایه مس روی مدار قرار میگیرد و کنار هم آنها به هم فاصله ها فاصله می شود.
وقتی چاپ می دهیم یک لایه عایق طبیعی شکل مدار را می پوشاند اما این
عایق در تخلیه فزونی اثری ندارد (اگر شبیه کبی دارد جلوه گیری از آلودگی)



در شکل مقابل tracks در لایه بالایی (top) و track b در لایه پایینی (bot) قرار دارد. به محل هایی که باید
اتصال به آن انجام می شود Pad گوئیم. به نقطه ای که لایه را
عوض می کند برای اینکه (ارتباط لایه بالایی و پایینی) یک
سوراخ ایجاد کرده و داخل سوراخ قطع و یا مس می ریزیم که
آن را می گوئیم.

مس طبق مقدار فاصله می بینیم رابطه می بینیم فاصله می بینیم باید از این مقدار کمتر شود یا بزرگتر شود. نقشه مدار را رسم می کنیم و
سازنده آن را می سازد. در برقی می توان یک فاصله Clearance تعریف کرد یعنی به یک track هیچ هادی ای به فاصله کمتر از
فاصله Clearance ابعاد track، می بینیم و یا این زمین باید قرار گرفته باشد.
باید دقت کرد عصب track کار هم از دو قسم و یا دو قسم که در نقطه ضخامت ۱.۴ دارند و از دیدگاه
هم مس سوزن دیده می شود و می توان سوراخ را می بینیم و یا این می بینیم.

Subject

Date

حرارتی
نکته: عدم استقامت عایقی است. طبیعتاً با سگرمی که داریم مثل غیر از عمل می‌کنیم و وقتی جریان بالا رود داغ می‌کنیم و قطع می‌کنیم.

محسوس PCB ساخته شده.

اگر فاصله را رعایت کرده باشیم و هم‌پارا در دست انتخاب کرده باشیم چنانچه جرم می‌زنند و مسائل حرارتی دارد و غیره ممکن است مشکل اطلاعاتی داشته باشد یعنی ممکن است یا داخل کند و یا نوزن بگیرد. برای انجام این کار یک سری مشخصات PCB ساخته شده نیاز داریم یعنی track پهنی که داریم رسم می‌کنیم چقدر مقاومت پیدا کرده و چقدر سلف و خازن دارد. مقاومت track اثر یوفا را درست انتخاب کرده باشیم از دیدگاه افت و بازده اهن پیدا کنیم (چون مطمئن هستیم ترک آب نمی‌شوند). توجه کنید بعد از رسم سیم‌ها، باید مشخصات آنها را بنویسید و سیم‌های ارتباطی بدست آوریم.

افت مقاومت:

$$R = \rho_{cu} \frac{l}{A} \quad \text{طول سیم } l$$

$$A = \frac{W \times t}{102} \quad \text{پهنای } W$$

می‌توان است track تلفات آنرا پیدا کرد. اثر افت زیاد است و با تلفات زیاد است و می‌توان با هم‌پارا زیاد کرد و یا بعد از عوض کنیم و یا فاصله بین دو قسمت را کم کنیم.

(ب) اندوکتانس برای یک سیم تنها:

$$L = 2 \left(\ln \left(\frac{l}{t+w} \right) + 0.5 \right) nH$$

(اندوکتانس یک track تطبیقی تنها)

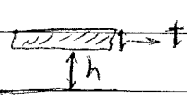
(که در کنار آن چیزی نیست از حلقه صغیر است)

اثر هم‌پارازات این سیم یک صغیر زمین باشد.

روی اندوکتانس اثر کاهش دارد (از طریق این جریان) در این حالت، اندوکتانس به‌صورت با:

$$L = \frac{2hl}{w} \frac{nH}{cm}$$

که در این رابطه h فاصله سیم تا سطح زمین است.



پارازیت توهم می‌شود در سیم‌های طولانی که اندوکتانس قابل توجه می‌شود و هم‌پارازات صغیر زمین را در نظر می‌گیریم و به‌صورت اندوکتانس کاهش پیدا کند.

(۱) توجه کنید افزایش پهنای سیم روی مقاومت اثر عمیق‌تری دارد ولی روی اندوکتانس خیلی اثر ندارد.

مثال

$$w = 7.1 \text{ cm} \rightarrow 1 \text{ cm} \Rightarrow L = 9.7 \frac{nH}{cm} \rightarrow 8.4 \frac{nH}{cm}$$

$$x10 \Rightarrow = 2$$

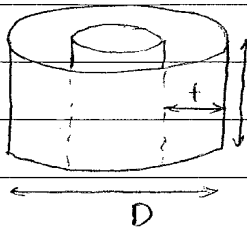
در تمام موارد هم صغیر زمین نداریم چنانچه می‌توانیم موقعی که می‌توانیم حلالات که هم اندوکتانس و هم مقاومت را کم می‌کنیم و به کاهش ال‌ان‌های پارازیتی کم می‌کنیم.

۱۱ در پروژه، برای جاهای حساس مثل ترمینال و خط جایی که تغییر جریان سریعی داریم این عدد باید محاسبه بشود و بررسی کنیم که مشکلی بوجود نمی آید.
استعاب را باید از بد بتریم نه V_{ia} (چون اتصال محکمی دارد)

Subject

Date

مثلاً یک جایی که لازم است اندوختن را حساب کنیم در این قسمت است اثر فاعله کاپاسیتور طولانی شود اندوختن تقسیم کننده
rise time میسرود، $\frac{V_{ia}}{C}$
(۴) V_{ia} با توجه به طول برداشته معمولاً V_{ia} ها اندوختن قابل توجهی ندارند اما چون ضریب تقسیم کننده کم است می تواند اثر افزایش
مقاومت داشته باشد



$$\left. \begin{array}{l} t = 1 \text{ mil} \\ d = 20 \\ R = 2.4 \text{ m}\Omega \\ l = 63 \text{ mil} = 1.6 \text{ mm} \end{array} \right\} \text{ مثال برای یک } V_{ia} \text{ متداول لایه میانی}$$

مثلاً تا جایی ممکن است باید سعی کنیم V_{ia} ها را با هم میزبان اطلاعات

مقتل کنیم و در مسیر قدرت و تغذیه تا جایی ممکن از V_{ia} خودداری کنیم، اثر مجبور باشیم از V_{ia} استفاده کنیم:

برای کاهش مقاومت در مسیر V_{ia} از V_{ia} های موازی استفاده می شود.

$$N = \frac{R_{via}}{R_{مطلوب}}$$

* حلیم بی غلظت - ۹۰، ۳۱ *

- ۱- منابع تغذیه آماده
- ۲- تکنیکهای کنترل کننده های مدیریت توان
- ۳- منابع تولیدی مجتمع سده با مدارهای جانبی

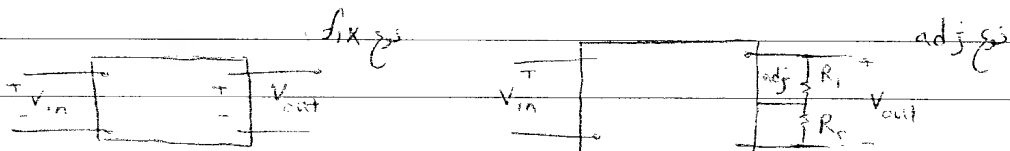
جمع بندی در الکترونیک قدرت:

توجه کنید مدارهای مجتمع قدرت در خانواده های زیر موجود می باشد:

الف- منابع تغذیه آماده:

مثال بار از این مدارهای مجتمع، DC به DC های موجود دیبا را که در خانواده ها و انواع مختلف از نظر سطح ولتاژ ورودی و خروجی موجود می باشد، در این رابطه نکات زیر اهمیت دارد.

(۱) انواع



توجه کنید معمولاً انواع buck و boost و تمام انواع خازنی دارای بازه کاری از نوع buck هستند بنابراین تنها در صورتی که نیاز باشد می توان از انواع boost

$$V_o = (1 + \frac{R_1}{R_2}) V_{adj} \quad \text{که } V_{adj} \text{ معمولاً } 1.25 \text{ ولت یا کمتر می باشد}$$

Subject

Date

② توجه کنید بدلیل حجم بودن المانهای ذخیره کننده انرژی، معمولاً در این خانواده از مدارهای مجتمع این المانها را بیرون

قرار میدهد.

مثال: LT۱۲۶۰۹ DC/DC ۳۰۷ → ۴.۵۷ (۱۰A) باردهی < ۹۸٪

ساختار داخلی buck boost است اما سلف و خازن آن باید بیرون قرار داده شوند.

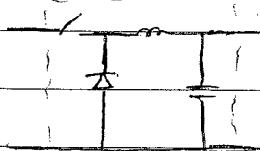
در این حالت هم سلف خازن و سلف احتمالاً بر اساس ساختار داخلی و سلف مورد قبول در خروجی صورت میگیرد.

مثال: LM۲۹۹۱ یک مدل کاهشده از نوع buck است.

در این مدل سلف خروجی در ولتاژ +۵۷ و ۱A برابر ۲۰mV می باشد.

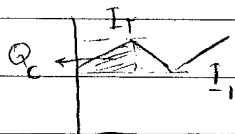
برای کاهش سلف باید خازن خروجی را افزایش داد که رابطه آن از رابطه سلف

buck پیروی میکند.



LM2991

$$\Delta i_L = \frac{V_i - V_o}{L} DT_s \quad (\text{با صرف نظر از } \Delta V \text{ در این رابطه})$$



$$\Delta V_0 = \frac{Q_C}{C}$$

با اِلموم بودن بار و داخلی این قطعه، میزان خازن اضافه نیست می آید.

توجه کنید این افزایش خازن در مثال فوق مایه باتوجه به مشاهده پهنای باندی صورت میگیرد که بصورت max خازن مجاز خروجی

مدل داده می شود. (بیشتر معادله پهنای باند)

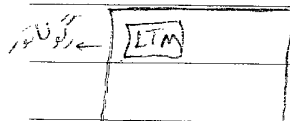
③ توازن و توزیع: توجه کنید این مدارها با وجود ویژگیهای مشابه با هم در توانهای قابل توجه (در مقایسه با رتولاتورهای خطی ۷۸XX)

و باردهی مناسب (عموماً بالاتر از ۷۰٪) در تمام محدوده بار (۹۰٪ تا ۱۰۰٪) بدلیل مشکل ایجاد توزیع سوئیچینگ باید با احتیاط

و با توجه به EMC انتخاب شوند (مثال) در LT۱۲۶۰۵ که یک رتولاتور سوئیچینگ با ولتاژ خروجی ثابت ۵۰V است.

از سلفهای درون بسته استفاده شده است که توزیع ششگوشی تولید میکند که بر طبق دستورالعمل باید در قطر مدار قرار گیرند.

پایونیز خوب شده توسط بقیه مدار کاهش یابد.

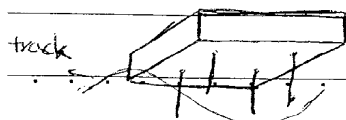


④ I_min: عموماً این مدارها برای جلوگیری از ناپایداری در بارهای کم نیاز به یک حداقل بار در خروجی دارند.

مثال: Min/Max ۴۳۰V یک رتولاتور ۱۵۷ و ۱۵۸ است که در هر خروجی نیاز به ۲.۵mA جریان حداقل برای پایداری دارد.

⑤ ایزولاسیون: (عموماً به کمک ترانزیستور یا ترانزیستور) در این حالت نسبت استقراری عالی بین اولیه و ثانویه انجام شده است

و باید در نظر گرفته شود که مربوط ارجاع شده باشد.



DC/DC یا بدون علی

negin

Subject

Date

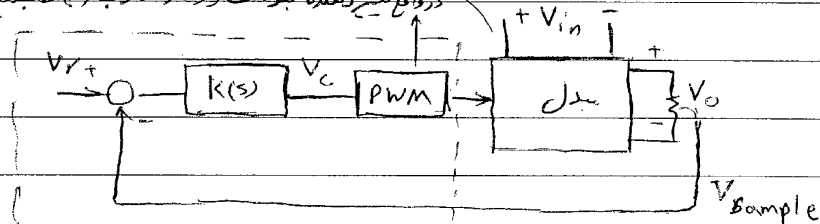
انواع دیگر این رده اندازهای صنعتی شامل PFC های آماده می باشد. در این حالت ساختار عموماً یک boost است که در خروجی و تقویم DC ثابتی تولید میکند.

ب- کنترل کننده های مدیریت توان

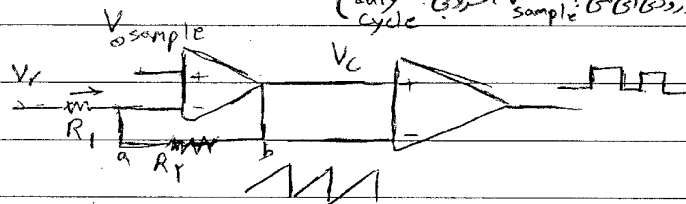
در این رده عموماً مدارهای قدرت در خارج نصب می شود ولی کل کار کنترل در داخل این قطعه صورت میگیرد.

مثال: (TL494)

دردی مدل D است. V_{in} قابل کنترل است. در واقع تغییر دهنده مجرای و ولتاژ مطلوب را به D تبدیل میکند. آنالوگ است.



داخل IC (درودی ای سی: V_{sample} خروجی: duty cycle)

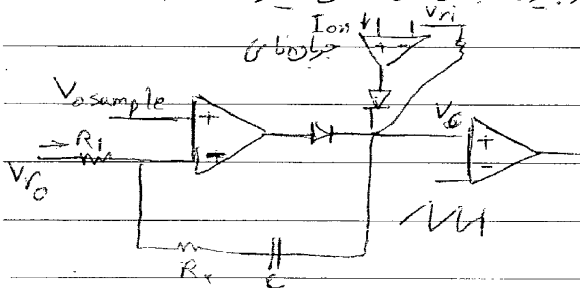


$$\frac{V_r - V_{os}}{R_1} = \frac{V_{os} - V_c}{R_f} \Rightarrow V_c = \frac{R_f}{R_1} (V_{os} - V_r)$$

مثل این است که یک کم کننده و یک کسین داریم با این یک کنترل کننده P سیستم کم خروجی آن متناسب با error است و ضرب

آن $\frac{R_f}{R_1}$ است. ضریب کنترل کننده (proportional) این است که سرعت و خطای ماندگار دارد برای رفع این مشکل در خروجی

به جای R_f تنها $\frac{R_f}{C_f}$ قرار می دهیم. R_1 و C_f از بیرون به ای سی وصل می شود. استانات ای سی:



طبق شکل:

دو تیر و یک ای سی در ای سی قرار داده شده است. V_c برابر آن هر دو تیر که به کنترل است می شود. این ای سی

باید می شود که در غیبت خالی که خروجی ولتاژ را برآورده می کنیم. مستقیم یک منبع تغذیه ایستال به صورت

مقابل است. یعنی تا جایی که جریان به I_{on} نرسیده منبع ولتاژ است و وقتی به

I_{on} رسید منبع جریان می شود.

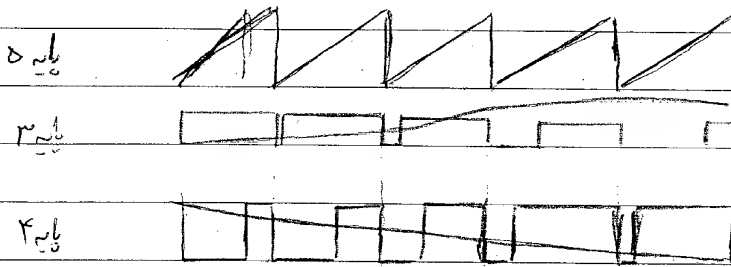
تا وقتی I_{on} خروجی مدل به I_{on} نرسید، error ای سی منفی است و خروجی آن منفی است.

به محض اینکه جریان به I_{on} نرسد، ولتاژ است کرده. یک ای سی عرض پالس را می بیند و بی باز میکند.

- دو تیر و یک ای سی AND آنالوگ است.

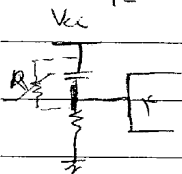
Subject

Date



وقتی که مدل را روشن میکنیم ولتاژ خروجی صفر است و کم کم بالا می آید.

برای این اساس پالس خروجی $pwm, Comparator$ ، تعامل دو تا می شود. در ابتدا کل پالس باز است و با گذر زمان t که ولتاژ بالا می آید عرض پالس کمتر می شود. مشکل این است که عرض پالس در اول کار، کاملاً باز شده نباشد و ما نمی توانیم جریان را خارج از بار و سلفا عبور می دهیم و اگر سیم بازی کنیم اور پوت سربیزی در جریان سلفا بوجود می آید (مثلاً در مدل یا یک وایوت) و این ما نمی توانیم جریان باعث به اشتغال بردن و سوختن کلیدها می شود. برای حل مشکل، موج دندان را برای ما یک مرجع خارجی مقایسه میکنیم (پایه ۴) $(dead\ time\ control)$ برای این کار یک پایه ۴ یک ولتاژ می آید که در ابتدا ما نمی توانیم است و به تدریج کاهش می یابد. حال تقاطع ۴ و ۵ در $Comparator$ $dead\ time$ عرض پالس را طبق مشکل بالا میدهد (آخرین شکل) و حاصل این دو AND (خوب پالس اخذ در شکل بالا) در خروجی ظاهر می شود بنابراین در ابتدای کار، پایه ۴ مانع از باز شدن بی رویه پالسها می شود و یک راه اندازی نرم بوجود می آید. در این ای سی پالس حداکثر میتواند ۹۷ درصد شود و حداقل پالس ۸ درصد است. برای ساختن موج پایه ۴ از شکل زیر استفاده می کنیم.



اگر بخواهیم پالس به جای ۴ درصد ۵ درصد $dead\ time$ داشته باشیم یک مقاومت دیگر (مقاومت ۸ در شکل) قرار میدهیم.

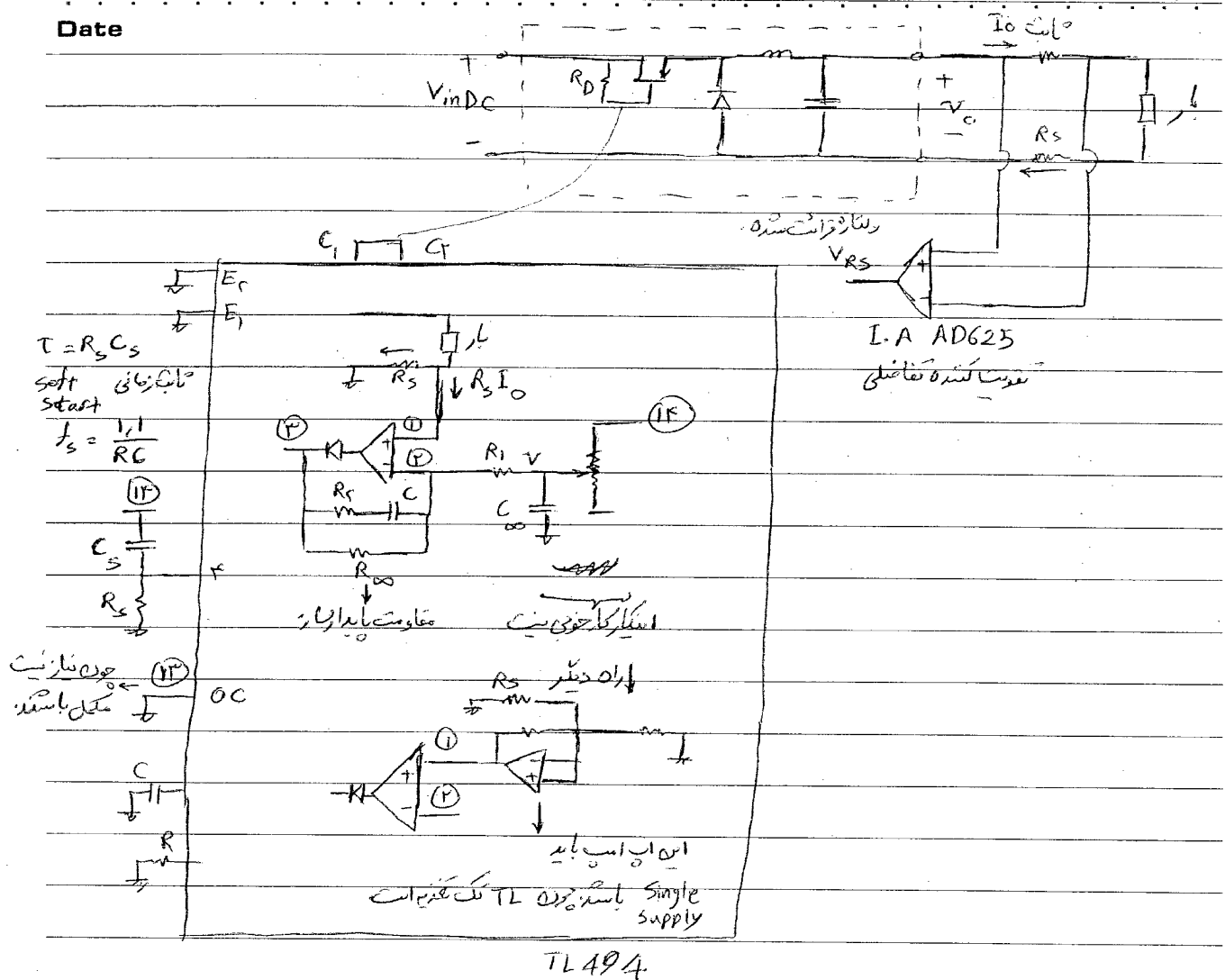
دلیق دیتایست فرس، Q_1 و Q_2 جریان تا 250mA را تحمل میکنند و ما نتوانیم به این که ولتاژ ای سی تا 20V است این ای سی میتواند 20W توان تامین کند و برای بسیاری از کارها کارها کافی است. اثر ماسفت خروجی قرار گیرد Q_1 و Q_2 بتواند جریان استفاده می شود.

اثر $Output$ و $Control$ hi کنیم Q_1 و Q_2 عمل هم اند یعنی Q_1 وقتی روشن است Q_2 خاموش است و $dead\ time$ Q_2 در مقابل ۴ درصد پس آنرا خاموش می شود.

با تنظیم R_1 و R_2 در پایه ۵ میتوان فرکانس را تا 1kHz افزایش داد. پایه ۱۳، ۱۴، ۱۵ میتوان برای V_{ref} و V_{e1} استفاده کرد و کنترل را با تنظیم نرخ $Sample$ ای سی 4MHz می دهیم یعنی اثر خروجی تقسیم مقاومتی داریم تقسیم مقاومتی را تغییر میدهیم تا نرخ $Sample$ را تغییر دهیم. حال یک مدل یا یک است که توسط ای سی $TL494$ کنترل می شود.

Subject

Date



مقاومت است. می‌توان بالا و پایین قرار داد. اثر بار زمین شده باشد. پایین بهتر از بالا است چون اگر نخواهیم بالا قرار دهیم
 کنیم هیچکدام از دو سر R_S زمین نیست و کمی مدار پیچیده می‌شود. ولی اثر ولتاژ کم است و بار هم زمین نیست. ترجیحاً از
 پایین استفاده می‌کنیم (که داخل مدار نیست) داده شده است. ولتاژ خروجی را می‌پایه ① TL 494 می‌دهیم.
 حداقل ولتاژ قابل تحمل برای ورودی TL برابر ۵۷ است. بنابراین در جریان $I_0 = 2A$ و $R_S = \frac{1}{4}$ و $P_{RS} = 1W$.
 ۷ باید عددی باشد که می‌خواهیم در آن عدد نگه داریم. می‌توانیم در چند جا ولتاژ ۵۷ که قرار است پایه ① روی
 آن قرار بگیرد. ولتاژ V_{ref} آی سی، ۵۷ است. می‌توانیم می‌توانیم مثل مدار قبل، ولتاژ V_{ref} آی سی را مستقیماً
 ۷ وصل کرد. ولتاژ پایه ۱۴ می‌تواند و خازن بزرگ استفاده می‌کنیم و عدد پایه ۱۴ وصل می‌کنیم. این کار خوباً کار خوبی نیست چون اولاً
 سعی می‌کنیم تا حدی ممکن است از پتانسیومتر استفاده نکنیم.
 - اثر ولتاژ ورودی کمتر از ۲۰۷ باشد. اطمینان داریم مستقیم وجود دارد. این صورت که E_1 و E_2 (زمین می‌کنیم و C_1 و C_2 را هم وصل می‌کنیم)

Subject

Date

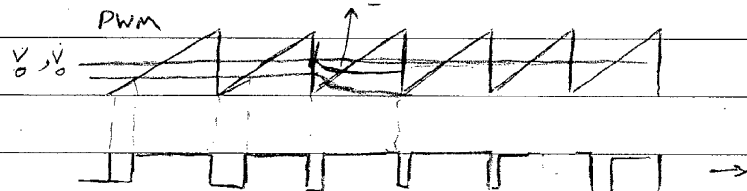
وقتی پالس می آید ترانزیستورها فعال می شوند و کلکتور زمین می شود و روی سوییچینگ ولتاژ مثبت ورودی می افتد که چون روی سوییچینگ ولتاژ مثبت ورودی می افتد که چون از ۲۰۷ ولت است خطری برای ماسفت ندارد و چون کانال P است آنرا روشن میکند و تنها اشکال آن این است که زمانی که ماسفت قطع می شود باید برای دشارژ کردن مسافت R_D را نیاز داریم.

سرعت تخلیه به $C_D = R_D C_G$ بستگی دارد فرض کنید $f_s = 100\text{K}$, $T_D = 10\text{ns}$ و $C_G = 1\text{nF}$ $R_D = 210\text{K}$ پس جریان عبوری V_{in} می شود R_D

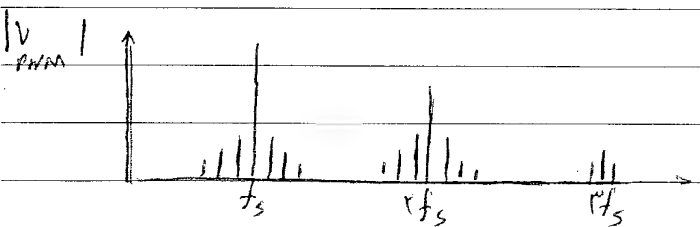
بار روشن کردن موتور، ولتاژ و جریان خروجی ترانزیستور پالسها باز می باشد بعد از اینکه نرخ 5kHz رسید خود پالسها ترانزیستورها فعال می شود و در نهایت ولتاژ خروجی را بالا می برد. به عبارت دیگر با تغییر یک جریان، مثل یک ولتاژ و توان می کنیم. در این مدار بار زمین شده است و بار زمین شده این دارد که ورودی زمین شده است یعنی آن ورودی زمین شده است و یک ولتاژ R_S با پالسهای و این ولتاژ ترانزیستور را می توانست (در حالت اشباع)

سرویس کنترل Skip cycles (TNY-274)

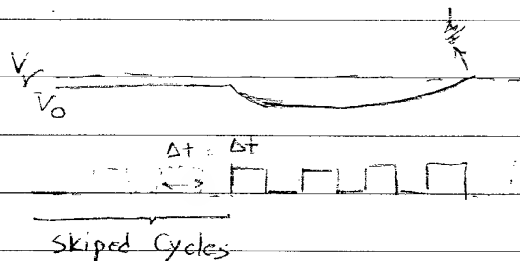
در این روش کنترل بر اساس on/off کردن پالسهای فرمان کلید صیل انجام می شود. در این حالت پالسها عرض ثابت و مشخص دارند و فقط با اعمال قطع کنترل ولتاژ انجام می شود.



در از مدتی پالسها حالت اول بر می گردند
غالبه پس در این پالسها ریزش ثابت است



نویس: مطمئن وقتی بار از صفر تا کمترین تغییر می کند
طبیعت فرکانسی از این محدوده خارج نمی شود
داشت تغییر می کند اما محل همین حالت سایلنس
میدانیم سایلنس را قطع می کنیم و نویز EMI آنها انجام می شود



خروجی Skip cycles تا وقتی ولتاژ خروجی روی

آمده بوده یعنی بعد از درخواستی ندارد و پالسها قطع است

وقتی ولتاژ خروجی افت کند پالسها را اعمال می کند (باعرض)

پالس مشخص و عبور است (تأخیر) تا زمانی که ولتاژ خروجی به اندازه مطلوب

نرسد قطع پالس اتفاق می افتد

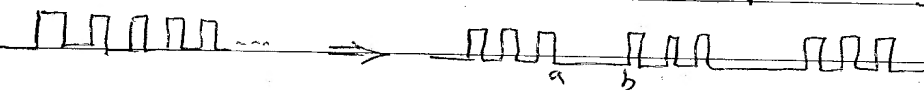
(برای بارها اجازه خروجی امیلا می کنیم)

Subject

Date

عملکرد در این روش مشکل است. و در توانهای کم و کار بردهای غیر حساس استفاده می شود.
مزیت این روش این است که کنترل کننده نیاز نیست و سیستم آن همیشه پایداری است. علاوه بر این سرعت چرخه
در این روش جهت تولید پالسها و ولتاژ خروجی تنها یک بار PWM و ولتاژ و تنها یک بار کنترل کننده PI
است. و لحظه کنترل کننده وارد می شود و خیلی کندتر است.

در روش Skipped cycle میتوان از یک استرکچر ساده استفاده کرد.
جای Skipped cycle میتوان Skipped packet انجام داد. عبارت دیگر بجای آمدن وقتی فرما on میاید بجای استرکچر
پالس بیرون نیاورد. پالسی بیرون



مشکلی که در مدلها نمودار خود می آید این است که نویز خود مدل روی مدار کنترل اثر میگذارد. در روش Skipped packet
از تا Δt به مدل فرصت میدهم که سیر شود و در نقطه Δt ولتاژ خروجی تنها یکبار در Δt و تصمیم میگیرم packet
بعدی را بدهم یا نه.

IPM: ترجمه این رده از مجتمع سازی از سطح مجتمع خازنهای دیود شروع شده و تا اضافه کردن استرکچر در این روش تغییر کرد.
پیش می رود.

ترجمه کننده مزیت مهم IPM (Integration power module) سه به مدارهای discrete قابلیت اطمینان بالاتر آن است.
[TIE, 2009, Rangbar]

* جلب سبب و نیم ۹۰، ۱۲۸ *

بررسی SKGIP ۵۱۴k

✓ اینورتر سه فاز و IGBT و ۷۰۰V و ۱۲A

کلیدها

✓ خازنهای

ایزولاسیون (از بار تا ترانسفورماتوری است)

انواع حفاظت (جریان و دما و ...)

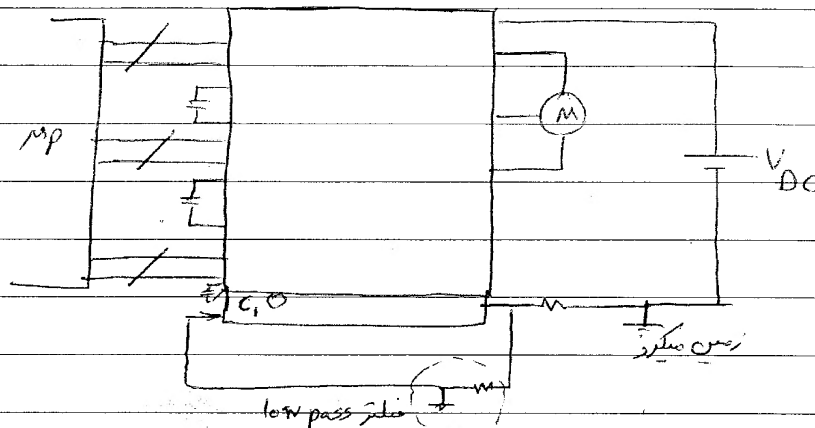
ورودی های مستقیم به TIL

Subject

Date

STG -- k40

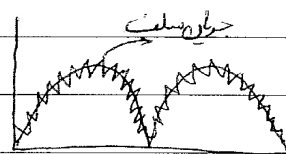
مثال:



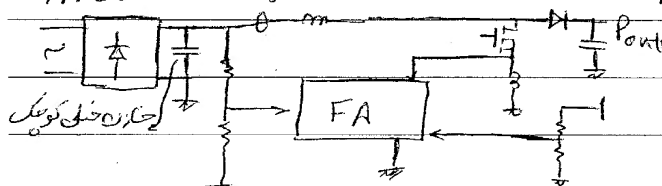
کنترل کننده های منبرست توان

$$V_i I_i = P_{out} (\eta = 100\%)$$

$$\frac{V_o}{R}$$



FA 5500 AP (Fuji)



بهترین حالت

مراه اندازی و خاموشی کردن مبدل های الکترونیک قدرت:

① توچک بلند، بدلیل انرژی قابل توجه انتقالی از مبدل PE در هنگام روشن کردن آن باید شرایط لازم برای جلوگیری از انتقال

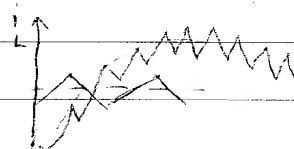
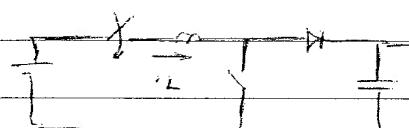
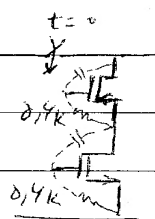
ناحیه ای این انرژی بوجود آید.

مثال: روشن کردن یک موتور

در این حالت، دچریدل و ولتاژ ورودی باعث ترمیم جریان به نسبت ولت های سوار شده و

باعث shoot through می شود

مراحل: وصل مدارهای جانبی قبل از مدار قدرت



② Soft start: بدلیل تخلیه بودن الکتراهای ذخیره کننده انرژی در ابتدای شروع کار مبدل PE، معمولاً تنش جریان

و ولتاژ قابل توجهی بوجود می آید که باعث آسیب رسیدن به لایه ها و ایجاد اشباع مغناطیسی می شود. در این حالت از

عوض پالس کمتر در Start up استفاده می شود

مثال: پالس ③ در TL494

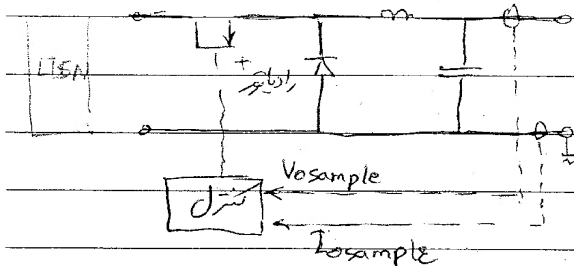
Subject

Date

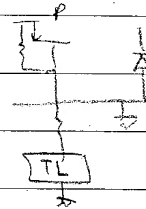
طراحی یک مبدل مخزن الکترولیت قدرت:

مثال: مبدل گامزده نازک:

① ساختار قدرت:



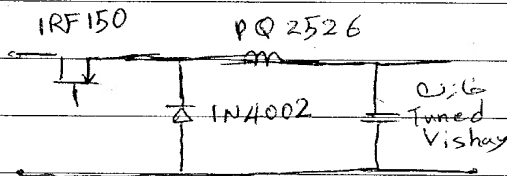
برده میگذارد:



② محاسب مقادیر المانها:

 V_o و I_o - ΔV_o - رابطه f_{sw} LC بدست می آید.

برای انتخاب C و L درجه آزادی بین Δi (و در نتیجه تلفات سلف) و f_{sw} (و در نتیجه تلفات کلیدزنی سوئیچ) یک موازنه معقول با توجه به ابعاد داده شده انجام می شود و یک انتخاب اولیه برپایه سلف صورت میگیرد.

کلید و دیود از مقادیر V و I مربوطه انتخاب می شود.

③ طراحی مدارهای جانبی

✓ اندازه گیری
 V : تقسیم مقاومتی
 I : مقاومت سری

✓ استایر
 حالت OFF - تلفات f_{off} شدن کلید
 حالت ON - تلفات f_{on} شدن

✓ مدارهای درایور تست و موتور کنترل و شارژ

TL 494

تا اینجا طرح کلی مدار را می بینید

محاسب بارده

محاسب نویز و تداخل ذکر شده

با چک کردن ابعاد

Subject

Date

آنچه می خوب بود - محاسبه قابلیت اطمینان - از خوب بود طرح تمام است